

금속박막을 증착한 광섬유 지연선로를 이용한 패킷 어드레스 검출기 제작 및 특성연구*

전민용 · 신종덕

전자통신연구소 기초기술연구부

(1994년 9월 7일 받음)

광섬유 지연선로에 Cr/Au 박막을 증착하여 완전 광 슬라티드 링 통신망의 광 패킷 어드레스 검출기용 광섬유 정합 여파기를 제작하였다. 2.5 Gb/s급 6-bit 어드레스 코드들에 대한 상관 파형을 시뮬레이션으로 얻었으며, 측정된 상관 출력과 일치된 결과를 보였다.

I. 서 론

광통신망내에서 속도 병목현상은 노드에서 신호의 전광(Electrical-to-optical) 및 광전(Optical-to-electrical) 변환에 의해 발생한다. 따라서, 이와같은 속도 병목 현상을 통신망으로 부터 제거하여 초고속의 광신호를 전송, 교환, 신호처리할 수 있는 완전 광통신망(All-optical network)에 관한 연구들이 활발히 진행중이다.

제한된 완전 광 통신망들^[1,2]에서 광신호의 경로는 광전, 전광 신호 변환없이 연결되나, 신호를 목적지 노드로 보내는 루팅 기능은 입력 광신호로부터 목적지 노드 어드레스를 광전 변환시켜 전자적 방법에 의해 처리한 후 광신호를 제어하고 있다. 이와 같은 구조의 통신망에서는 전기적 방법에 의한 어드레스 처리로 인해 어드레스 전송속도를 높일 수 없다.

본 연구에서는 완전 광 통신망에서 어드레스 정보를 광학적으로 처리함으로써 어드레스의 전송속도를 높여 통신망의 성능을 현저히 향상시킬 수 있는 방법^[3,4]으로 금속 박막이 증착된 광섬유 시간 지연 정합 여파기를 이용한 광 패킷 어드레스 검출기의 제작 및 동작 특성을 측정하였으며, 컴퓨터 시뮬레이션을 통한 계산 결과와 비교 분석하였다.

II. 어드레스 검출 알고리즘과

이론적 해석

완전 광 링 통신망^[5]에서의 광섬유 어드레스 처리기는

*본 연구는 체신부와 한국통신의 기초연구사업비에 의해 후원되었음.

광섬유 지연 선로 정합 여파기와 문턱값 감지기로 구성되며, 한 셀의 어드레스 코드가 어드레스 디코더(decoder)에 들어왔을 때 나타나는 신호는 서로의 상관펄스가 된다. 어드레스 코드와 어드레스 디코더(decoder)의 어드레스가 서로 일치하면 자기상관 펄스를, 서로 다를 경우 교차상관 펄스를 출력한다. 이때 자기상관 펄스의 첨두치는 교차상관 펄스의 첨두치보다 항상 크므로, 자기상관 펄스가 출력될때 문턱값 감지기를 이용하여 신호를 on시켜서 데이터를 읽어들인다.

어드레스 검출 알고리즘은 다음과 같은 순서에 따른다.

(1) 어드레스 코드의 MSB(most significant bit)와 LSB (least significant bit)를 "1"로 고정한다. 이것으로 어드레스 펄드와 사용자 데이터를 구별 가능케 할 수 있다.

(2) 어드레스 코드내의 "1"의 갯수를 같게 하여 서로 다른 어드레스 군들에서 생길 수 있는 자기상관 펄스의 첨두치가 다름에서 오는 혼동을 없앨 수 있게 한다.

(3) 최대의 사용 가능 어드레스 수를 얻기 위한 최적의 "1"의 수를 선택한다. n을 어드레스 코드내의 bit수라 할 때, 최적의 "1"의 수는 n이 짝수일 경우 $(n-2)/2$ 이고, n이 홀수일 경우 $(n-2\pm 1)/2$ 로 한다. 따라서 최대의 어드레스 수는 n이 짝수일 경우 ${}_{(n-2)}C_{(n-2)/2}$ 이고, n이 홀수일 경우 ${}_{(n-2)}C_{(n-2\pm 1)/2}$ 이다.

(4) 문턱값을 (자기상관 펄스 첨두치 + 교차상관 펄스 첨두치)/2로 한다.

위의 알고리즘의 예로써 6 bit(n=6) 어드레스 코드에 대해서 설명하면 다음과 같다. 첫번째 조건에 의하여 사용 가능한 어드레스는 100001, 100011, 100101, 100111, ..., 111001, 111011, 111101, 111111로 16개가 된다. 그

표 1. 어드레스 비트수에 따라 얻을 수 있는 최대 노드의 수

n(비트수)	최대 어드레스 수($(n-2)C_{(n-2)/2}$)
4	2
6	6
8	20
12	252
16	3432

러나 이 중에서 두번째와 세번째 조건에 의하여 110011, 110101, 111001, 101011, 101101, 100111만이 어드레스 코드로 사용할 수 있다. 110011의 자기상관 펄스의 첨두치는 4가 되고, 110011과 110101의 교차상관 펄스의 첨두치는 3이 된다. 따라서 네번째 조건에 의하여 문턱값 감지기는 3.5의 값을 갖는다. 어드레스 코드에서 비트수 n 에 따른 사용가능한 어드레스 코드 수를 위의 알고리즘에 따라 표 1에 나타내었다.

어드레스 검출 알고리즘에 따라 6 bit 반사형 광섬유 어드레스 검출기에 대하여 컴퓨터 시뮬레이션을 하였다. 광섬유 어드레스 코드에 대한 광 펄스신호는 펄스폭이 110 ps로 주고, 펄스의 형태는 Gaussian으로 가정하였다. 이때의 펄스 형태는 다음의 식으로 주어진다.

$$s(x) = a \exp(-x^2 4 \ln 2 / w^2) \tag{1}$$

여기서 w 는 펄스 폭이다. 한편, 광섬유 어드레스 디코더(decoder)는 delta 함수로 주고, 각 박막간의 시간지연은 $\Delta\tau = (2n_r \Delta L) / c$ (여기서 n_r 는 광섬유 코어의 굴절률, ΔL 은 두 박막간의 경로차이, c 는 빛의 속도이다.)로 주어진다. 이때 주어진 delta 함수는 다음과 같다.

$$f(t-x) = \frac{N}{\sqrt{\pi}} \exp(-N(t-x)^2) \tag{2}$$

여기서 N 은 정수이고, 2.5 Gbit/s에 대한 시간지연은 400 ps이다. 6 bit 어드레스 코드는 위의 알고리즘 1), 2), 3)에 따라서 6개를 얻을 수 있다. 이에 따른 코드는 110011, 110101, 111001, 101011, 101101, 100111이다. 어드레스 디코더(decoder)를 101011로 하고, 위의 6개의 코드를 입력 어드레스 인코더(encoder)로 하여 서로의 상관관계를 얻어냈다. 이때의 응답특성은 다음의 식으로 표현 된다.

$$r(t) = \int_{-\infty}^{\infty} s(x)f(t-x)dx \tag{3}$$

여기서 $s(x)$ 는 입력 어드레스의 파형이고, $f(x)$ 는 디코더

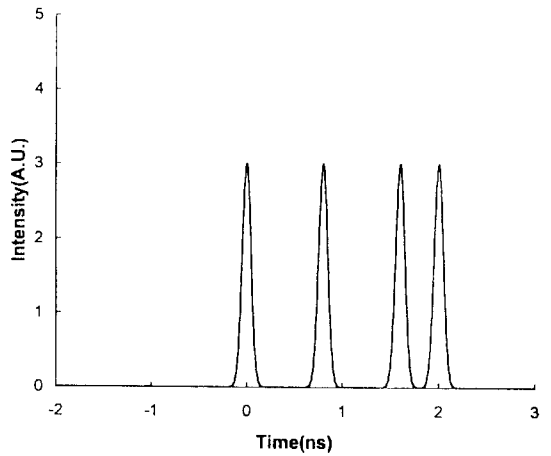


그림 1. 어드레스 디코더(decoder)의 펄스 파형(101011)

(decoder)의 임펄스 응답 출력 파형이다. 어드레스 인코더(encoder)와 어드레스 디코더(decoder)가 일치할 경우는 자기상관 펄스를, 서로 다를 경우는 교차 상관 펄스를 얻게 된다. 어드레스 디코더(decoder)의 코드는 그림 1에 나타나 있다. 컴퓨터 simulation을 이용하여 얻은 자기상관 펄스와 교차상관 펄스의 신호가 그림 2에서 보여 준다. 그림 2-a는 자기상관 펄스의 결과를 보여주며, 이때의 첨두치는 4가 됨을 볼 수 있다. 여기서 자기상관 펄스를 얻기 위해서는 식 (3)에 의하여 어드레스 인코더와 디코더가 서로 반대의 시간지연을 가져야 한다. 그림 2-b, c, d, e, f는 교차상관 펄스의 결과들을 보여주며, 이때의 첨두치는 3인 것을 볼 수 있다. 따라서 위의 알고리즘 (4)에 의해 문턱값은 3.5가 됨을 알 수 있다.

III. 반사형 지연 탭을 이용한 광섬유 어드레스 검출기 제작

금속박막을 입힌 광섬유 지연선로를 이용한 반사형 광섬유 어드레스 검출기의 제작 과정은 다음과 같다. 광신호 탭으로 사용될 Cr/Au 박막은 전자 빔 증착 장치에서 클리빙된 광섬유의 단면에 형성된다. 1550 nm에서 분산천이된 단일모드 광섬유(1550 nm의 파장에서 광손실이 약 0.22 dB/km)를 사용하였다. 약 40 cm 길이의 클리빙된 광섬유를 준비하고, 클리빙된 광섬유는 그 단면의 x, y축이 모두 0.5도 이내가 되도록 경사면을 검사한다. 증착준비가 된 Al 케이스를 전자빔 증착기에 장착하고 Cr과 Au를 광섬유 끝에 증착시킨다. 먼저 Cr을 $4-6 \times 10^{-5}$ Torr에서 1Å/s의 속도로 증착시키고, 그 다

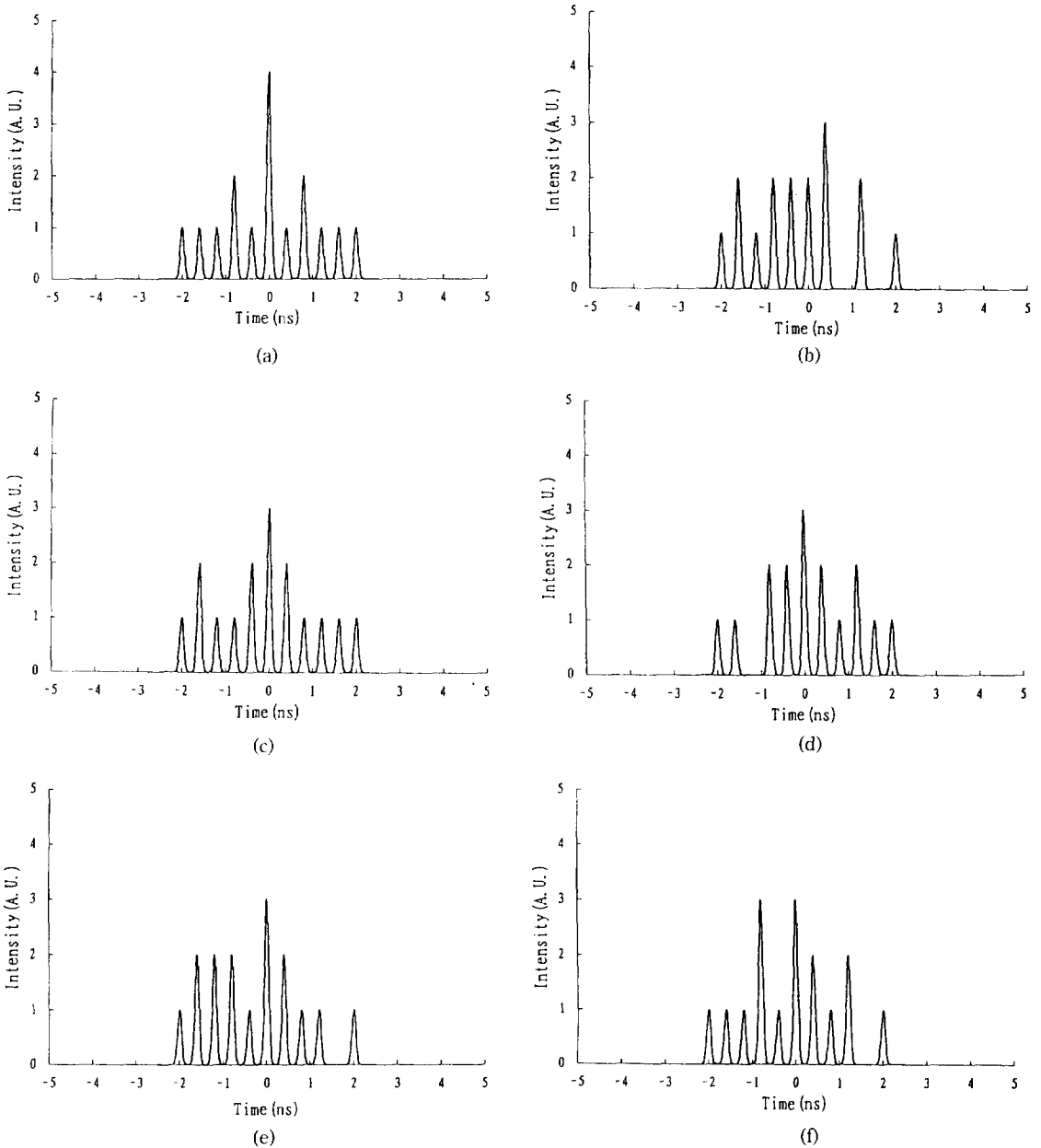


그림 2. 컴퓨터 시뮬레이션을 이용한 자기상관 펄스와 교차상관 펄스

- | | |
|-------------------------|-------------------------|
| a. 자기상관 펄스(11121412111) | d. 교차상관 펄스(11022321211) |
| b. 교차상관 펄스(12122230201) | e. 교차상관 펄스(12221321101) |
| c. 교차상관 펄스(12112321111) | f. 교차상관 펄스(11131321201) |

음에 Au를 3×10^{-6} Torr에서 1 \AA/s 의 속도로 증착시킨다. 증착된 두께는 Cr과 Au가 각각 100 \AA 과 1010 \AA 이었다. Cr/Au 박막의 평균 반사율은 1550 nm 의 파장에서 공기중의 프레넬 반사율 3.5% 를 기준으로 하였을 때 약

88% 의 값이 얻어졌다.

금속박막이 증착된 광섬유를 이용하여 반사형 어드레스 인코더(encoder)와 어드레스 디코더(decoder)를 제작하였다. 2.5 Gbit/s 의 6 bit 어드레스 코드를 제작하기

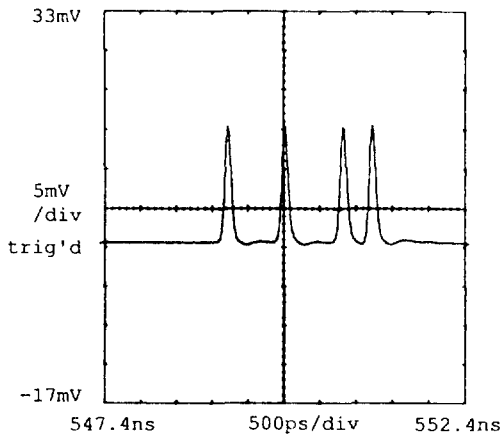


그림 3. 금속박막이 증착된 광섬유 지연선로 어드레스 디코더(decoder)(101011)

위해서는 2×2, 3 dB인 광섬유 방향성 결합기 3개가 필요하다. 한개의 광섬유 결합기 출력쪽과 다른 나머지 광섬유 결합기 2개의 입력쪽을 서로 연결시킨다. 광섬유와 광섬유의 접속은 융착 접속기를 이용하며, 접속손실은 약 0.02 dB 정도이다. 이때 첫번째 광섬유 결합기의 입력쪽을 DFB 레이저 다이오드에 연결하고, 다른 입력쪽은 광전 증폭기에 연결하여 오실로스코프로 모니터링한다. 연결된 광섬유 결합기 반대쪽 출력 4부분 중에서의 한 출력을 골라 금속박막이 증착된 광섬유를 융착접속기를 이용하여 결합시킨다. 오실로스코프상에서는 금속박막이 증착된 광섬유로부터 반사되어 나온 광 펄스 신호가 나타난다. 어드레스 코드의 기본단위인 bit와 bit 사이는 금속박막이 증착된 광섬유 끝에서 반사되어 나오는 펄스사이의 지연시간 $\Delta\tau$ 에 비례한다. 2.5 Gbit/s의 6 bit 어드레스 코드를 제작하기 위해서 이와같은 시간지연을 이용한다. 여기에 해당되는 기본 bit 사이의 시간지연은 400 ps이다. 금속박막이 증착된 광섬유 사이의 시간지연은 금속박막이 증착된 광섬유와 방향성 결합기의 광섬유를 연결하면서 이와 같은 길이차이를 잘 맞추어 오실로스코프에 나타난 광펄스 신호를 모니터 하면서 맞출 수 있다. 101011의 어드레스 코드의 경우 첫번째 펄스와 두번째 펄스사이의 시간지연은 800 ps이며 마찬가지로 두번째 펄스와 세번째 펄스와의 시간지연도 800 ps 임을 알 수 있다. 세번째와 네번째 펄스사이의 시간지연은 400 ps가 된다. 제작된 어드레스 코드의 시간지연 오차는 5 ps 이하이다.(그림 3) 이와 동일한 방법으로 어드레스 인코더(encoder)를 제작하였다. 자기상관 펄스를 얻기 위하여 101011의 어드레스 코드와 반대의

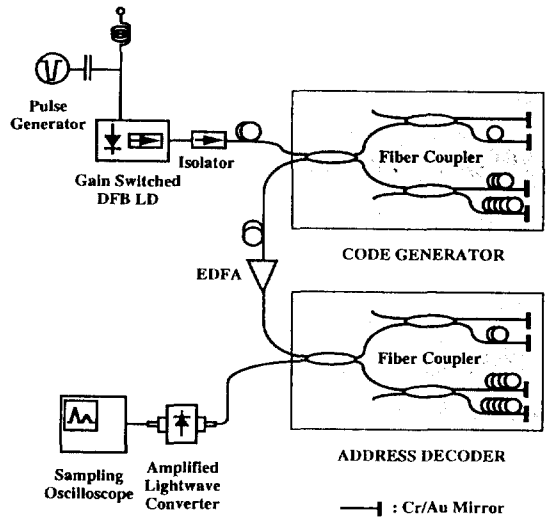
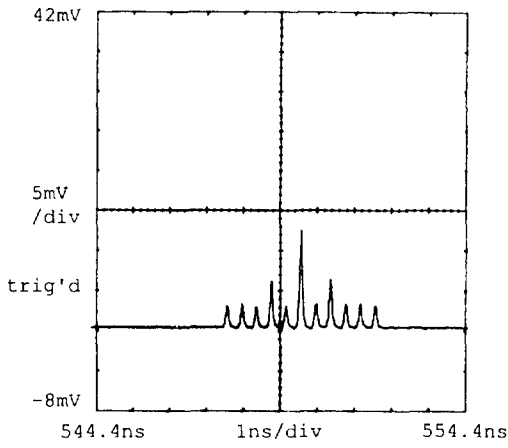


그림 4. 금속박막이 증착된 광섬유 지연선로 어드레스 검출기 실험 장치도.

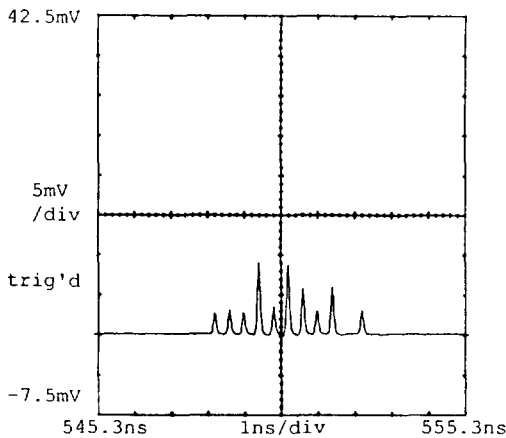
시간지연을 갖는 110101의 어드레스 코드를 제작하였고, 교차상관 펄스를 얻기위하여 101101의 코드를 제작하였다.

IV. 실험 및 결과

광섬유 지연선로를 이용하여 자기상관 펄스를 얻기 위한 어드레스 검출기의 실험장치가 그림 4와 같다. 펄스폭이 약 390 ps이고 10 ns의 반복률을 갖는 RF 펄스를 파장이 1550 nm인 DFB 레이저 다이오드에 구동시킨다. 이때 다이오드 레이저에 구동시킨 전류는 문턱값 이하에서 구동하였으며 Bias-Tee를 이용하여 110 ps의 gain switch된 광 펄스의 신호를 얻을 수 있었다. Pigtail된 레이저 다이오드의 신호는 광섬유 절연기를 거쳐서 광섬유 어드레스 인코더(encoder)로 들어간다. 어드레스 인코더(encoder)는 앞에서 설명한 것과 같이 광섬유 방향성 결합기 3개로 구성되고, 각각의 끝에는 금속 박막이 증착된 광섬유 지연선로가 연결되어 있다. 광섬유 지연선로에서 반사된 광펄스 신호는 어드레스 인코더(encoder)의 출력쪽으로 나와서 EDFA인 광 증폭기로 들어간다. EDFA로 들어간 광 펄스신호는 980 nm의 펌프 파장에서 펌프출력을 5mW로하여 증폭시킨다. 증폭된 신호는 다시 어드레스 디코더(decoder)로 들어간다. 어드레스 디코더(decoder)에서 나온 출력은 전광(Electro-optic) 증폭기(Amplified Lightwave Converter)를 통과하여 20 GHz 샘플링 오실로스코프로 신호를 받아보았다.



(a)



(b)

그림 5. 어드레스 검출기 특성을 보여주는 자기상관 펄스와 교차상관 펄스

- a. 자기상관 펄스(11121412111)
- b. 교차상관 펄스(11131321201)

한개의 광섬유 지연선로 어드레스 코드를 통과해서 나온 신호의 총 광 손실은 12.6 dB였다. 그림 5-a는 입력 어드레스 인코더(encoder)와 어드레스 디코더(decoder)가 서로 일치하여 나타난 자기상관 펄스(11121412111) 결과이다. 이것은 앞의 이론적 해석에서 살펴본 것과 일치된 결과를 보여준다. 이때 한개의 광 펄스가 여러개로 분리되었다가 결합되었기 때문에 광 펄스간의 간섭현상이 관측되어야 한다. 하지만 여기서는 이러한 현상이 관측되지 않았다. 이것은 DFB 레이저 다이오드를 gain switching하여 레이저 다이오드의 선폭(FWHM=0.156

nm)이 넓어진 것을 들 수 있다. 그림 5-b는 입력 어드레스 인코더(encoder)를 101101로 하였을 때 어드레스 디코더(decoder)와 서로 달라서 나타난 교차 상관 펄스(11131321201)의 결과를 보여준다. 이것도 마찬가지로 앞의 이론적 해석에서 살펴본 것과 동일한 결과를 보여주고 있다.

V. 결 론

금속 박막을 이용한 2.5 Gbit/s급 6 bit 광섬유 지연선로 어드레스 검출기를 제작하였다. 또한, 어드레스 코드의 알고리즘에 따라 6 bit 어드레스 코드를 이용하여 컴퓨터로 이론적인 분석을 하였고, 이때 자기상관 펄스의 첨두치는 교차상관 펄스의 첨두치보다 항상 큼을 알 수 있었다. 이에 대하여 금속 박막을 증착한 광섬유로 어드레스 코드를 제작하였고, 이들의 자기상관 펄스와 교차상관 펄스의 결과를 얻어냈다. 이론적으로 분석한 것과 실험을 하여 얻어낸 결과가 서로 잘 일치함을 볼 수 있었다.

감사의 글

본 연구를 수행함에 있어서 광섬유 단면에 금속 박막을 증착하여 준 정상돈 박사님께 감사드립니다. 또한, 광증폭기부분에서 도움을 준 한국통신의 이택현, 신동원 씨께도 감사드립니다.

참 고 문 헌

- [1] P. R. Prucnal, D. J. Blumenthal, and P. A. Perrier, *IEEE Commun. Mag.*, **25**, 50(1987).
- [2] P. A. Perrier, and P. R. Prucnal, *IEEE J. Lightwave Technol.*, **7**, 983(1989).
- [3] Min-Yong Jeon, Jong-Dug Shin, and El-Hang Lee, in *Proc. LEOS'94 7th Annual Meeting (Institute of Electrical and Electronics Engineers, New York, (1994), paper FP4.3.*
- [4] Jong-Dug Shin, Chang-Soo Park, El-Hang Lee, and Cheoul-Shin Kang, in *Optoelectronic Science and Engineering'94, Proc. SPIE 2321*, 81(1994).
- [5] Jong-Dug Shin, Je-Myung Jeong, and Cheoul-Shin Kang, in *Transport Technologies for Broadband Optical Access Networks, Proc. SPIE 1974*, 221 (1993).

**Fabrication and Characterization of Fiber-Optic Packet
Address Detectors Using Metal-Deposited
Fiber-Optic Delay Line**

Min-Yong Jeon and Jong-Dug Shin

*Research Department Electronics and Telecommunications Research
Institute Yusong P.O. Box 106, Taejon 305-600, Korea*

(Received: September 7, 1994)

A fiber-optic matched filter with Cr/Au film-deposited fiber-optic delay lines is fabricated for a possible application as photonic packet address detectors for an all-optical slotted ring network. Correlation waveforms for a set of 6-bit address codes with 2.5 Gb/s are produced by simulation. It is shown that the measured correlation outputs agree well with the calculated ones.