

# 원방감시 시스템의 원리와 응용(3)

글/윤 갑 구(에이스기술단 대표/기술사)

## 목 차

- I. 서론
- II. 사업수행과 관리
- III. 단말장치
  - 1. 중요 요소
  - 2. 통신 서브시스템
  - 3. 로직 서브시스템
  - 4. 단말 서브시스템
  - 5. 테스트/MMI서브 시스템
  - 6. 전원공급장치
  - 7. 진보된 RTU 응용
- IV. 원격통신
- V. 중앙제어소 구성
- VI. 인간-기계연락장치
- VII. 진보된 SCADA 개념
- VIII. 국내현황
- IX. 외국의 기술동향
- X. 결론

### III - 1. 단말장치(Remote Terminal Unit)

#### 서론

전력시스템과 그의 부대설비에 대하여 RTU의 다양한 적용에 관하여 검토한다. RTU는 서브시스템의 집합이거나 각각의 요소들을 다른 시스템의 부분과 접속시키는 요소의 집합으로 정의된다. 이러한 언급

은 어떤 설계 또는 개념에 치중하여 취향을 언급하려고 하는 것이 아니고 오히려 적용조건에 집중하려고 한다. 특정한 설계조건은 여러가지 ANSI/IEEE 표준에서 찾을 수 있고 가장 특별한 것은 ANSI/IEEE C37.1이다.

RTU설계는 소프트웨어(Firmware)를 수반한 마이크로프로세서 기술의 사용을 기본으로 한다. RTU에 마이크로프로세서를 적용하므로써 생산단가를 줄이고, 융통성이 개선되고, 성능이 향상된다. 또한 이 설계개념은 다양한 규약(Protocol)을 가진 공급 유닛들의 문제점들을 경감시킨다. 어떤 설계는 각 프로세서가 특정의 작업을 수행하는 다중마이크로프로세서를 사용한다. 그러나 그 RTU성능은 각 프로세서의 수행방법에 무관하게 동일하다.

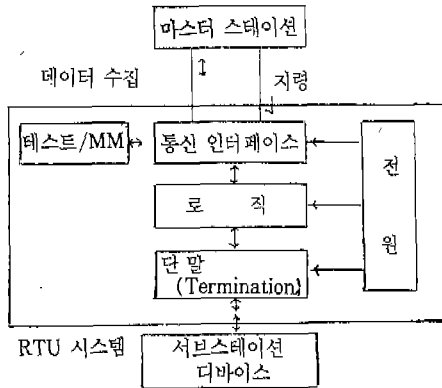
#### 1. 중요 요소(Major Elements)

RTU의 중요 요소 또는 서브시스템을 <그림 3-1>에 나타내었다. 그림에서 보는 바와 같이 RTU는 마스터 스테이션의 눈과 귀와 손처럼 볼 수 있다. 대부분의 경우 RTU는 마스터 스테이션의 종속(Slave)이다. 그러나 어떤 경우에는 RTU는 내부연산과 또는 최적화 능력을 갖추고 있다. 개개의 요소는 나중에 좀더 자세히 언급하기로 하고, 여기서는 각각의 개요를 간단히 언급한다.

##### 1.1 통신 서브시스템(Communication Subsystem)

통신 서브시스템은 통신망과 RTU 내부로직을 연결시킨다. 이 서브시스템은 마스터로부터 통지(Message)를 받고, 그것을 해석하며, RTU내부의 동작을 시작시킨다. 그리고 마스터에 적절한 응답을

보낸다. 종전에는 단일통신 규약(Protocol)을 사용하여 단독의 마스터에 보고하였다. 그러나 최근에는 다중의 규약을 사용하여 여러 마스터에 동시에 보고할 수 있는 위치에 있다.



<그림 3-1> RTU 주요 요소

### 1.2 로직 서브시스템 (Logic Subsystem)

로직 서브시스템은 주 마이크로프로세서와 입출력 데이터 베이스를 접속시킨다. 그리고 모든 중요한 처리와 타임 키핑(Time Keeping) 및 제어처리를 담당한다. 또한 아날로그를 디지털로 변환 시키며, 연산 또는 필요하다면 최적화를 다룬다.

### 1.3 단말 서브시스템 (Termination Subsystem)

단말 서브시스템은 RTU와 외부장치 즉, 통신선과 일차측 전원 및 서브스테이션 장비를 접속시킨다. 이러한 장비들은 서브스테이션의 환경으로부터 RTU로직을 보호하기 위하여 설계되어야 한다. 대부분 일반적인 서지방지표준은 ANSI/IEEE C37.90a 와 ANSI C62.1에 있다. 그러나 어떤 구입자는 훨씬 더 심한 조건과 특정 시스템에 테스트한 것을 갖고 있다. 이러한 다양한 고전압 서지 조건들은 다른 산업체에 통상적으로 공급되는 전력과 RTU전력을 구별하는 요소이다.

### 1.4 전원공급 서브시스템 (Power Supply Subsystem)

단말 서브시스템과 같이 전원공급장치는 다양한 전압서지표준을 접하게 된다. 전원 공급장치는 다른

RTU 서브시스템의 전원조건에 따라서 일차전력(보통은 서브시스템의 배터리)을 변환한다. 다양한 전원조건은 나중에 언급하기로 한다. 만약 서브시스템 배터리가 사용되지 않는다면 전원설비는 수시간동안 동작할 수 있는 백업 배터리를 내장하고 교류전원을 발생시킬 수 있어야 한다. 전원회로가 신뢰성 있고 안정하며 잠음에 무관한 전원을 보장할 수 있게끔 신중하게 선택하여야 한다.

### 1.5 테스트/MMI 서브시스템 (Test/MMI Subsystem)

이 서브시스템은 다양한 요소들, 예를 들어 내장된 하드웨어/펌웨어테스트(Firmware Test)와 RTU 내부 영상지시 및 내장 또는 휴대용 테스트/유지보수 패널 또는 디스플레이를 포함한다.

RTU의 펌웨어(Firmware)는 하드웨어나 소프트웨어의 동작을 적절하게 테스트할 수 있는 내장 루틴이 있어서 한다. 예러나 오동작이 감지되었다면 지시기는 RTU에 세트하여야 하고 원하지 않는 동작을 저지할 수 있는 적절한 조정을 해야 할 것이다. 부가적으로 SCADA 규약이 허용된다면 예러 정보는 마스터로 보내야 한다.

테스트/MMI 패널은 전력시스템의 오조작을 일으키지 않고 마스터 스테이션처럼 RTU를 동작시킬 수 있어야 한다. 이것은 테스트 기간동안 제어릴레이를 인터럽트시킬 수 있는 능력을 의미한다. 현재 어떤 테스트 요원은 이러한 기능을 장치한 휴대용 개인 컴퓨터를 사용한다.

테스트/MMI서브시스템은 RTU P/C보드에서 트러블/실패를 검사하는 테스트 요원을 지원한다. 그래서 나쁜 보드를 예비 보드로 신속하고 쉽게 대체시킬 수 있도록 한다.

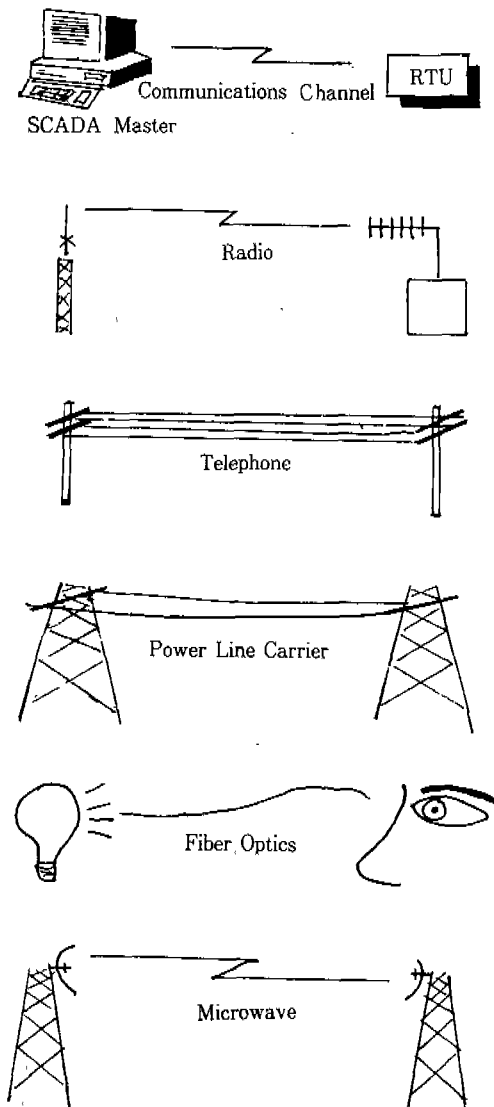
## 2. 통신 서브시스템

### 2.1 통신시스템 대안 (Communication System Alternatives)

이미 언급한 바와 같이 전력시스템의 RTU는 <그림 3-2>에 보듯이 수많은 통신시스템과 인터페이스 되어 있다. 사실 유틸리티들은 하나의

SCADA 시스템에 이와 같은 여러개의 통신매체를 사용한다. RTU와 마스터 스테이션 양쪽에 대한 통신 매체는 기술적으로 네개의 전화선회로와 대동하다.

<그림 3·2>는 위성통신으로부터 마이크로웨이브, 광섬유, 임대 전화선, 다양한 무전시스템, 케이블 TV회로 등에 이르기까지 적용되는 다양한 통신 시스템의 목록이다.



<그림 3·2> SCADA 통신

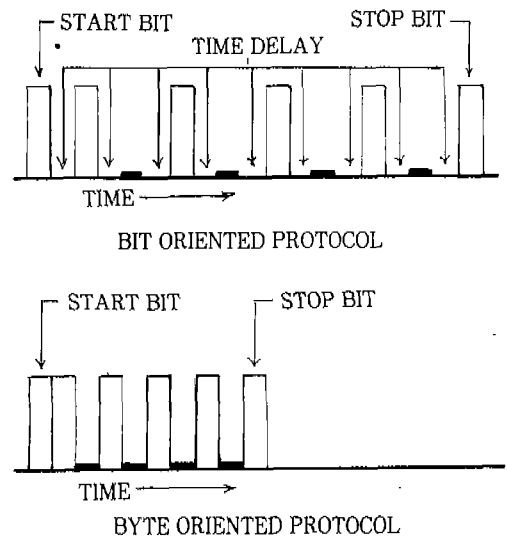
현재의 RTU들은 내장모뎀을 통하여 이러한 통신 시스템의 대부분과 접속할 수 있다. 보통 이러한 모뎀들은 300~1200baud의 통신속도범위를 선택할 수 있게끔 선택 스위치가 제공된다. 또한 대부분의 RTU에는 2400~960baud의 고속통신 외부모뎀과 인터페이스 할 수 있는 RS 232C 통신포트가 제공된다.

**2.2 RTU 통신서브시스템**

RTU 통신서브시스템은 마스터로부터 오는 메시지를 해석을 책임지고 마스터 스테이션으로 보내는 메시지를 양식화(Format)한다. 그리고 이 서브시스템은 기능에 관련된 모든 규약을 취급한다. 부가적으로 이 서브시스템은 통신 보안(Security)기능을 다룬다. RTU 설계에 따라서 이러한 기능을 수행하는 소프트웨어는 마이크로프로세서와 분리되어 있고, 서브 프로그램이며, 운용 소프트웨어 안에 완전히 집적되어 있다. 이러한 대안적 설계의 효과적인 접근은 서로 다른 규약을 비교적 쉽게 장치화하는 것이다. 즉 모든 기능은 동등하기 때문이다.

**2.2.1 규약(Protocols)**

통신규약은 마스터와 RTU사이에서 전송되는 메시지의 형식과 구조를 정의한다. 종래의 SCADA 시스템은 하드웨어 배열을 하고 메시지 전송은 릴레이



<그림 3·3> 규약 전송 패턴

로직을 기반으로 하고 있었으며 점점의 개방 또는 폐쇄에 영향을 받았다. 마이크로프로세서의 첫번째 적용은 비슷한 메시지 구조를 사용하여 이러한 시스템에 모의 실험하였다. 그리고 초기의 규약은 <그림 3.3>과 같이 각 비트에 시간지연을 두어 데이터의 비트를 전송 하였다.

그후 통신 시스템의 부하를 줄이고 마이크로프로세서의 능력을 충분히 사용하기 위하여 바이트 지향 규약(Byte Oriented Protocol)들로 발전되었다. 일반적으로 이러한 규약들을 워드 또는 바이트 사이에서 지연을 갖고 8개 비트워드와 스타트 및 스톱비트를 전송한다. 이러한 규약들은 메시지의 길이를 규정하는 첫번째 바이트들을 가지고 다양한 메시지 길이를 사용할 정도로 훨씬 더 향상되었다. 이 규약의 향상은 예외 보고(Report by Exception)기술 적용이 가능하다. 즉 최근 보고 이후에 변화한 점들만의 정보를 제공한다. 이 기술은 마스터 스테이션에서 RTU

로 시스템 계산 요구를 이관해 준다. 그래서 통신 시스템의 부하를 크게 격감시킨다.

<표 3.1>에서와 같이 산업전반에 걸쳐 수많은 규약이 있다. 사실상 어떤 SCADA시스템은 자체에 여러개의 규약을 갖고 있다. 표준을 개발하려는 노력은 많았으나 합당할만한 결실은 없었다. 수년간 개발한 SCADA 통신 IEEE P999의 권고안(Recommended Practice)은 이미 사용중인 다른 규약들이 제공한 진보된 특징과는 연계가 안된다.

2.2.2 메시지 안전성(Message Security)

통신 잡음으로 인하여 데이터가 불순해지고 잘못된 제어동작을 하지 않도록 보호할 필요가 있다. 각각의 통신 메시지에 체크코드를 부가함으로써 통신을 안전하게 할 수 있다. 체크코드는 메시지 비트 패턴상에서 동작하는 연산결과이다. 이 연산은 메시지에 체크코드가 첨가된 송신국에서 처음으로 수행된다. 그 다음에 수신국에서 이루어지는데, 수신국의 연산과 도착한 메시지코드의 결과가 같다면, 수신데이터는 잡음이나 왜곡에 의해서 바뀌지 않았다고 추정되며, 메시지는 유효한 것으로 받아들인다.

다음과 같은 여러개의 안전코드(Security Code) 형식이 사용된다.

○ 단순 패리티 체크(Simple Parity Check) : 메시지의 각 워드에 한 비트가 더해진다. 그래서 각각의 비트 그룹은 항상 홀수 비트로 된다. 이것은 다양한 확장을 하며, 메시지 전체에 대하여 좀더 체크하는 비트를 사용한다든지, 세로 패리티 코드(Longitudinal Parity Code)가 계산한 더욱 복잡한 배열을 사용한다. 세로 패리티 코드의 첫번째 비트는 대표적으로 각각 작업의 첫번째 비트의 합인 패리티 비트이다. 두번째 비트도 동일하다.

○ 5중 2코딩 : 어떤 주어진 시간에 다섯그룹마다 두개나 오직 2비트를 설정한다.

○ BCH(Bose Chaudhuri Hocquenghem) : 각각의 데이터 블록(대표적으로 26비트)에서 좀더 복잡한 계산은 복잡한 다항식으로 나누어지는 것이다. 그리고 나눈 나머지는 메시지 블록의 끝에 부가된다. 대표적으로 5비트 코드이다.

<표 3.1> RTU 통신규약에

규 약	해 당 기 종	국내관련업체
BYTE ORIENTED	TELEGYR 6000, 8065, 8979 Harris 5000 Ferranti VANCOM PG&E Duke Power SDLC	금성산전, 광명제어
BIT ORIENTED	TELEGYR 7500 Rockwell 5010, 5012, 5020 L&N Conitel 2020 CDC Type II Brown Boveri/CSI GE/TAC(구형) Pacific Power & Light/SCI TRW 9000 TRW 9550 Westinghouse REDAC 70F Westinghouse REDAC 70H Basic Systems PERT 26/31 Moore Systems MPS 9000 Moore Systems CONVEX Moore Systems SPS	현대중전기

○ CRC : CRC 16은 16차 다항식(Degree Polynomial)을 사용하여 주기적으로 중복(Redundancy)계산에 대하여 속기한다. 이 방법은 메시지를 고정길이 전문(Preamble)으로 나누는 것 외에는 BCH체크의 개념과 비슷하며 전반적인 특징(스테이션 주소, 기능코드, 모든 통신데이터에 포함된 데이터 블록)을 포함하고 있다. 대표적으로 CRC코드는 전력과 데이터 블록을 구분하여 계산하고 각각 16비트 체크코드가 더해진다.

수학자는 이러한 주제에 대하여 수많은 시간과 노력을 하며, 현재 대부분의 전문가들은 “CRC 16”의 계산결과가 가장 신뢰성 있는 안전체크라고 인정한다.

### 2.2.3 다중포트 통신(Multi Port Communication)

역사적으로 RTU는 데이터를 공급하거나 특정한 제어 실행을 요구하는 오직 하나의 마스터 스테이션에 응답을 한다. 이웃 유틸리티와 함께 SCADA 시스템이 증가함에 따라 몇몇 유틸리티에 의해서 계층적(Hierarchical)으로 시스템에 적용해야 된다. 동시에 하나 이상의 마스터 스테이션과 응답할 수 있는 RTU가 요구되고 있다. 그 결과 현재 많은 RTU들이 여러개의 규약과 연관이 되어있는 다중 마스터 스테이션과 인터페이스된다. 제조업자는 여러개의 마이크로프로세서를 사용하여 이러한 능력을 장치화 하였다. 다른 제조업자는 여러개의 규약 소프트웨어 루틴을 가진 하나의 마이크로프로세서를 사용한다. 양자모두가 제안자의 방식을 접근시킨다.

다중 포트동작을 장치화하는데는 몇가지 질문을 고려할 필요가 있다.

- 모든 입출력 점들을 모두 마스터 스테이션에 보고할 것인가?
- 데이터 베이스를 유지보수 할 곳은 RTU인가 마스터 스테이션인가?
- 모든 마스터로부터 제어동작을 받을 것인가?
- RTU가 마스터 스테이션으로부터의 다양한 지령정보에 어떻게 응답할 것인가?

이런 동작에 대한 질문은 급전원(Dispatchers)과 테스트 요원 및 마스터 스테이션과 RTU에 영향을 주며, 유닛은 운용하기 전에 신중히 고려되어야 한다.

다중 포트동작은 마스터 스테이션과 RTU가 중복으로 통신패스를 제공할 수 있게끔 장치화 되었다. 이 경우 유틸리티는 기본적으로 통신동작과 심지어는 통신채널의 손실에도 관련이 있다. 이러한 적용에 있어서 같은 규약을 사용하여 각각의 RTU에 똑같은 메시지가 전달된다. RTU와 마스터 스테이션은 일차와 이차채널을 인지하게끔 프로그램 되어야 한다. 부가적으로 한 채널에서 다른 채널로 스위치하여 사용하는 규칙을 식별할 수 있어야 한다.

### 2.2.4 특별한 특징

해가 갈수록 통신채널의 실패(Failures)는 RTU와 또는 마스터 스테이션의 실패를 초과한다. 더우기 여러 RTU들은 일반적으로 각각의 통신 채널에 파티회선으로 되어있다. 시스템들은 통신 채널을 테스트하고 보호하기 위한 두가지 특별한 특징의 사용을 채택하고 있다.

“루프 백 테스트(Loop Back Test)”라고 불리는 통신 채널테스트 특징은 마스터 스테이션에서 각각의 RTU로 메시지를 보내고, RTU는 즉시 마스터 스테이션으로 메시지를 재송신한다. 몇몇 제조업자는 이러한 특징을 RTU에 제공한다. 대부분은 외부 모델이나 특정 루프백(Loop Back)디바이스에 설치되어 있다. 위의 어느 경우도 통신 채널의 동작특성을 테스트하고, 때로는 RTU 모델도 테스트한다. 만약 트러블이 생기면 RTU, 통신채널, 마스터 스테이션들을 격리시키고, 그 부분에 대한 기술적 검토도 할 수 있다.

두번째 특별한 특징은 “안티 스트리밍(Anti-Streaming)”이다. 이러한 특징은 데이터를 마지막으로 송신한 후 RTU를 통신회로부터 자동적으로 차단한다. 보통의 적용에서는 마지막으로 송신한 후 통신회와 차단되는 시간간격(시지연)은 규정되어 있다. 만약 이때 차단되지 않는다면 안티 스트리밍 디바이스는 자동적으로 회로부터 RTU를 차단시킨다. 이 동작모드는 시스템이 종래의 기법으로 동작하는 것을 허락한다. RTU 프로세서 안에서 고정되어 있지 않다면, 자동 타임아웃된 경우의 통신 서브시스템은 문제를 클리어 시킨다. 때때로 이러한

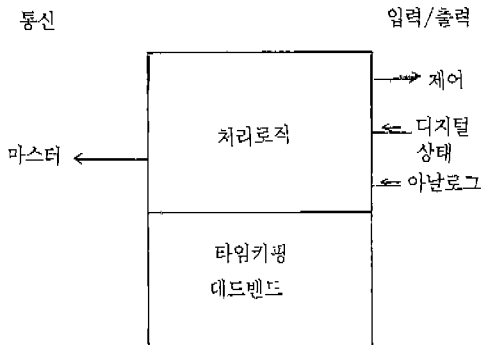
특징은 “무인(Dead Man)”스위치, 또는 “자동시간 초과(Auto Time Out)”스위치로 간주된다. 주 기능은 통신채널에 패쇄되는 것으로부터 RTU실패를 방지하고 다른 RTU가 비슷한 채널과 통신을 금지시키는 것이다.

### 3. 로직 서브시스템

로직 서브시스템은 주로 RTU의 데이터 처리 및 제어기능을 제공한다. 실제적으로 이 서브시스템은 고집적 부품을 사용하여 하나의 큰 프린트기판(P/C Boards)에 설치되어 있거나 19인치 랙(Rack)상에 다량의 프린트기판에 조립되어 있다. 여기에서의 목적은 기능별 요구와 능력을 언급하는 것이다. 즉 실제적으로 물리적 배치는 각각의 제조업자에게 달려 있기 때문이다.

로직 서브시스템은 두가지 중요한 기능을 제공한다. 즉 데이터 수집 및 처리와 제어점 선택 및 실행이다. <그림 3·4>를 참조하면 된다.

부가적으로 로직 서브시스템은 마스터 스테이션의 경우부하시 진보된 수많은 기능을 수행하기 위하여 호출된다. 또 다른 기능들은 타임키퍼(Time Keeping), 페루프제어, 최적제어 등이 있다. 이러한 기능들의 장점은 다음에 언급하기로 한다.



<그림 3·4> RTU 로직 서브시스템

RTU가 시간에 근거하는 시간표시사건(Time-tag Events : Sequence-Of-Events)을 기록한다면 타임키퍼를 할 수 있도록 장치화 되어야 된다. 부가적으로 RTU가 시간을 정확히 맞출려면 시간동기를 유지할 수 있는 장치를 고안하여 설치하여야 된다. 어떤 시스템은 마스터 스테이션으로부터 동기를 제공받고, 또다른 시스템은 각각의 RTU에서 라디오나 통신위드로부터 시간을 수신한다. 효과적으로 연속사건(SOE : Sequence-Of Events)을 기록하기 위해서는 RTU가 1mS이내의 시간을 측정할 수 있어야 한다. 이러한 정밀도는 정확한 시계와 인터럽트로 구동되는 프로세서 양쪽에 요구된다.

#### 3.1 데이터 취득 처리

데이터 취득 서브시스템은 두가지 유형(디지털, 아날로그)의 데이터를 수집하여 기록한다. 디지털 양은 외부 점점(차단기, 펄스발생기 등)을 감시하여 얻는다. 일반적으로 아날로그 양을 측정된 일차측 파라미터에 비례하여 전류 또는 전압출력을 제공하는 변환기를 사용하여 얻는다.

최근에는 이러한 정보를 디지털 형태로 마이크로 프로세서를 내장한 디바이스로부터 직접 수집한다. 이러한 데이터 취득 형태는 진보된 사례에서 좀더 언급한다.

##### 3.1.1 디지털 데이터 취득

대부분 SCADA 시스템은 4가지의 디지털 데이터 형태와 점점 위치정보를 감시하여 수집한다.

- 1) 현상(Current Status) 또는 상태(State)
- 2) 메모리를 이용한 현상탐지-최근 마스터에 기록된 점점의 변화 횟수
- 3) SOE 기록-사건발생 시각과 함께 점점 변화 일람표 작성
- 4) 누산기 값-일정 시간동안 점점 투입을 계수한다. 일반적으로 누산기는 에너지 흐름에 비례하여 펄스를 출력하는 에너지 미터용 펄스 발생기를 사용한다.

상태입력을 감시하는 장치는 두가지 형태가 있다. 어떤 제조업자는 모든 I/O점들을 고속 스케닝하고, 반면에 또다른 제조업자는 상태I/O점(디지털)은 마

이크로프로세서 인터럽트를 사용하고, 아날로그 I/O 점들은 고속 스캐닝을 사용하여 감지한다. 첫번째 방식은 수십 또는 수백 ms동안 같은 점들을 연속적으로 스캐닝한다. 이러한 방식으로 동작하는 RTU는 SOE를 기록하기에는 부적합하다. 인터럽트로 구동되는 RTU는 1ms이내의 상태입력변화시점을 측정할 수 있고 효과적인 SOE감시를 하며 정확하다.

단순한 상태점들은 각각의 접점을 개로는 "1"로 펄스는 "0"으로 감지하는데는 한 비트로 표현할 수 있다. 외부 접점의 위치가 변화함에 따라 그 해당 점의 비트값이 바뀐다.

메모리를 이용하여 상태를 감지하는 방법은 <표 3.2>와 같이 두가지로 나누어 진다. 첫번째 방식으로는 각각의 접점에 대하여 2비트 워드를 사용하며 마스터 스테이션이 폴링하고 있는 동안 접점의 변화된 상태 갯수는 세차레까지만 허락된다. 이 방식은 SCADA 시스템에서 고속 스캐닝(2초 이내)을 해야 한다. 만약 SCADA 시스템이 저속도 스캐닝을 사용할 경우에는 두번째 방식을 사용할 수 있다. 즉 각각의 접점에 대하여 3비트 워드를 사용하며, 폴링하고 있는 동안 접점의 변화된 상태 갯수는 일곱차레까지 허락된다. 위의 두경우에 마스터는 RTU와 결합되어 있어야 된다.

<표 3.2> MCD(Multiple Change Detect) 비트맵의 상태

방 식	2비트 워드	3비트 워드
최근 마스터에 보고	00	000
첫번째 변화	10	100
두번째 변화	01	001
세번째 변화	11	101
네번째 변화		010
다섯번째 변화		110
여섯번째 변화		011
일곱번째 변화		111

SOE I/O점들은 두개의 화일에 저장되어야 한다. SOE 기록은 되돌림(Wraparound)되도록 설계되어 있다. 즉 화일의 크기는 유한하며 일단 데이터가 가득차면 새로운 데이터는 유저가 설계하기에 따라 가

장 오래된 데이터나 가장 최근 데이터 영역에 쓴다. SOE 기록은 시스템 계획 또는 계통보호 엔지니어에 의하여 사용되며 이러한 기록은 급전원에게는 소용 가치가 없다. 그러나 데이터를 저장하는데에는 단독으로 SOE시스템을 설치하는것 보다 RTU를 사용하는 것이 훨씬 경제적이다.

일반적으로 누산기 입력값은 요구되는 정밀도에 따라 16 또는 32비트 워드로 저장된다. 이러한 값들은 여러가지의 유틸리티에 의하여 다양하게 다루어 진다. 어떤 유틸리티는 누산기를 자동차의 주행기록 계처럼 동작시킨다. 즉 누산기는 다시 영이 될때까지 계속 카운트한다. 다른 유틸리티는 일정 주기마다 읽고 리셋 시킨다. 또 다른 유틸리티는 모든 누산기를 동시에 동결(Freeze)시킴으로써 전반적인 시스템에서 일관성있게 시간을 정하므로 유용하다. 동결명령은 마스터스테이션과 서브스테이션의 계량 시스템 또는 RTU시계에서 나온다. 동결 명령은 다음 폴링에 보고 할 버퍼에 현재의 누산기 카운트값을 저장하라고 RTU에 알리고 계속 카운트한다. 동결 명령이 수행되는 동안 정확히 카운트한다는 것이 중요하다.

### 3.1.2 아날로그 데이터 취득

이미 언급한 바와 같이 아날로그 입력은 변환기를 통하여 수 mA 또는 수 V단위로 값을 얻는다. 이러한 값들을 RTU와 SCADA시스템에서 사용하기 위해서는 A/D(Analog To Digital)변환기를 사용하여 디지털 값으로 변환하여야 된다.

### 3.2 A/D 변환기

서브스테이션에서 적용하기에 가장 널리 사용되는 A/D 분해능은 12비트이고, ±2048 상태중의 한 비트로 표현된다. 변환값을 나타내는 디지털 코드는 주로 마스터/리모트 호환성에 달려있고, 통신규약(Communication Protocol)에 의하여 정의된다. 표준 호환코드는 2의 보수(2's Complement Numbers)와 옴셋 2진(Offset Binary) 및 부호-크기 2진(Sign-And Magnitude Binary)이다.

가장 흔히 사용되는 A/D변환기의 합당한 표준 모델은 적분(Integrating)형과 측차 근사(SA:Success-

sive—Approximation)형 이다. 적분형은 성공적으로 수많은 RTU 설계에 사용되며 실제로 변환 속도를 제외한다면 SA형보다 뛰어나다. SA형은  $\mu$ S동안 변환시킬 수 있지만 적분형은 mS정도 걸린다. 마이크로프로세서 RTU설계는 비동기 통신으로 메모리의 데이터베이스로부터 요구한 데이터를 공급하고 입력할 수 있는데, 병목지점(Bottleneck) 통과 문제의 어려움을 해결하는데 SA형 변환기를 사용하는 것이 가장 새로운 설계로 간주된다.

A/D변환 정밀도의 한계는 기본적인 양자화 에러이다. 즉 출력LSB(Least Significant Output Bit)의  $\pm 1/2$ 이다. 예를 들어 12비트(11비트+부호비트) 컨버터인 경우, 양자화 에러는 전범위의  $\pm 0.12\%$ 이다. 선형오차는  $25^{\circ}\text{C}$ ,  $\pm 1/2$ 스케일에서 규정하였다. 사용자 및 공급자 양측이 12비트 컨버터에 대하여 정밀성  $\pm 0.12\%$  이내로 규정하였다면,  $25^{\circ}\text{C}$ 에서 컨버터 자체에 대하여 오프셋과 이득오차를 영으로 미세조정함으로써 정밀도를 교정하는 것만이 합당하다. 이 값은 다중화 시스템에 의해서 소개된 증폭기 오차에서 선형오차에 대하여 또는 이득과 오프셋 열기류(Offset Temperature Drift)에 대하여 허용되지 않는다. 특정한 상태에서  $\pm 0.12\%$  이내로 정할 수 있지만 시스템의 운전시에는 이러한 규정이 보증을 할 수 없고 영향을 주지 않는다. 평균적으로 12비트 RTU 아날로그 설계는 위에서 정한 온도범위를 넘어 가면  $\pm 1\%$ 가 되고, 동작온도 범위밖에서의 보증은  $\pm 15\% \sim \pm 25\%$ 이다. 또한 적용할 수 있다면, 이러한 값들은 전위의 신호조건에 기인한 오차와 NMRR(Normal Mode Rejection Ratio), CMRR(Common Mode Rejection Ratio)을 부가하여야 한다. 만약 1% 범위(통상)저항을 사용한다면 .2%~.3%의 전범위 오차가 부가가 되고, .01% 범위저항을 사용할 경우에는 .02%~.03% 추가오차로 향상된다. 60dB의 CMRR과 NMRR은 잡음전압을 1/1000배 저감한다. 예를 들어 A/D변환기의 정격 입력전압이  $\pm 5\text{V}$  홀스케일일 경우, 잡음전압이 5V일 경우 5mV로 저감하며 이로인해 잡음전압을 완전히 제거하지 못하여 부가적인 .1%의 오차가 수반된다.

A/D변환기는 값비싼 반면에 초당 1000점을 변환하기에 충분한 처리능력을 갖고 있다. 이러한 능력을 활용하기 위하여, 각각의 아날로그 입력점들을 동시에 A/D변환기에 인터페이스하기 위하여 다중화기(Multiplexers)를 삽입한다. 두가지 형태의 다중화기를 소개한다.

전자 다중화기(Electronic Multiplexer)는 모든 변환기에서 오는 입력점들을 묶어서 중성도선(Neutral Conductor)에 연결한다. 그래서 전자 다중화기는 측정점들에서 생기는 공통상태잡음(Common Mode Noise)이나 전압변동에 대하여 저지할 능력을 충분히 갖고 있지 못하다. 이러한 의미에서 정상상태잡음(적류도체에 60Hz의 리플전압)에 대하여 여과능력은 약 60dB로 제한되어 있다.

플라이잉 커패시터 다중화기(Flying Capacitor Multiplexer)는 입력점들의 커패시터를 이용하여 A/D 변환기를 연결시킨다. 각 도체쌍들은 다른 도체쌍들과 구별하며, 정상상태 잡음이 크게 허용될 수 있고 반면에 정밀성은 유지한다. 플라이잉 커패시터 다중화기는 85~120dB급에서 정상상태 잡음을 저감할 수 있게 설계되어 있다.

플라이잉커패시터에서 주의할 사항은 등급이다. 이 적용에 사용할 릴레이는 매우 높은 듀티사이클에 영향을 받는다. 왜냐하면 동작속도 10억회 비율의 수은 습식 릴레이만이 적용될 수 있다. 과거에 어떤 제조업자는 값싼 릴레이를 사용하려고 노력하였고 플라이잉커패시터 설계에서는 그 결과가 좋지 못하였다. 플라이잉커패시터에 적절한 평균수명을 가진 릴레이는 전자식과 동일하다.

### 3.2.1 아날로그 출력

아날로그 출력은 RTU I/O 기본기능으로써 간단히 설명하겠다. 대부분 흔히 사용되는 것으로는 마스터 스테이션으로 부터 디지털양에 비례한 밀리암페어(Milliamp) 정전류원 신호를 발생하는 형태이다. 때때로 볼트 또는 밀리볼트 출력을 요구하기도 하지만 출력 전류의 표준은 부하저항이 0~10k $\Omega$ 일 때 0~ $\pm 1\text{mA}$ 이고, 부하저항이 0~600 $\Omega$ 일 때 4~20mA이다. 위의 최대전류와 부하저항 선정은 전원



이 정상적으로 동작할 수 있는 전압이내에서 결정하였다. 외부회로가 부동(Floating)되지 않은 상태에서 이 부하저항은 루프의 전체 저항값과 공통(Common Mode) 전압의 합으로 판단되어진다. 정밀성은 전범위에서  $\pm 5\%$ 가 기대되고 10비트 D/A 변환기 사용이 대표적이다.

어떤 아날로그 제어소자는 증분 아날로그 인터페이스를 요구한다. 이것은 AGC(Automatic Generation Control)과 동일하다. 출력펄스에 인터페이스된 출력점은 단일의 변화하는 펄스폭 또는 다양한 고정 펄스폭이다. 그러나 펄스는 점점 폐쇄보다 밀리 암페어 전류펄스이다. 오직 증분올림내림(R/L:Raise/Lower) 정보가 이 인터페이스를 통과한다. 그리고 흔히 직접조작규약이 사용된다. 또한 펄스크기는 다양하다.

### 3.3 제어출력처리

제어출력점들은 분리된 트립과 투입릴레이와 선택후제어(SBO>Select Before Operate)보안규정과 RTU에 있는 하나의 릴레이가 동작하도록 보장하는 회로를 지원한다. 가능한한 제어 코일을 센싱하는 논리적 아날로그와 오직 하나의 릴레이 코일용 전류제한 코일전원의 어떤 조합을 포함하는 보호장치가 있다. 다중동작 출력형태는 이러한 보호장치를 바이패스할 필요가 있고, 상이한 코일전원을 사용한다.

SBO특징은 출발점부터 말단점까지의 시스템 체크를 제공한다. 즉 마스터 스테이션이 동작메시지를 보내고 검증(Verification)메시지를 받기전에 한점을 선택하는 메시지를 보내고 확인(Checkback)을 받는다.

선택점 번호는 저장되고 확인점 보호는 릴레이 코

일이 투입됨에 따라 선택로직의 동작으로 재생된다. 동작처리는 점 번호의 반복을 포함해야되고 RTU는 릴레이를 동작시키기전에 선택된 점들에 대해 비교해야 한다. 타이머는 잠시동안 동작되지 않는 점들을 선택되도록 유지되어야 한다. 모든 제어로직은 동작의 완성과 어떤 에러를 감지하는 것을 리세트시켜야 한다. 어떤 시스템은 SBO회로를 바이패스하거나 채널규약만을 단순화시키며 반면에 내부적으로 공통점들과 점보드사이에 SBO체크를 수행하는 저급 보안 직접동작점들을 제공한다. 주어진 설계는 점과 보드 및 RTU당 릴레이 픽업타이밍의 조정을 허용한다.

트립과 투입 타이밍은 독립적으로 조정될 수 있고 그렇지 않을 수도 있다. 대표적인 조정범위는 0.5~10초이다. 직접동작, 다중동작능력은 마스터 스테이션으로부터 단일의 명령을 응답하는 몇개의 유닛 제어를 발생시키는 증분형 R/L명령을 제공한다. 출력은 다양한 구간의 단일점폐쇄와 여러구간 고정 구간폐쇄의 형태를 갖는다. 보통 기본적인 점점타이밍 클럭은 법 또는 보드기본으로 조정한다. 반면에 마스터 스테이션 명령의 점당 몇개의 비트들은 각 출력점들에 대하여 많은 클럭사이클의 카운트범을 규정한다.

각점들은 분리된 올림과 내림 출력 릴레이를 갖는다. 보안회로는 가능한한 릴레이코일에 접근된 타이머 센싱회로노드를 구성한다. 일반적으로 최대 폐쇄 시간은 2~3초이다. 분리된 점점 출력은 채널 통신의 정지를 경고할 수 있도록 한다.

<다음호에 계속……>

# 에너지는 힘 절약은 더 큰 힘