

# 전류-제어 인덕터의 시뮬레이션을 위한 능동-RC 회로 합성 (Active-RC Circuit Synthesis for the Simulation of Current-Controlled Simulated Inductors)

鄭元燮\*, 朴志晩\*\*

(Won Sup Chung and Ji Mann Park)

## 要約

전류-제어 인덕터를 시뮬레이션하기 위한 체계적인 합성 과정을 제안했고, 그 합성 과정을 통해 세 개의 새로운 시뮬레이터드 인덕터를 설계했다. 설계된 회로들 중의 하나를 선형 OTA를 이용하여 실현했다. 제안한 이론의 타당성을 증명하기 위해, 실현된 회로를 컴퓨터로 시뮬레이션한 결과, 이론과 실험이 잘 일치함을 알 수 있다.

## Abstract

A systematic synthesis process is presented for the simulation of current-controlled grounded inductors. The process is used to obtain three circuits which are believed to be novel. One of the circuits has been implemented using linear operational transconductance amplifiers(OTA's). Computer simulation results are used to verify theoretical predictions. The results show close agreement between predicted behaviour and experimental performance.

## 1. 서론

인덕터는 저항 및 커패시터와 함께 회로망을 구성하는 기본 소자로서, 통신 시스템 및 계측·제어 시스템 구성에 필수적인 능동 여파기, 정현파 발진기, 공진 회로 등의 회로 설계에 폭넓게 응용된다. 그러나, 코일(coil)로 만들어지는 물리적인 인덕터는, 현재의 반도체 공정 기술로는 집적화가 불가능하기 때

문에, 집적 회로 설계에 사용되지 못하고 있다. 이런 문제를 해결하기 위해, 단자 특성은 물리적인 인덕터와 동일하나, 능동 소자(예를 들어, 연산 증폭기)와 저항 그리고 커패시터만으로 구성되는 시뮬레이터드(simulated) 능동 - RC 인덕터가 개발되어, 집적 회로 형태로 현재 많은 산업 분야에 활용되고 있다.

<sup>[1], [2]</sup> 전류(또는 전압)-제어 인덕터는 그것의 등가 인덕턴스가 직류 바이어스 전류(또는 전압)로 제어되는 인덕터로, 전류-제어 여파기 및 전류-제어 발진기 <sup>[3]</sup> 설계에 기본이 된다. 전류-제어 인덕터는 커패시터로 종단된 OTA(operational transconductance amplifier)를 이용함으로써 쉽게 실현될 수 있다. <sup>[4]</sup>

<sup>[5]</sup> 그러나, 기존의 설계 방식은 수동 소자를 귀환 소자로 사용하기 때문에, 다양한 회로 설계가 어렵고, 또 설계된 회로가 복잡해지는 단점이 있었다. 본 연

\*正會員, \*\*準會員, 淸州大學校 半導體工學科  
(Dept. of Semiconductor Eng., Chongju Univ.)

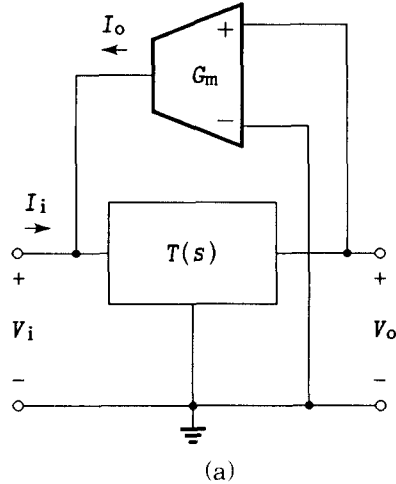
(※ 이 논문은 1991년도 교육부 학술연구조성비에 의하여 연구되었음.)

接受日字: 1992年 9月 3日

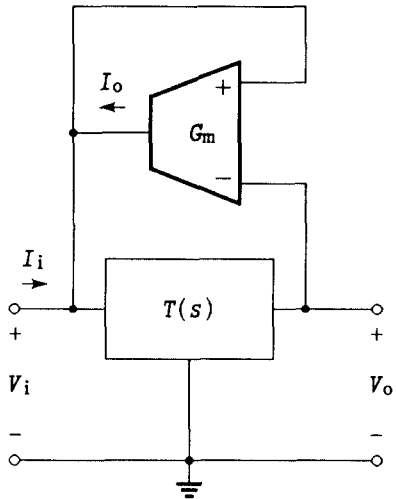
구에서는 능동 소자, 즉 OTA를 귀환 소자로 사용하여 전류-제어 인덕터들을 시뮬레이션하기 위한 체계적인 합성 과정을 제안하고 이 과정을 통해 새롭게 설계된 세 개의 회로를 제시한다.

II. 회로 합성

전류-제어 인덕터를 시뮬레이션하기 위한 두 가지의 블록도를 그림 1(a)와 (b)에 각각 나타냈다.



(a)



(b)

그림 1. 전류-제어 인덕터를 시뮬레이션하기 위해 제시한 두 가지의 블록도

Fig. 1. Two block diagrams for simulating a current-controlled grounded inductor.

여기서,  $G_m$ 으로 표시된 OTA (operational transconductance amplifier)는 귀환 소자로 사용됐고,  $T(s)$ 로 표시된 능동-RC 회로망은 무한대의 입력 임피던스가

$$T(s) = \frac{V_o(s)}{V_i(s)} \tag{1}$$

의 전달 함수를 가진다. 그림 1 (a)의 블록도에서, 입력 전류는

$$I_i(s) = -G_m V_o(s) = -G_m T(s) V_i(s) \tag{2}$$

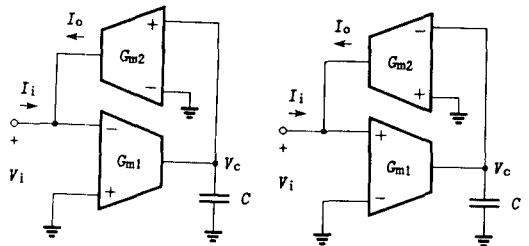
이다. 여기서  $G_m$ 은 OTA의 트랜스콘덕턴스를 나타낸다. 만일

$$\frac{V_i(s)}{I_i(s)} = \frac{-1}{G_m T(s)} = sL_{eq} \tag{3}$$

이라면, 회로의 입력 임피던스가 인덕터의 임피던스가 될 것이다. (3) 식으로부터, 우리는

$$T(s) = -\frac{1}{G_m s L_{eq}} \tag{4}$$

을 얻게 된다. 이 식은  $T(s)$ 가 반전 적분기로 실현될 수 있다는 것을 가리킨다. 반전 적분기는 RC-연산 증폭기 또는 OTA-C로 구성할 수 있다. OTA-C의 반전 적분기를 이용해 실현한 시뮬레이티드 인덕터를 그림 2(a)에 나타냈다.



(a)

(b)

그림 2. 그림 1(a)의 블록도에 의거해서 설계한 전류-제어 인덕터

Fig. 2. Current-controlled inductors based on the block diagram of Fig. 1(a).

두 OTA가 정합되어 있다고 가정하면, 이 회로의 등가 인덕턴스는

$$L_{eq} = \frac{C}{G_m^2} \quad (5)$$

으로 주어질 것이다.  $G_m$ 이 OTA의 바이어스 전류에 비례하므로<sup>[7]</sup>, 등가 인덕턴스는 바이어스 전류의 제곱에 반비례할 것이다. 그림 1(a)에서, 만일 OTA가 출력 전압을 반전 모드로 샘플링한다면, 인덕터를 시뮬레이션하는 데 비반전 적분기가 요구될 것이다. 그 결과의 회로를 그림 2(b)에 나타냈다. 이 회로의 등가 인덕턴스도 (5) 식으로 주어진다 다음으로, 그림 1(b)의 블록도에 대해 생각해 보자. 입력 전류는

$$\begin{aligned} I(s) &= -G_m [V_i(s) - V_o(s)] \\ &= -G_m [1 - T(s)] V_i(s) \end{aligned} \quad (6)$$

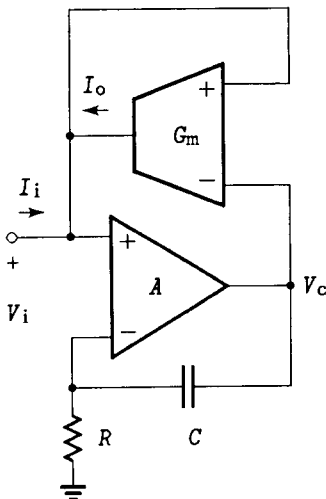
이다. 만일

$$\frac{V_i(s)}{I_i(s)} = \frac{-1}{G_m[1 - T(s)]} = sL_{eq} \quad (7)$$

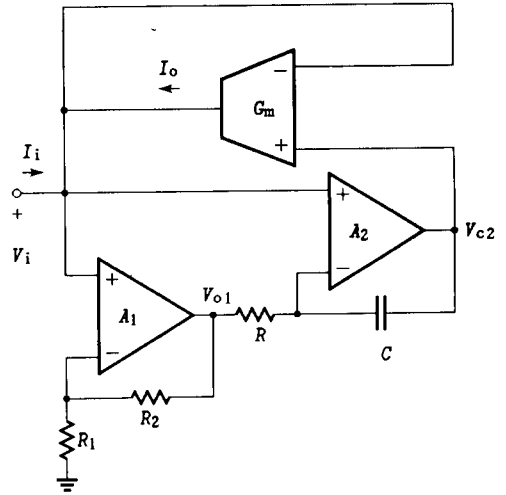
이라면, 이 회로의 입력 임피던스는 유도성이 될 것이다. (7) 식으로부터, 우리는

$$T(s) = 1 + \frac{1}{G_m s L_{eq}} \quad (8)$$

을 얻게 된다. 이는 비반전 적분기와 가산기를 이용해  $T(s)$ 를 실현할 수 있다는 것을 보여준다. (8) 식에 의거해 설계한 여러 회로 중에서, 가장 간단한 구성의 회로를 그림 3(a)에 나타냈다.



(a)



(b)

그림 3. 그림 1(b)의 블록도에 의거해서 설계한 전류-제어 인덕터

Fig. 3. Current-controlled inductors based on the block diagram of Fig. 1(b).

이 회로의 등가 인덕턴스는

$$L_{eq} = \frac{CR}{G_m} \quad (9)$$

으로 주어진다. 여기서 우리는 등가 인덕턴스가  $G_m$ 에 반비례한다는 점에 주목할 필요가 있다. 그림 1(b)에서 OTA가 입력과 출력 전압의 차를 반전 모드로 샘플링한다면, 인덕터를 시뮬레이션하는 데 반전 적분기와 가산기가 요구된다. 그 결과의 회로를 그림 3(b)에 나타냈다. 이 회로의 등가 인덕턴스는

$$L_{eq} = \frac{CRR_1}{G_m R_2} \quad (10)$$

으로 주어진다.

위의 표현식들은 회로 구성 소자들이 이상적일 때의 인덕턴스를 나타낸 것이다. 소자들의 비이상적인 특성들 때문에 시뮬레이티드 인덕터의 Q 값이 저하된다. 연산 증폭기의 이득 대역폭( $GB$ ) 적과 OTA의 3-dB 주파수( $\omega_c$ )가 인덕터의 Q 값에 미치는 영향을 해석하여, 그 결과를 표 1에 나타냈다.

표 1. 회로의 시뮬레이티드 인덕턴스와 Q-계수.

Table 1. Simulated inductances and Q-factors of the circuits.

회로도	$L_{eq}$	Q
그림 2(a), (b)	$\frac{C}{G_n^2}$	$\frac{2 \left( \frac{\omega}{\omega_c} \right)}{1 - \left( \frac{\omega}{\omega_c} \right)^2}$
그림 3(a)	$\frac{CR}{G_n}$	$\frac{\omega}{GB} \left( 1 + \frac{1}{1 + \frac{1}{CRGB} + \frac{\omega^2 CR}{GB}} \right)$
그림 3(b)	$\frac{CRR_1}{G_n R_2}$	$\frac{\omega \left[ 3 + 4CRGB - \frac{\omega^2 CR}{GB} (6 + CRGB) \right]}{GB \left[ 1 + CRGB - \frac{\omega^2 CR}{GB} (8 + CRGB) \right]}$ ( $R_1 = R_2, GB_1 = GB_2$ )

Ⅲ. 시뮬레이션 결과 및 고찰

시뮬레이션된 인덕터의 저주파 특성 중에서 가장 문제가 되는 것은 고조파 왜곡이며, 이 왜곡은 OTA의 선형성에 의해서 결정된다. 본 연구에서 이용할 선형 OTA의 회로도를 그림 4에 나타냈다.<sup>[8]</sup>

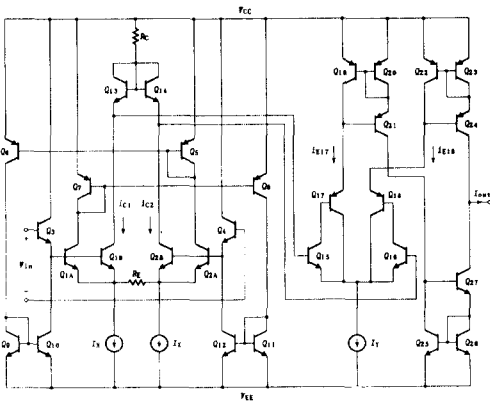


그림 4. 선형 OTA.  
Fig. 4. Linear OTA.

이 OTA의 트랜스컨덕턴스는

$$G_m = \frac{I_Y}{I_X} \frac{1}{R_E} \tag{11}$$

으로 주어진다. 따라서, 그림 2(a)의 회로를 이 OTA로 실현하면, 결과적인 등가 인덕턴스는

$$L_{eq} = \left( \frac{I_X}{I_Y} \right)^2 R_E^2 C \tag{12}$$

으로 주어질 것이다. 그림 2(a)의 회로를 SPICE를 이용해 시뮬레이션했다. 트랜지스터의 소자 모델로  $\beta_N = 200$  그리고  $\beta_P = 50$ 을 사용했다. 또, 포화 전류  $I_S = 10^{-14} A$  그리고 Early 전압  $V_A = 50 V$ 로 전형적인 값을 사용했다. 저항  $R_E = R_C = 40 k\Omega$ 을 사용했다. 적분기의 커패시터  $C = 100 pF$ 를 사용했다. OTA들의  $I_X$  바이어스 전류는  $25 \mu A$ 로 고정시켰다. 전체 회로의 공급 전압은  $V_{CC} = 10 V$  그리고  $V_{EE} = -10 V$ 이었다. OTA들의  $I_Y$  바이어스 전류를  $0.1 \mu A$ 에서  $1 mA$ 까지 동시에 변화시키면서 측정한,  $I_Y$ 와  $1/\sqrt{L_{eq}}$ 와의 관계를 그림 5에 나타냈다.

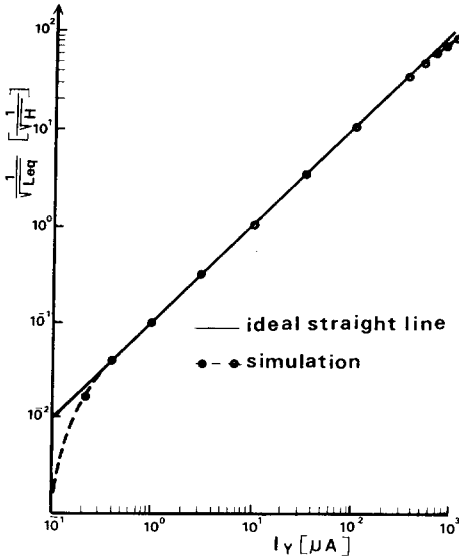


그림 5. 시뮬레이티드 인덕터의  $I_V$ 에 대한  $1/\sqrt{L_{eq}}$ 의 특성

Fig. 5.  $I_V$  versus  $1/\sqrt{L_{eq}}$  characteristics of the simulated inductor.

여기서,  $1/\sqrt{L_{eq}}$ 의 값은 병렬 공진법을 이용해  $L_{eq}$ 를 측정할 다음, 이를 환산하여 구한 것이다. 그림 5로부터,  $I_V$ 가  $0.5 \mu A \sim 500 \mu A$ 인 범위에서는,  $1/\sqrt{L_{eq}}$ 가 바이어스 전류  $I_V$ 에 선형적으로 비례한다는 것을 알 수 있다. 시뮬레이티드 인덕터의 선형 특성은 그것의 온도 특성에 거의 비례하므로, 인덕터의 온도 특성을 측정함으로써 그것의 선형 특성을 간접적으로 알 수 있다. 온도 특성을 측정할 결과를 그림 6에 나타냈다.

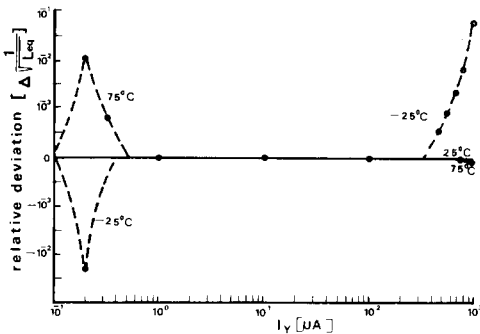


그림 6. 시뮬레이티드 인덕터의 온도 특성.  
Fig. 6. Temperature characteristics of the simulated inductor.

이 특성은  $+25^\circ C$ 일 때의  $1/\sqrt{L_{eq}}$  값을 기준으로 하여, 이 값과  $-25^\circ C$  그리고  $+75^\circ C$ 일 때의  $1/\sqrt{L_{eq}}$ 과의 편차를 구한 것이다. 그림으로부터  $I_V$ 가  $0.5 \mu A \sim 500 \mu A$ 인 범위 즉,  $1/\sqrt{L_{eq}}$ 가  $0.05 [H^{-1/2}] \sim 50 [H^{-1/2}]$ 인 범위에서는, 온도계수가 거의 0임을 알 수 있다. 따라서, 이 범위에서는 시뮬레이티드 인덕터에 의한 고조파 왜곡이 거의 없다는 것을 간접적으로 알 수 있다.

IV. 결론

전류-제어 인덕터들을 시뮬레이션하기 위한 체계적인 합성 과정을 제안했고, 이 과정을 통해 설계된 네 개의 회로를 제시했다. 이 중에서 세 개의 회로는 새로운 회로로 간주된다. 설계된 회로 중의 하나의 회로를 선형 OTA로 실현했다. 실현된 전류-제어 인덕터는 기존의 인덕터보다 양호한 선형 특성과 온도 특성을 가진다. 따라서, 이를 응용하면, 고정도의 전류-제어 여파기, 전류-제어 발진기, 그리고 전류-제어 공진기 등의 개발이 가능할 것으로 예상된다.

參考文獻

- [1] A. S. Sedra and K. C. Smith, *Micro-electronic Circuits*, Holt, Rinehart and Winston, 3rd edition, pp. 762 - 840, 1991.
- [2] M. S. Ghauri and K. R. Laker, *Modern Filter Design*, Englewood Cliffs, NJ: Prentice-Hall, pp. 70 - 112, 1981.
- [3] W.-S. Chung and K. Watanabe, A temperature difference-to-frequency converter using resistance temperature detectors, *IEEE Trans. Instrum. Meas.*, vol. IM-39, pp. 676-677, Aug. 1990.
- [4] M. Bialko and R. W. Newcomb, Generation of all finite linear circuits using the DVCCS, *IEEE Trans. Circuit Theory*, vol. CT-18, pp. 733-736, Nov. 1971.
- [5] R. Nandi, Lossless inductor simulation: novel configuration using DVCCS, *Electron. Lett.*, vol. 16, pp. 666-667, Aug. 1980.
- [6] W.-S. Chung and K. Watanabe, Active

RC-circuit synthesis for the simulation of a grounded inductor. *Electron Lett.*, vol. 20, pp. 610-612, July 1984

[7] Linear Databook, National Semiconductor Corp., Santa Clara, CA, 1982.

[8] W.-S. Chung, K.-H. Kim, and H.-W. Cha, A linear operational transconductance amplifier for instrumentation applications. *IEEE Trans. Instrum. Meas.*, vol. 41, pp. 413-443, June 1992.

著 者 紹 介



鄭元燮(正會員)

1955年 11月 3日生. 1977年 2月 한양대학교 전자통신공학과 졸업. 1979年 한양대학교 대학원 전자통신공학과 공학석사 학위 취득. 1986年 3月 일본 静岡(Shizuoka) 대학 전자과학연구과 공학박사 학위

취득. 1986年 4月 ~ 현재 청주대학교 반도체공학과 부교수. 주관심분야는 Bipolar 및 CMOS 애널로그 집적회로 설계, 센서 신호처리 회로 설계 등임.



朴志晩(準會員)

1967年 9月 28日生. 1989年 2月 청주대학교 반도체공학과 졸업. 1993年 2月 청주대학교 대학원 전자공학과 공학석사 학위 취득. 주관심분야는 Bipolar 및 CMOS 애널로그 집적회로 설계, 센서 신호처리

회로 설계 등임.