

a-Si:H/a-SiN:H 구조 MODFET의 製造 및 그 特性

(Fabrication of MODFET with a-Si:H/a-SiN:H Structure and Its Characteristics)

姜錫鎭*, 崔時永**

(Seok Jin Kang and Sie Young Choi)

要約

PECVD법에 의해 phosphorous contained a-SiN:H/a-Si:H 구조 MODFET를 제조하고 그것의 특성을 일반적인 TFT와 비교하여 조사하였다. 연구 결과, MODFET의 문턱전압은 a-SiN:H 막에 대한 phosphorous의 함유량에 따라 크게 바뀌어 막 제조시 SiH₄와 PH₃의 분압비가 약 100인 경우에 -3.0 V로서 음수값을 나타냈고 이때 소자는 depletion mode로 동작하였다. 한편, 소자의 전계효과 이동도는 일반적인 TFT의 경우에 0.17 cm²/vsec에 불과한데 반해, enhancement mode MODFET의 경우에 0.31 cm²/vsec, depletion mode MODFET의 경우에 0.35 cm²/vsec이었다. 이와 같은 결과는 전계효과 이동도가 채널에서의 국부준위 밀도에 의존하고, 같은 게이트 전압하에서, MODFET의 경우가 일반적인 박막트랜지스터에 비해 채널영역에서의 국부준위 감소효과가 크기 때문인 것으로 생각된다.

Abstract

MODFETs using the heterostructure of phosphorous-contained a-SiN:H and undoped a-Si:H films have been fabricated by PECVD of SiH₄, PH₃, and NH₃ gases. The characteristics of the devices have been investigated and compared with conventional TFTs(CTFTs). The threshold voltage of the MODFETs was smaller than that of CTFTs, in the case of the devices using the a-SiN:H film with the relatively high phosphorous content, the threshold voltage was negative and the operation of the devices followed the depletion mode. On the other hand, on/off current ratio of the MODFETs was more than one order of magnitude higher than the CTFTs, and the field effect mobility of the former was approximately two times as high as that of the latter.

1. 서론

*準會員, 三星 綜合 技術院
(Samsung Advanced Institute of Technology, SAIT)

**正會員, 慶北大學校 電子工學科
(Dept. of Elec. Eng., Kyungpook Nat'l Univ.)
接受日字: 1993年 1月 21日

최근, 박막트랜지스터(TFT)의 전계효과 이동도를
改善하기 위해 소자의 半導體 물질로서 a-Si:H 대신
多結晶 실리콘을 사용하는 방법과 에너지 밴드갭이
다른 비정질 반도체의 超格子(superlattice)구조를
사용하는 방법 등^{1)~4)}이 연구되고 있다. 그러나 현재

600°C 이하에서 LPCVD법으로 제조되는 다결정 실리콘은 結晶粒(grain)의 크기가 작아서 漏泄電流가 크고, 비정질 반도체의 초격자 구조는 界面散亂의 영향을 많이 받기 때문에 低溫에서 전자의 이동도가 감소되는 問題點을 지니고 있다. 그런데 a-Si:H TFT에 관한 理論^[4]에 의하면 電子의 전계효과 이동도는 채널에 誘起되는 전자의 濃度에 의존하는데, 이것은 유지되는 전자의 농도에 따라 傳導에 寄與하는 전자의 束縛程度, 즉 局部準位 및 傳導帶에 대한 占有狀態가 달라지기 때문이다. 이 이론을 근거로 소자의 전계효과 이동도를 증가시키려면 채널에 높은 농도의 전자를 誘起시키면 되지만, 이를 위해 소자를 높은 게이트전압 영역에서 동작시키는 것은 전력소모, 열연과피 등의 문제점을 안게 되고, 또한 채널에 直接的으로 불순물을 도핑하는 것은 不純物散亂을 증가시키기 때문에 오히려 이동도의 감소를 招來할 수 있다. 한편, Dingle 등^[5]이 처음으로 結晶質인 AlGaAs/GaAs 초격자 구조에서 이온화된 불순물원자와 자유전자가 空間적으로 隔離됨을 立證한 이래, 비정질 반도체의 異種接合構造에서도 이러한 전하 이동에 의한 變調도핑효과가 存在한다^[6]는 사실이 밝혀졌다.

本 研究에서는 phosphorous가 微量 포함된 a-SiN:H 막과 도핑안된 a-Si:H 막을 이종접합한 변조도핑 구조를 이용하여 채널 형성영역에 불순물 산란을 받지 않는 전자를 유지시킴으로써 이 영역에서의 국부준위를 감소시켜 상대적으로 낮은 게이트 전압에서도 높은 전계효과 이동도를 가지는 변조도핑 박막 트랜지스터(modulation-doped field effect transistor:MODFET)를 제조하였다.

II. 變調도핑 異種接合構造

밴드갭이 서로 다른 두 물질의 이종접합 형성시, 밴드갭이 큰 물질에 도우너(donor)를 도핑하면 도우너의 에너지 준위가 밴드갭이 작은 물질의 전도대보다 높은 경우, 도우너 준위로부터 여기된 전자는 밴드갭이 작은 물질로 이동하여 계면 근처의 포텐셜 우물에 축적된다. 이와 같이 전자를 도입시키는 것을 변조도핑(modulation-doping)이라 한다.

결정질 이종접합소자 등에서, 이러한 변조도핑은 채널에 불순물 산란을 받지않는 전자를 유지시킴으로써 저온에서 소자의 전계효과 이동도를 크게 향상시키는 역할을 한다.^[7] 한편, 밴드갭 내에 많은 국부준위가 존재하는 비정질 이종접합에서도 변조도핑 현상이 발견되는데^[6], 여기서 변조도핑은 전자와 불순물

이온을 공간적으로 격리시키는 역할 외에 계면에서 국부준위를 상대적으로 감소시키는 역할, 즉 상온에서 국부준위에 대한 전도대 점유 전자의 농도를 증가시키는 역할을 한다. 그런데 전자의 이동도는 국부준위에 비해 전도대에서 훨씬 크기 때문에 변조도핑의 정도가 클수록 전자의 전계효과 이동도는 더욱 증가한다.

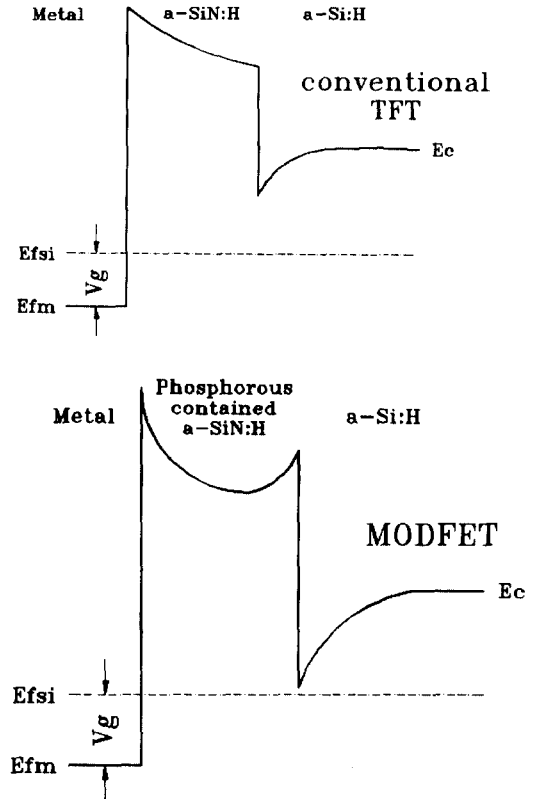


그림 1. 일반적인 이종접합과 변조도핑 이종접합의 에너지밴드 구조

Fig. 1. Band diagram of ordinary and modulation-doped heterojunctions.

그림 1은 일반적인 이종접합과 변조도핑 이종접합의 에너지 밴드 구조를 나타낸 것이다. 두 구조는 에너지 밴드 구조상 뚜렷한 차이가 있는데, 일반적인 이종접합의 경우에 a-SiN:H/a-Si:H 계면에서의 밴드 휨은 단지 두 막의 표면 상태밀도, 금속과의 일함수의 차 및 게이트 전압에 의해 결정된다. 그러나 불순물이 포함된 a-SiN:H 막 대신에 phosphorous가 미량 포함된 a-SiN:H 막을 사용한 변조도핑 이종접합구조는 계면에서 전하의 이동에 의해 전장이

형성되므로 추가적인 밴드 휨이 초래된다. 그래서 이 구조는 채널에서의 페르미 준위가 같은 게이트 전압에서 일반적인 이중접합에 비해 전도대에 더 가깝게 되어, 국부준위에 대한 전도대의 전자농도비가 상대적으로 더 크게 된다.

Ⅲ. 實驗 및 測定

1. a-Si:H 및 a-SiN:H 막의 製造

그림 2는 a-Si:H 및 a-SiN:H 막을 제조하는데 사용된 PECVD장치이다. 두개의 mechanical 펌프와 한개의 油擴散 펌프로서 眞空을 유지하였고, 진공도는 diaphragm, thermocouple, pirani 및 penning gauge로 측정하였다. 모든 가스의 流量은 MFC로 조정하였고, RF 發生器의 周波數는 13.56 MHz이었으며, 負荷는 容量形이었다. 안정된 電力供給을 위해 부하와 RF 발생기 사이에 自動整合裝置를 사용하였다. 표 1과 2는 본 연구에서 제조한 a-Si:H 및 a-SiN:H의 제조 조건이다.

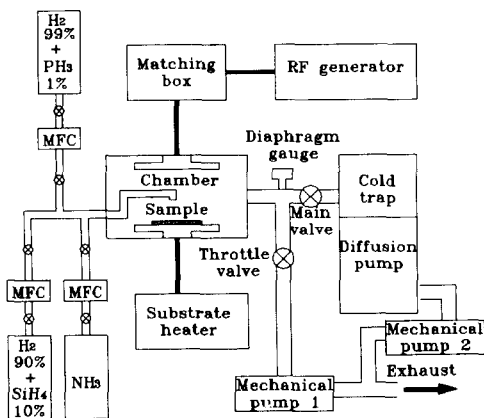


그림 2. PECVD 장치도
Fig. 2. PECVD system.

표 1. a-Si:H 막의 제조조건

Table 1. Fabrication conditions of a-Si:H film.

| Parameter | Value |
|---|------------------------|
| SiH ₄ concentration | 10 % in H ₂ |
| PH ₃ concentration | 1 % in H ₂ |
| SiH ₄ +H ₂ partial pressure | 500 mtorr |
| PH ₃ +H ₂ partial pressure | 5 or 50 mtorr |
| Sub. temperature | 220°C |
| Electrode distance | 4 cm |
| Deposition rate | 9 nm/min |

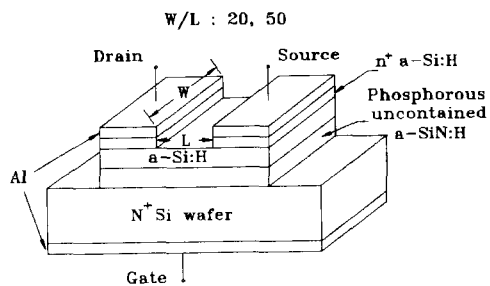
표 2. a-SiN:H 막의 제조조건

Table 2. Fabrication conditions of a-SiN:H film.

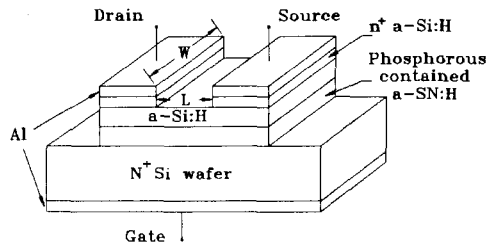
| Parameter | Value |
|---|------------------------|
| SiH ₄ concentration | 10 % in H ₂ |
| PH ₃ concentration | 1 % in H ₂ |
| SiH ₄ +H ₂ partial pressure | 500 mtorr |
| PH ₃ +H ₂ partial pressure | 5 or 50 mtorr |
| NH ₃ partial pressure | 300 mtorr |
| Sub. temperature | 270 °C |
| Electrode distance | 4 cm |
| Deposition rate | 9 nm/min |

2. 박막트랜지스터의 製造

그림 3은 본 연구에서 제조한 일반적인 TFT와 MODFET의 구조이다. 본 연구에서는 TFT를 저항률이 0.1~0.2Ωcm인 n⁺(111)형 실리콘 웨이퍼를 게이트로 하는 역 스테거형으로 제조하였다. 역 스테거형 TFT는 상대적으로 높은 기판 온도와 RF 전력에서 a-SiN:H 막을 먼저 증착한 후 상대적으로 낮은 기판 온도와 RF 전력에서 a-Si:H 막을 증착하기 때문에 a-Si:H 막의 벌크 상태밀도와 두 막사이의 계면 상태밀도가 비교적 적은 장점이 있다.



(a)



(b)

그림 3. 제조된 소자의 구조
Fig. 3. Device structure.

그림 4는 본 연구에서 제조한 MODFET 및 일반적인 TFT의 공정순서를 나타낸 것이다. 각각의 증착 시 계면의 급준성을 얻기 위해 유화산 펌프를 사용, 신속한 가스교환을 하였고, 전극과 n⁺-a-Si:H 막의 접촉을 좋게하기 위해 220°C, 10³torr의 진공중에서 熱處理를 행하였다. n⁺-a-Si:H 막의 蝕刻은 플라즈마 식각장치를 이용하여 행하여졌다.

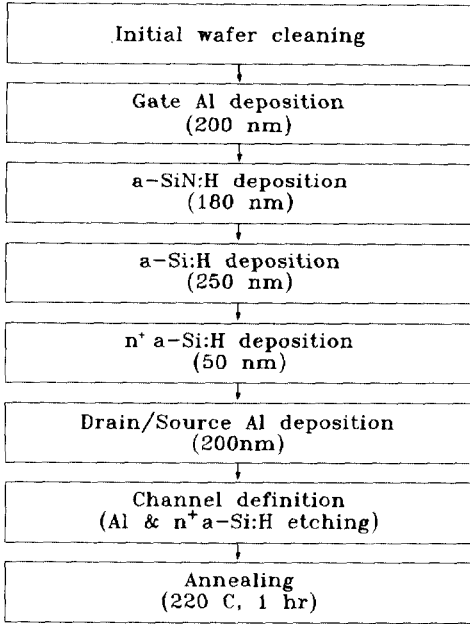


그림 4. 소자의 제조 공정 순서도

Fig. 4. Process flow chart of device fabrication.

3. 測定

a-Si:H 및 a-SiN:H 막의 두께는 ellipsometer와 a-step으로 측정하였으며, 막의 수소 함유량은 FTIR 분석 결과로부터 계산하였다.⁸⁾ 박막의 흡수계수와 광학적 밴드갭은 분광분석을 통해 얻은 입사광에 따른 투과율의 변화량으로부터 구하였다. 절연막으로서의 유전특성과 Si와의 계면특성을 알아보기 위해 본 연구에서는 a-SiN:H 막에 대한 C-V 측정을 행하였다. 측정에 사용된 기판은 저항률이 6~20Ω cm인 P(100)형 Si였고, 측정 결과로부터 P(100)형 Si에 대한 a-SiN:H 막의 표면상태밀도를 계산하였다.

제조한 TFT의 전류-전압특성은 HP4145B를 사용하여 측정하였다. 게이트 전압과 드레인 전압에 따른 드레인 전류특성을 조사하였고, 또한 드레인 전압을

고정했을 때의 게이트 전압에 따른 드레인 전류의 변화로부터 on/off 전류비를 구하였으며, 소자의 문턱 전압과 전계효과 이동도를 구하기 위해 게이트 전압과 드레인 포화전류간의 임출력 전달특성을 조사하였다.

IV. 結果 및 考察

표 3은 표 1의 조건에 의해 만들어진 a-Si:H 막의 성질을 나타낸 것이다. FTIR분석 결과로부터 Si-H stretching mode의 吸收端을 이용하여 계산한 수소 함유량은 약 17 %였고, 막의 굴절률은 약 3.42였으며, 막에 대한 전자의 여기에너지는 0.78eV였다. 한편, 분광분석으로부터구한 광학적 밴드갭은 약 1.75 eV였다.

표 3. a-Si:H 막의 성질

Table 3. Properties of a-Si:H film.

| Parameter | Value |
|--------------------|---|
| Dark-conductivity | 2p10 ⁻⁹ (W cm) ⁻¹ |
| Photo-conductivity | 2.5p10 ⁻⁹ (W cm) ⁻¹ |
| Activation energy | 0.78 eV |
| Optical bandgap | 1.75 eV |
| Hydrogen contents | 17 % |
| Refractive index | 3.42 |

그림 5은 a-SiN:H 막의 C-V 특성이다. 그림에서 알 수 있듯이 본 연구에서 제조한 a-SiN:H 막(180nm)의 플랫폼(flatband)전압⁹⁾은 약 -2.1 V였고 전하축적(accumulation)영역에서 단위 면적당 정전용량은 34 nF/cm²이었다.

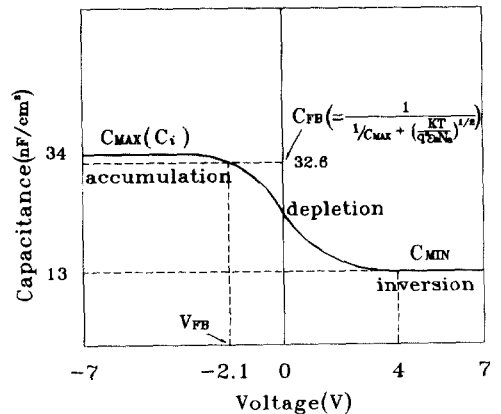


그림 5. a-SiN:H의 C-V 특성

Fig. 5. C-V characteristics of a-SiN:H film.

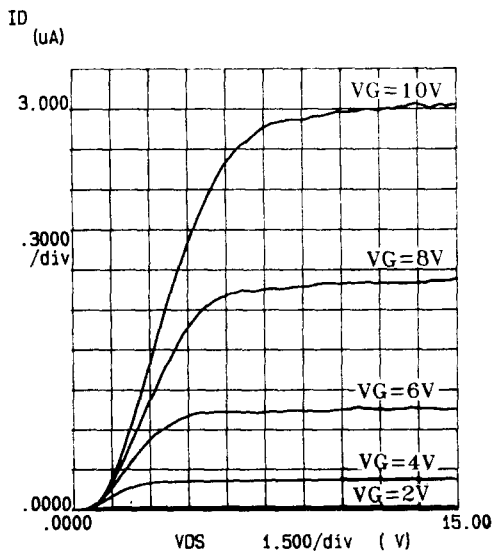
표 4는 표 2의 조건에 의해 만들어진 a-SiN:H 막의 성질을 나타낸 것이다. 그림 7의 C-V 특성으로부터 계산한 a-SiN:H/Si 계면 상태밀도는 약 $2.55 \times 10^{11}/\text{cm}^2$ 였고, FTIR 분석으로부터 구한 a-SiN:H 막의 수소 함유량은 약 19 %였으며, 광학적 밴드 갭은 약 2.6 eV였다.

표 4. a-SiN:H 막의 성질

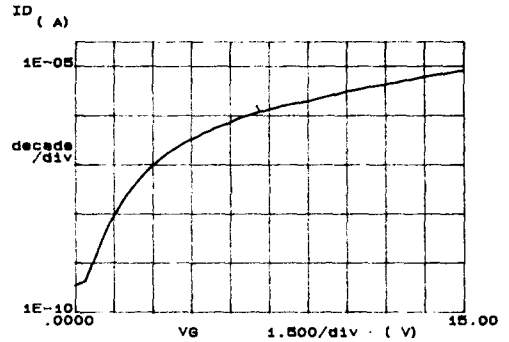
Table 4. Properties of a-SiN:H film.

| Parameter | Value |
|---------------------|--|
| Resistivity | $2 \times 10^{10} (\Omega \text{cm})^{-1}$ |
| Dielectric constant | 6~7 |
| Optical bandgap | 2.57~2.64 eV |
| Hydrogen contents | 19 % |
| Refractive index | 1.92 |

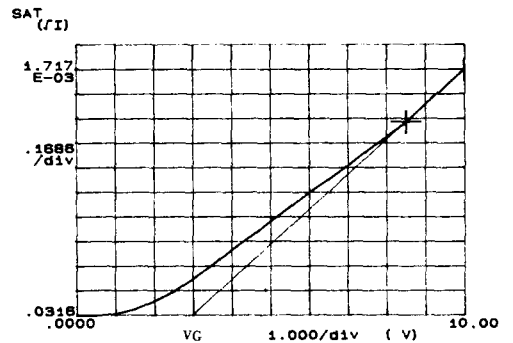
그림 6은 일반적인 TFT(CTFTs)의 출력 전류-전압, on/off 전류비 및 입출력 전달특성을 나타낸 것이다. 여기서 제조한 일반적인 TFT의 암상태 on/off 전류비는 약 10^4 이었고, 그림 6(c)에서 구한 문턱전압으로부터 계산한 전계효과 이동도는 약 $0.17 \text{cm}^2/\text{vsec}$ 이었다. 본 연구에서는 제조된 모든 소자의 문턱전압을 소자의 입출력 전달특성 곡선으로부터, 게이트 전압이 10 V인 점에서의 접선이 Vg축과 만나는 점의 값으로 정의하였다.



(a) 출력 전류-전압 특성



(b) On/off 전류비



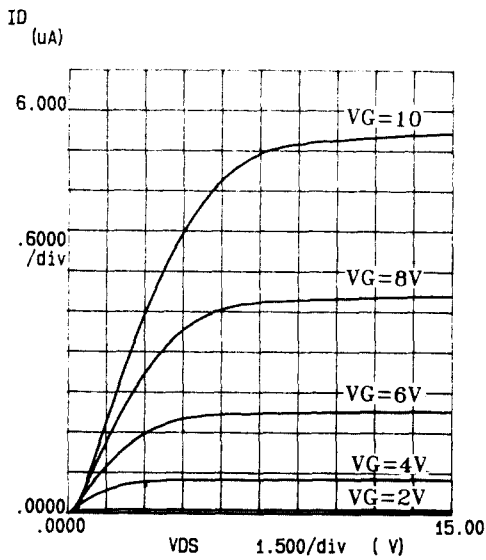
(c) 입출력 전달특성

그림 6. 일반적인 TFTs의 전기적 특성

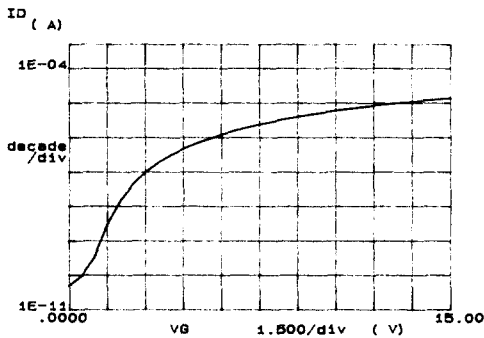
Fig. 6. Electrical characteristics of CTFTs.

따라서 이 문턱 전압으로부터 계산한 전계효과 이동도 역시 게이트 전압 10 V에서의 값이다. 이와 같이 게이트 전압을 기준으로 전계효과 이동도를 구한 것은 전계효과 이동도가 게이트 전압에 의존하기 때문이다

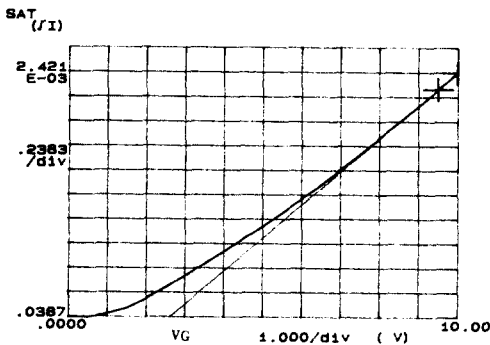
그림 7은 상대적으로 낮은 농도의 phosphorous를 함유한 a-SiN:H 막과 도핑 안된 a-Si:H 막의 이중접합을 이용한 enhancement mode MOD-FET의 출력 전류-전압, on/off 전류비 및 입출력 전달특성을 나타낸 것이다. 일반적인 TFT의 경우보다 on/off 전류비가 약 105으로 10배 증가하였고 그림 7(c)에서 구한 문턱전압으로부터 계산한 전계효과 이동도는 약 $0.31 \text{cm}^2/\text{vsec}$ 로서 약 80 %증가하였다.



(a) 출력 전류-전압 특성



(b) On/off 전류비

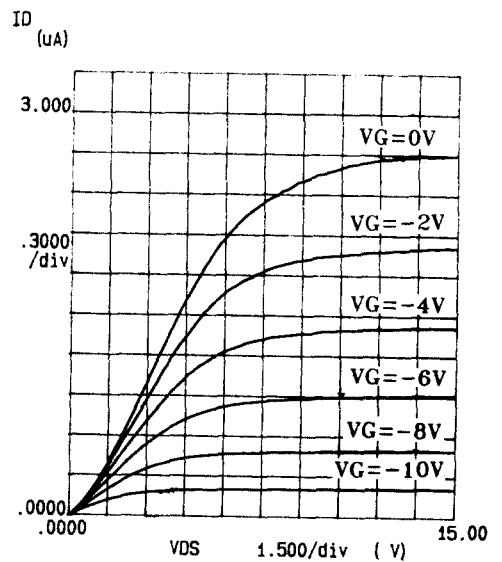


(c) 입출력 전달특성

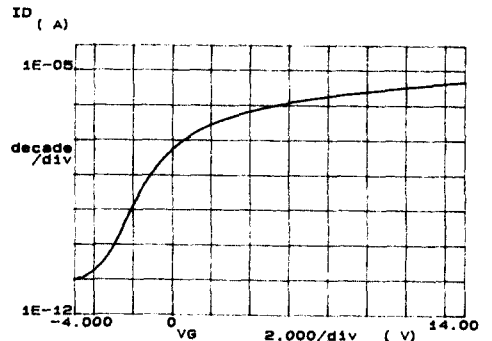
그림 7. Enhancement mode MODFETs의 전
기적 특성

Fig. 7. Electrical characteristics of enhance-
ment mode MODFETs

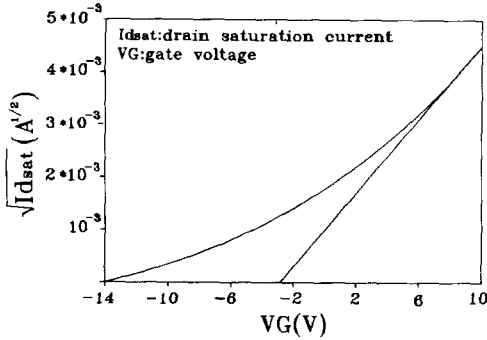
그림 8은 a-SiN:H 막에 대한 phosphorous의 함
유량을 증가시켜 depletion mode로 동작하는
MODFET의 출력전류-전압, on/off 전류비 및 입출
력 전달특성을 나타내고 있다.



(a) 출력 전류-전압 특성



(b) On/off 전류비



(c) 입출력 전달특성

그림 8. Depletion mode MODFETs의 전기적 특성

Fig. 8. Electrical characteristics of depletion mode MODFETs.

본 연구에서 제조한 소자가 depletion mode로도 동작한다는 사실은 phosphorous가 미량 포함된 a-SiN:H 막과 a-Si:H 막의 비정질 이중접합 구조에서도 결정질 이중접합 구조에서와 마찬가지로 電荷移動 (charge transfer) 현상이 존재함을 입증하는 중요한 근거가 된다. 그림에서 알 수 있듯이 이 소자의 on/off 전류비는 약 10^5 으로 일반적인 TFT보다 10 배 증가하였고 그림 8(c)에서 구한 문턱전압으로부터 계산한 전계효과 이동도는 약 $0.35 \text{ cm}^2/\text{vsec}$ 로서 일반적인 TFT보다 약 2배 증가하였다.

V. 結論

PECVD법에 의해 a-Si:H 및 a-SiN:H 막을 제조하고 그 특성을 조사하였다. 측정결과, a-Si:H 막의 수소 함유량은 약 17%였고, 전자의 여기에너지는 대략 0.78eV였으며, a-SiN:H 막의 경우, 유전 상수는 phosphorous 함유량에 관계없이 6~7 정도였고, 광학적 밴드갭은 phosphorous를 포함시킴으로서 2.57eV에서 2.64eV로 약간 증가하였다. 이들 막을 이용하여 a-SiN:H/a-Si:H 구조 MODFET을 제조하고 그것의 특성을 일반적인 TFT와 비교하였다. 제조한 소자의 전계효과 이동도는 일반적인 TFT의 경우에 $0.17 \text{ cm}^2/\text{vsec}$, enhancement mode MODFET의 경우에 $0.31 \text{ cm}^2/\text{vsec}$, 그리고 depletion mode의 경우에는 $0.35 \text{ cm}^2/\text{vsec}$ 이었다. 이와 같은 결과는 전계효과 이동도가 채널에서의 국부준위 밀도에 의존하고, 같은 게이트 전압하에서 MODFET의 경우가

일반적인 TFT에 비해 채널영역에서의 국부준위 감소 효과가 크기 때문이다. MODFET의 문턱전압은 a-SiN:H 막에 대한 phosphorous의 함유량에 따라 크게 바뀌어 막 제조시 SiH_4 와 PH_3 의 분압비가 약 100인 경우에 -3.0 V로서 음수 값을 나타냈고 이때 소자는 depletion mode로 동작하였다. 한편, 소자의 on/off 전류비는 일반적인 TFT의 경우에 약 10^4 에서 enhancement mode 및 depletion mode의 MODFET의 경우에 약 10^5 로 10배 정도 증가하였다.

參考文獻

[1] K. Ono, E. Kimura, T. Suzuki, A. Mimura, N. Konishi and K. Miyata, "Polysilicon TFTs with low gate liner resistance and low off-state current suitable for large area and high resolution LCDs," IEDM 89, pp.345-348, 1989.

[2] S. L. Wu, C. L. Lee, T. F. Lei, "High-performance polysilicon contacted shallow junction formed by stacked-amorphous-silicon films," *IEEE Electron Device Lett.*, vol. 13, No. 1, pp. 23-25, 1992.

[3] M. Tsukude, S. Akamatsu, S. Miyazaki and M. Hirose, "Amorphous silicon superlattice thin film transistor," *Jpn. J. Appl. Phys.*, vol. 26, No. 2, pp. L111-L113, 1987.

[4] M. Shur, M. Hack and J. G. Shaw, "A new analytic model for amorphous silicon thinfilm transistor," *J. Appl. Phys.*, vol. 66, No. 7, pp. 3371~3380, 1989.

[5] R. Dingle, H. L. Gossard, and W. Wiegmann, "Electron mobilities in modulation-doped semiconductor hetero-junction superlattices," *Appl. Phys. Lett.*, vol. 33, no.7, pp. 665~667, 1978.

[6] C. R. Wronski, T. Tieaje, P. Persans, B. Abeles and M. Hicks, "Charge transfer enhancement of photoconductivity in hydrogenated amorphous Ge/Si multilayer films," *Appl. Phys.*

Lett., vol. 49, no. 20, pp. 1378~1380, 1986.

[7] B. Vinter, "The effect of doping on carrier mobility for low-temperature operation," *Appl. Phys. Lett.*, vol. 44, p. 307, 1984.

[8] W. A. Landford and M. J. Rand "The hydrogen content of plasma-deposited silicon nitride." CRC Press, Florida, pp. 33~39, 1986.

[9] Richard S. Muller, Theodore I. Kamins, "Device electronics for integrated circuits," John Wiley & Sons, New York, pp. 378~405, 1986.

著 者 紹 介



姜 錫 鎭 (準 會 員)

1991年 2月 경북대학교 전자과 졸업. 1993年 2月 경북대 대학원 졸업. 현재 삼성 종합기술원 연구원
 주 관심 분야는 비정질 및 다결정 박막 트랜지스터, Laser 다이오우드 등임

崔 時 永 (正 會 員) 第 29卷 A編 第 1號 參 照

현재 경북대학교 전자공학과 교수