

소형 switching전원의 역률개선 방안에 대한 연구동향

吳星哲, 俞東旭, 白周元
韓國 電氣 研究所 電力電子 研究室

I. 머리말

1970년대 이래로 전력전자 기술의 진보에 따라 산업용의 대형기기에서부터 가정용의 소형기기에 이르기까지 각종 반도체 응용기기의 보급이 확대되고 있다. 그러나 이러한 반도체 응용기기의 확대는 상대적으로 더욱 많은 고조파 전류를 전력계통에 유출하기 때문에 전압파형의 왜형을 악화시키는 원인이 되고, 이것으로 인해서 기기의 오동작, 부동작등 전압왜형에 의한 장애도 증가하는 경향이 있다. 따라서 에너지 절약의 관점에서는 물론, 넓은 입력전압에 대해서의 unity 역률이 IEC 555와 같은 규정에 의해 최근의 각종 전자제품에서 요구되므로 역률개선 즉 입력단 전압과 전류의 위상차와 입력전류의 고조파 감소가 점차로 중요한 문제가 되고 있다.

한편, 선진외국에서 전력계통의 고조파에 관한 문제에 대하여 가장 먼저 조치를 취한 국가는 유럽국가들이다. 그 중에서 영국은 1960년대에 모든 전력계통에 유입되는 고조파를 억제하기 위한 관리기준이 제안되어 있으며 그후 지속적인 개정안을 제안하여 1976년에 G5/3라는 기준이 작성되어 현재 적용되고 있다.

그 기준안의 특징은 3단계로서 고조파 발생원의 계통접속을 관리하고 있다. 즉, 우선 계통에 직접 접속할 수 있는 기기의 용량 제한(제1단계), 다음 수요자로부터 계통에 유출될 수 있는 고조파 전류의 제한(제2단계), 마지막으로 수요자의 전력계통과의 접속점에 대한 고조파 전압 제한(제3단계)을 결정하고 있다. 그러므로 입력단 전압 전류왜형의 주원인인 고조파는 각종 장애발생을 증가시키고 역률에도 영향을

주므로 고조파의 억제와 함께 장래에 걸쳐서 고조파 환경을 일정한 수준으로 유지시킬려면 가전제품의 현재 고조파 발생량을 상당부분 저감해야 함은 물론, 공장 등 특정수요자에 대해서는 그 발생량을 보다 많이 줄여야 할 필요가 있다.

따라서 IEC규정은 향후 훨씬 더 강화되리라고 보며, 이에 따라 소형의 전원장치에서는 고조파 저감및 역률개선의 방법으로 기존의 수동필터만을 사용하는 것보다 좋은 특성을 얻을 수 있는 여러가지의 스위칭토폴로지가 이용될 수 있으며 많은 연구가 진행중에 있다. 본 글에서는 우선 역률을 정의하고 역률과 고조파 그리고 유효, 무효전력의 관계를 살펴본 뒤, IEC 규정에 대해 살펴보며 그 다음에 역률개선을 위한 각종 전원장치들의 개요에 대해 알아 보기로 하겠다.

II. 역률과 유효, 무효전력

먼저 역률을 정의해보면 다음 식처럼 입력전류, 전압의 순시치 곱의 평균치를 입력전류, 전압의 실효치의 곱으로 나눈 것이다.

$$PF = \frac{V_{in,rms} I_{in}(1) \cos\Phi}{V_{in,rms} I_{in,rms}}, \int VI = V_{in,rms} I_{in}(1) \cos\Phi$$

V : 입력전압의 순시치, I : 입력전류의 순시치, $V_{in,rms}$: 입력전압의 실효치 $I_{in,rms}$: 입력전류의 실효치, $I_{in}(1)$: 기본파 입력전류의 실효치

그리고 기본파 입력전류와 입력전압의 위상차를 가

지고 displacement factor를 정의할 수 있으며 입력 전류가 고조파를 포함할 시 고조파성분으로 distortion factor를 정의할 수 있다. 그리고 기본파 전류와 전압의 위상차와 고조파 성분에 의해 역률이 정의된다. 다음 그림 1은 이 관계를 잘 보여준다. 그림 1(a)는 입력전압과 전류가 동상이고 전류파형이 정현파이어서 역률이 1인 것을 볼 수 있다. 즉 입력전류와 전압의 순시치 곱의 평균치와 실효치의 곱이 동일함을 알 수 있다. 그리고 그림 1(b)는 정현파의 전류와 전압이 위상차를 가지는 경우를 나타낸다. 따라서 두 성분의 위상차에 의해 역률이 감소됨을 알 수 있다. 그리고 그림 1(c)는 전류파형이 정현파가 아닌 경우를 보여준다. 이 경우에도 역률이 감소된다. 그리고 그림 1(b)와 그림 1(c)에서와 같은 두 성분에 의해 무효전력이 결정된다.

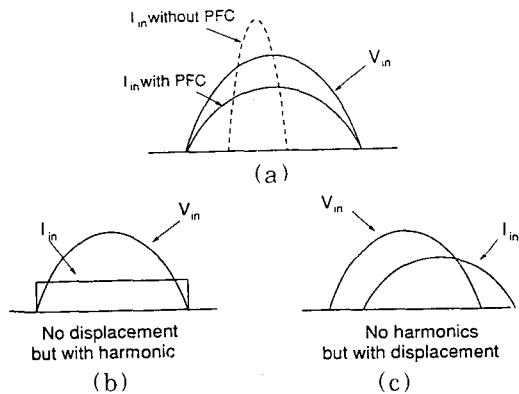


그림 1. 입력전류파형에 의한 harmonics 와 displacement angle

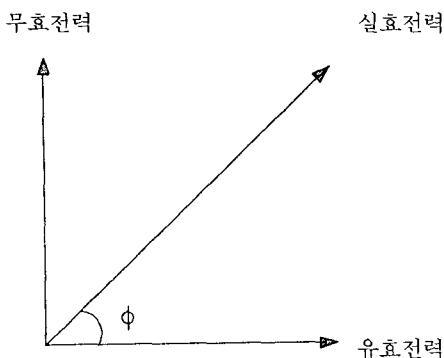


그림 2. 유효전력과 무효전력의 벡터도

입력전압, 전류 순시치 곱의 평균치가 유효전력이며 다음 그림 2와 같이 유효전력과 무효전력의 벡터적인 합이 입력전압과 전류의 실효치의 곱이다. 그러므로 무효전력과 역률은 직접적인 관계를 가지며 역률이 좋아질수록 무효전력이 감소됨을 알 수 있다.

III. IEC 규정

현재, IEC 555와 같은 규정에 의해 역률에 영향을 주고 각종 장애를 일으키는 고조파성분이 규정되어 진다. IEC(국제 전기 기술자 회의)규정은 IEC555-1이 각종 일반적인 용어의 정의를 다루며 555-2는 고조파에 대해 555-3은 전압 변동을 다루고 있다. 역률 문제에서 displacement factor는 이용분야에 따라 적절한 값으로 선택되며 distortion factor는 소형전력에서 IEC 555-2와 military standard에 의해 조정되고 대형전력에서는 IEC519와 555-4에 의해 결정된다.

일본에서는 고조파 관리를 IEC Technical Committee 77을 중심으로 검토하였으며 배전계통의 저 압회로에 접속되어 있는 가정용 및 유사목적으로 사용되는 전자기기에서 공급전압 범위는 정격전압 240V까지의 단상 2선 및 3선식 계통, 정격전압 415V까지의 3상 4선식 계통(50/60Hz의 주파수)이며, 이것은 유럽국가 기준을 참고한 것으로 100V배전은 대상에서 제외하였다.

그리고 IEC의 가정용 및 유사기기의 고조파 관리 기준은 히터등 열응용기기에 적용하지 않으며 또한 이하의 항목에는 적용하지 않는다.

- 200W이하의 기기
- 저항기로서 속도제어하는 모터
- 짧은 가열시간을 이용하여 전원선이 끊어있고 손에 쥐고 사용하는 기기 (헤어 드라이어)

여기서, 조명기기는 열응용기기로 보지 않는다

그리고 일반기기로부터 발생하는 고조파 전류의 최대 허용치는 표.1과 같다. 또한 전동공구는 표.1의 1.5배 값이 적용되며 Television Set는 표.2의 값을 최대허용치로 한다.

표 1. IEC의 관리 기준치

| 고조파 차수 N | 고조파 전류(A) | 고조파 전압(%) |
|----------|--------------------|-----------|
| 3 | 2.30 | 0.85 |
| 5 | 1.14 | 0.65 |
| 7 | 0.77 | 0.60 |
| 9 | 0.40 | 0.40 |
| 11 | 0.33 | 0.40 |
| 13 | 0.21 | 0.30 |
| 15 | $0.15 \times 15/N$ | 0.25 |
| . | | |
| 39 | | |
| 2 | 1.08 | 0.30 |
| 4 | 0.43 | 0.20 |
| 6 | 0.30 | |
| 8 | $0.23 \times 8/N$ | |
| . | | |
| 40 | | |

표 2. TV에 대한 관리 기준치

| 고조파 차수 N | 고조파 전류(A) | 고조파 차수 N | 고조파 전류 |
|----------|-------------------|----------|--------|
| 3 | 0.80 | 2 | 0.30 |
| 5 | 0.60 | 4 | 0.15 |
| 7 | 0.45 | . | |
| 9 | 0.30 | . | |
| 11 | 0.17 | . | |
| 13 | 0.12 | . | |
| 15 | $0.1 \times 15/N$ | . | |
| . | | | |
| 39 | | | |

이상과 같은 규정을 보다 강화하여 조명기구에 대한 관리방법 등이 수정되었고 현재보다 엄격한 관리방법을 설정하려는 움직임이 진행중이며 다음과 같은 개정안이 검토중에 있다. 개정안의 특징은 개정용 및 유사기기를 일반기기, 포터블 기기, 조명기기 및 특수한 전류파형기기 (콘덴서 평활 정류전원을 의식)의 4 Group으로 분류해서 관리하고 있다. 그중에 특수한 전류파형은 그림 3과 같이 정의하며 기기용량에 따라 300W이상은 일정값으로 표 2의 값과 같이 최대 허용치를 정하며 300W이하의 기기에 대해서는 그림 4와 같이 엄격한 허용치를 정하고 있다.

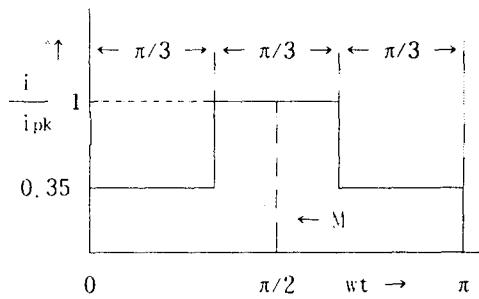


그림 3. 특수한 기기의 전류파형

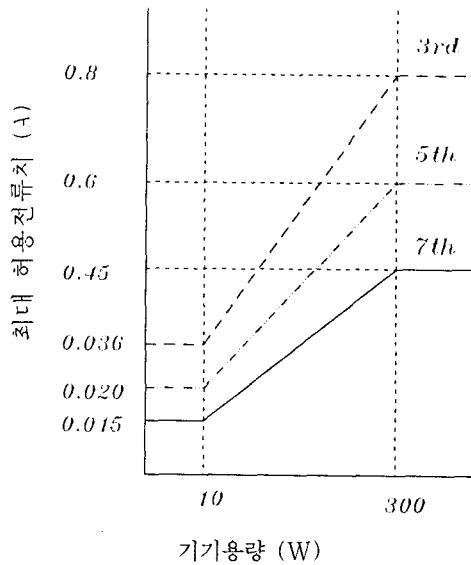


그림 4. IEC의 개정안

IV. PFC 전원회로의 종류

PFC(power factor correction) 회로는 크게 다음과 같이 4가지의 개요도로 분류할 수 있다. 다음에서 각각의 개요도에 대해 설명한뒤 대표적인 회로예를 설명한다.

1. Two cascade stage PFC scheme

그림 5처럼 뒷단에 DC/DC 컨버터가 있고 역률개선을 위해 전단에 PFC회로를 쓰는 형태이다. 따라서 unity의 역률과 정확한 출력조정이 가능하나 효율이

다소 낮고 복잡한 단점이 있다.

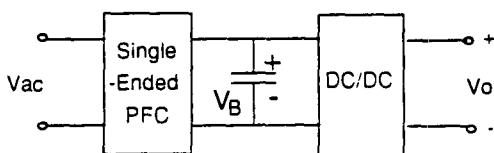


그림 5. Two cascade stage PFC scheme

가장 기본적이고 PFC의 동작을 이해하기 쉬운 회로가 다음 그림 6에서 나타내어진 Boost PFC이다. 출력전압이 승압되는 특성을 가지며 거의 전 영역에서 PFC 기능이 이뤄지며 단점은 전압정격이 높은 출력 필터가 필요하고 높은 스위칭 손실과 EMI 노이즈가 크다는 것이다.

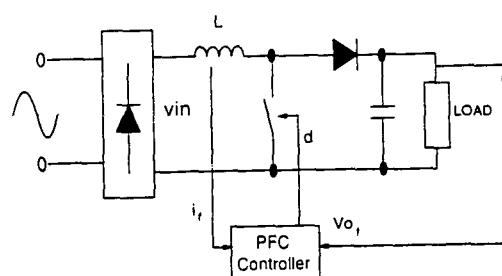


그림 6. Boost PFC

이 Boost PFC는 제어방식에 의해 동작특성이 크게 달라진다. 제어방식은 그림 7처럼 첨두전류제어와 평균전류제어 그리고 히스테리시스제어로 나눌 수 있다. 회로의 동작원리는 첨두전류제어방식으로 볼때 그림 7(a)처럼 스위치 온시에 입력전류가 증가하고 오프시에 입력전류가 감소하여 그림과 같은 삼각파의 전류가 각 구간에서 흐르고 전체적으로 볼때 평균전류는 입력전압과 거의 동상이고 저차고조파도 역시 많이 감소된 형태가 된다.

첨두전류제어 방식의 특징은 외부 ramp 신호를 이용해 연속전류 모드로 동작할 때 일정 주파수로 동작하고 스위치 전류스트레스와 EMI 필터가 작아도 되지만 문제점으로는 영전압 근처에서 왜성이 있고 제어가 복잡하고 스위칭 잡음이 심하다. 그리고 평균전류제어는 외부 ramp 보상이 필요없이 일정주파수로 동작하며 스위칭 노이즈가 작은 장점이 있으나 제어가 복잡한 단점이 있다. 히스테리시스 제어는 역률이

가장 높고 역시 ramp 보상이 필요없으나 주파수가 가변되고 제어방식이 복잡한 단점이 있다.

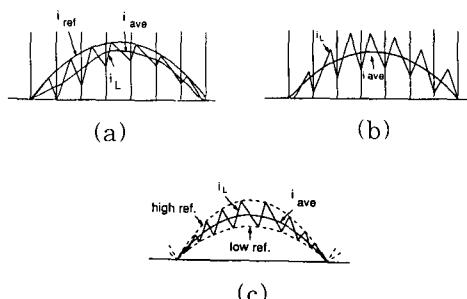
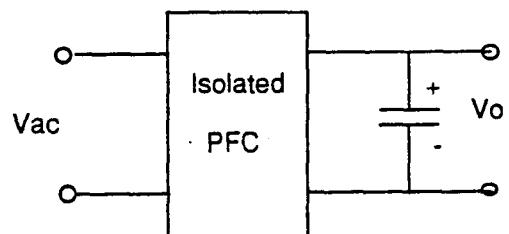


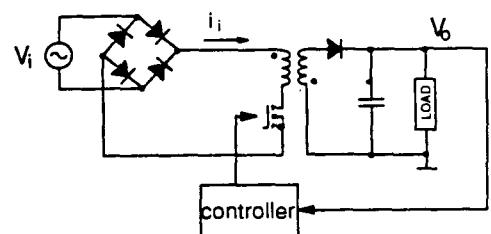
그림 7. 전류 제어종류 (a) 첨두전류제어 (b) 평균 전류제어 (c) 히스테리시스제어

2. conventional single stage PFC

그림 8(a)에서 보여지듯이 이 형태는 뒷단에 DC/DC 컨버터가 없는 형태로서 비교적 출력의 정밀제어가 필요없는 경우에 역률개선만을 요하는 경우에 주로 쓰인다. 그러므로 PFC 회로는 입, 출력이 절연된 형태이다. 이 형태의 대표적인 예로 flyback PFC를 그림 8(b)에서 볼 수 있다.



(a)



(b)

그림 8. Conventional single stage PFC와 flyback PFC

이 회로의 특징은 전류가 일정한 직류성분을 가지지 않고 단속적으로 흐르는 불연속 모드로 동작할 때 거의 1의 역률이 되며 제어방식이 간단하고 일정 주파수로 동작하며, 단점으로는 입력전류가 맥동하고 전류스트레스와 EMI 필터가 커지는 경향이 있다. 그리고 연속모드로 동작하면 전류스트레스, 필터등의 문제는 사라지나 제어회로가 더 복잡하게 된다.

3. Innovative single stage PFC

DC/DC 컨버터와 PFC를 결합하여 회로가 간략화된 것으로 PFC와 DC/DC 컨버터의 기능에 스위치가 공유되어 쓰이는 특징을 갖는다. 이 형태는 high power에서는 쓰기 힘든 단점이 있다. 이런 방식에서의 회로 예가 다음 그림 9에서 보여지는 Resonant PFC이다. 역률개선을 위해 PWM 컨버터의 전단에 공진형 컨버터를 쓰는 것으로 제어가 비교적 쉬우나 경부하에서는 역률이 떨어지는 단점이 있다.

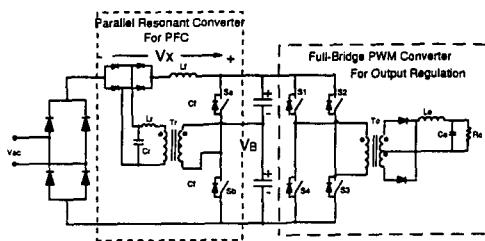


그림 9. Resonant PFC

4. parallel power processing PFC

DC/DC 컨버터부분으로 대다수 power를 출력으로 직접 공급하고 PFC 회로는 단지 일부분의 power를

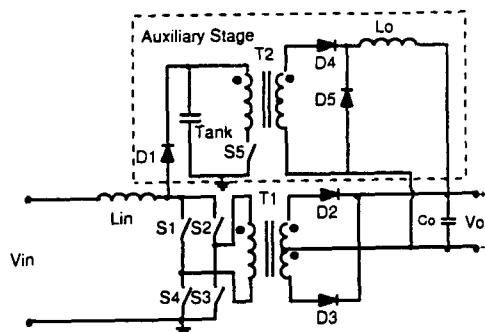
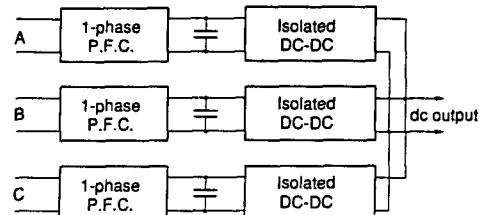


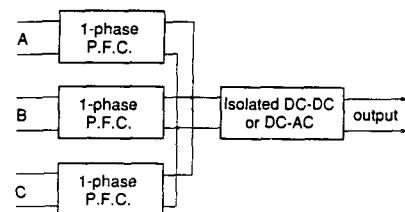
그림 10. parallel power processing PFC

가지고 역률을 조정하는 형태이다. 따라서 효율이 다른 형태보다 좋지만 다른 형태보다 제어가 보다 어렵다는 단점이 있다. 일 예의 회로가 그림 10에서 보여지는 parallel PFC 회로이다. 그림에서 볼 수 있듯이 위쪽의 Boost 부분은 역률을 제어하고 아래의 Forward 부분은 출력을 조정한다. 대부분의 power가 곧장 출력으로 전달됨을 그림에서 알 수 있다.

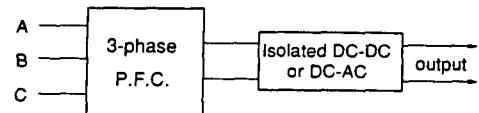
그리고 3상에서도 역시 PFC를 적용할 수 있으며 다음 그림 9에서 개략적인 3가지 블록도를 보여준다. 그림 11(a)의 회로특징은 각 부분이 독립적이므로 설계가 쉽고 신뢰성이 높으며 단점은 전력흐름이 맥동하고 소자수가 많고 input displacement factor를 보상할 수 없다는 것이다. 그림 11(b)는 간단한 제어 개념과 dc link에서의 전력흐름이 일정하고 단점은 입력측에서 전력흐름이 맥동하고 소자수가 많으며 제어수행은 복잡하고 입력전압보다 link전압이 두배가 된다는 것이다. 그림 11(c)는 소자수가 작고 전력흐름이 일정하나 제어가 복잡한 특징이 있다.



(a)



(b)



(c)

그림 11. 3상 PFC 회로의 기본 개요도

V. 결 론

이상과 같이 역률개선을 위한 각종 전원장치의 종류와 그 특징을 간략히 살펴보았다. 입력전압과 전류의 위상차 그리고 입력단의 고조파성분에 의해 역률이 직접적으로 결정되며 역률로서 유효, 무효전력을 정의할 수 있음을 볼 수 있었다. 그중에서 접압쇄형의 주원인인 고조파에 의해 각종 장애발생이 증가할 수 있고 역률에도 영향을 주므로 앞으로 전력전자 이용기기의 동향을 고려해 볼 때 일부 전력계통 부분에서 고조파 환경을 일정한 수준으로 유지할 수 없을 것으로 추정된다. 따라서 향후에는 가전제품의 고조파 발생량을 약 25% 저감해야 함은 물론, 공장등 특정수요자에 대해서는 그 발생량을 50% 정도로 줄여야 할 필요가 있다고 본다.

이상의 문제를 해결하는 한 방법으로서 역률문제와 고조파문제를 입력단에 역률개선용 전원장치를 넣어서 상당한 개선을 얻을 수 있다는 것을 살펴보았다. 이러한 고조파 문제와 역률문제의 보다 많은 개선을 위해서는 전력공급자와 고조파 발생원이 되는 기기

제조자 그리고 기기사용자등 3자의 공동체적인 노력이 뒤따라야 할 것으로 사료된다.

參 考 文 獻

- [1] Power Correction Circuits Topologies & Control .Professional educationseminar handbook of APEC ' 93. SEMINAR 4.
- [2] International Electrotechnical Commission Standard Publication 555 -1, 555-2, 555-3.
- [3] James J. Spangler and Anup K. Behera, "A Comparision Between Hysteretic and Fixed Frequency Boost Converter Used For Power Factor Cor-rection". IEEE PESC' 93, pp 281-286.
- [4] 橋本榮二, “高調波 管理 基準 現況”, 電氣學會研究會資料 產業電力電氣應用研究會 IEA-90-14, pp 19-26. 

筆者紹介



吳 星 哲

1958年 1月 23日生

1980年 2月 서울대학교 전기공학과(학사)

1982年 2月 서울대학교 대학원 전기공학과(석사)

1989年 5月 Univ. of Florida, 전기공학과(박사)

1982年 3月 ~ 1983年 12月 한국전기통신연구소, 연구원

1984年 1月 ~ 1989年 5月 Univ. of Florida, R.A.

1989年 1月 ~ 현재 한국전기연구소 전력전자 연구실 선임연구원

주관심 분야 : Electric Vehicle Drives, MAGLEV system & Control, Industrial Motor Drives DC/DC Converter



俞 東 旭

1959年 11月 3日生

1983年 2月 성균관대학교 전기공학과 (학사)

1985年 8月 연세대학교 산업대학원 전기공학과 (석사)

1983年 1月 ~ 1985年 8月 한국과학기술원 제어시스템연구실

1985年 10月 ~ 현재 한국전기연구소 전력전자 연구실 선임연구원

주관심 분야 : Induction Heating Application, High Frequency Resonant Inverter & Converter Application, Topologies for Power Factor Correction



白 周 元

1967年 1月 2日生

1990年 2月 경북대학교 전기공학과 (학사)

1993年 2月 경북대학교 대학원 전기공학과 (석사)

1993年 2月 ~ 현재 한국전기연구소 전력전자연구실

주관심 분야 : Design of High efficiency DC/DC Converter, Power Factor Correction Circuits, UPS system