

PECVD방법으로 형성한 $W_{67}N_{33}/GaAs$ 구조의 열적 특성

이세정* · 홍종성** · 이창우*** · 이종무* · 김용태** · 민석기**

*인하대학교 금속공학과

**한국과학기술연구원 반도체 재료 연구실

***한국과학기술원 물리학과

Thermal characteristics of PECVD- $W_{67}N_{33}/GaAs$ structure

Se Jung Lee*, Jong Sung Hong**, Chang Woo Lee***, Chong Mu Lee*,
Yong Tae Kim** and Suk-Ki Min**

*Department of Metallurgical Engineering, Inha University

**Semiconductor Materials Laboratory, Korea Institute of Science and Technology

***Department of Physics, Korea Advanced Institute of Science and Technology

초 록 질리안이 주입된 GaAs 기판위에 플라즈마 화학 증착법으로 자기정렬 gate구조의 Schottky contact을 형성하였다. 갈륨비소 소자 제조를 위하여 두께 1600Å의 텅스텐질화막을 350°C에서 증착하여 750°C에서 900°C까지 급속 열처리 하였다.

텅스텐 질화막과 GaAs계면의 열적 안정성을 XRD(X-ray diffraction), PL(photoluminescence), ODLTS(optical deep level transient spectroscopy) 측정으로 조사하였으며, W보다 $W_{67}N_{33}$ gate를 형성시킬 경우에 GaAs에 미치는 열적손상이 적음을 알 수 있으며 이온 주입한 Si 이온이 활성화 되는 것으로 생각된다. $W_{67}N_{33}/GaAs$ Schottky 다이오드 특성을 I-V 측정을 통하여 조사하였는데 이상적인 정류특성이 나타남을 확인하였다. $W_{67}N_{33}/GaAs$ 다이오드가 약 800~900°C의 고온열처리 온도에서 W/GaAs 다이오드의 경우보다 열적 안정성이 우수하였다.

Abstract Self-alignment gate Schottky contact structure on Si-implanted GaAs was formed by plasma enhanced chemical vapor deposition. Tungsten nitride thin films (about 1600Å) were deposited on GaAs at 350°C in order to fabricate GaAs ICs and then rapidly annealed at 750°C to 900°C. Thermal characteristics of PECVD- $W_{67}N_{33}/GaAs$ structure were investigated by X-ray diffraction, photoluminescence, and optical deep level transient spectroscopy. Results revealed that $W_{67}N_{33}$ gate was more thermally stable with GaAs substrate than W gate and Si atoms implanted in $W_{67}N_{33}/GaAs$ structure became more active than those in W/GaAs after annealing.

I-V characteristics of $W_{67}N_{33}/GaAs$ diode exhibited a nearly ideal diode behavior. The thermal stability of $W_{67}N_{33}/GaAs$ diode was better than that of W/GaAs diode with the post annealing at temperatures from 800 to 900°C for 20s without As overpressure.

I. 서 론

HEMT(high electron mobility transistor), HBT(heterojunction bipolar transistor), MESFET(metal semiconductor field effect transistor)등의 GaAs소자 제조 공정에서 Schottky contact을 형성시킨후 GaAs 기판에 이온 주입시킨 불순물의 활성화를 위해 약 750~900°C의 고온 열처리를 거치게 된다. 이

때 열처리후에도 안정되고 재현성있는 Schottky contact 특성을 유지할 수 있는 self aligned gate FET(SAGFET)에 대한 연구가 많은 관심의 대상이 되고 있다.¹⁾ SAGFET 기술의 성패의 열쇠는 게이트 전극 아래 부분의 채널에서 소자의 threshold voltage를 결정하는 캐리어의 농도가 고온 열처리에 의하여 게이트 전극과 GaAs사이의 상호작용때문에 변하지 말아야 하며, 고온 열처리 과정에서

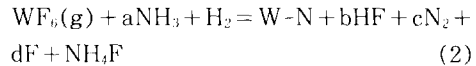
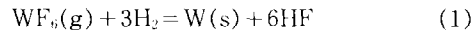
기관 화합물 반도체와 화학적 반응뿐만 아니라 계면에서 GaAs 기판속으로의 확산을 막는 확산장벽으로의 역할을 할 수 있어야 한다. 또한 게이트 전극재료는 이온주입시 mask 역할을 하여야 하고, RIE(reactive ion etching) 등과 같은 방법으로 식각이 용이하게 이루어져야 하며, 비저항이 낮아야 하고, 기관 반도체와 낮은 stress을 유지하여 접착력이 좋아야 한다.

최근, MESFET의 게이트 전극으로 이와같은 텅스텐,¹⁻³⁾ 텅스텐 실리사이드(WSi₃)⁴⁻⁵⁾, 텅스텐 질화막(WN_x)⁶⁻⁸⁾등의 연구가 많이 보고되고 있다. 이들은 약 800°C이상의 높은 온도에서 열처리 후에도 GaAs 기판과 안정된 Schottky contact 특성을 유지하는 것으로 알려져 있다. 최근에 Zhang 등⁹⁾이 보고한 내열 금속(Zr, Nb, Ti) 및 금속 질화막에 관한 연구에 의하면, 금속 질화막이 열적 안정성이 뛰어나고 Schottky 장벽높이를 향상시킨다고 하였다. 그러나, 이들 금속 질화막은 현재까지 sputtering 방법에 의하여 내열금속을 질소 분위기 내에서 반응시켜 증착시킴으로써 조성비의 제어, step coverage, film stress 등에서 열적 안정성을 가진 Schottky 특성을 나타내는데는 어려움이 많았다. 따라서 화학 증착법에 의하여 금속 질화막을 제조하고자 하는 노력에 따라 W-N막은 LPCVD방법으로 600°C 이상의 고온에서 증착이 가능하였다. 그러나 증착온도가 높아서 GaAs에 적용시키기 어려운 단점이 있었다.¹⁰⁾ 본 연구에서는 플라즈마 화학 증착법(plasma enhanced chemical vapor deposition: PECVD)으로 GaAs 기판위에 질화 텅스텐(W₆₇N₃₃) 박막을 증착하여 HTSAGFET(high temperature self aligned gate FET)의 게이트 전극으로 적용하여 활용할 수 있는지를 조사하였다. 즉, 고온 열처리 한 후의 W-N박막의 결정성을 XRD로 조사하였고, W₆₇N₃₃/GaAs 구조의 전기적 특성을 I-V를 통하여 조사하였으며, W₆₇N₃₃박막을 제거한 GaAs 기관의 전기적, 광학적 특성변화를 PL, ODLTS등으로 조사하였다.

II. 실험

본 실험에 사용된 기관은 LEC(liquid encapsulated Czochralski)방법으로 성장시킨 반절

연성 GaAs 웨이퍼를 사용하였다. GaAs웨이퍼 표면의 유기물을 TCE, 아세톤, 메탄올로 세척한 후 자연 산화막을 제거하기 위하여 HCl:H₂O=1:10 용액에 담근 후 탈이온수로 세척하여 질소 가스로 건조시켰다. 텅스텐 박막 증착을 위해 사용한 가스는 WF₆-H₂ 반응계이고, 텅스텐 질화막에는 WF₆-H₂-NH₃ 반응계를 사용하였다. 텅스텐 및 텅스텐 질화막의 증착은 아래의 식으로 일어난다.^{10, 11)}



(where, a, b, c, d → arbitrary stoichiometric number)

실험에 사용한 증착 반응기는 자체 제작한 cold wall-평행관 형 PECVD반응기로 기관의 온도를 적정 0.21mm의 k-type 열전대를 사용하여 측정하였으며 rf noise를 차단하기 위하여 encapsulation한 후 ground shielding을 하였다. 상단 전극에 13.56MHz의 rf power를 가하며, 접지된 하단 전극은 열선으로 기관을 가열하도록 장치하였다.^{12, 13)}

반응기내의 압력은 capacitance manometer로 읽고 throttle valve로 전체압력을 일정하게 유지할 수 있도록 조절하였다. 텅스텐 질화막 및 텅스텐 박막을 증착한 실험조건은 증착 온도 350°C, 반응기 압력 0.5torr, rf power density는 0.7W/cm²이었다. 박막의 비저항 및 결정 구조를 four point probe, XRD(X-ray diffraction), SEM(scanning electron microscopy) 등을 통하여 조사하였다. W₆₇N₃₃/GaAs 접촉의 전기적 특성을 조사하기 위하여 일반적인 사진 식각 기술을 이용하여 Schottky contact diode를 제작하여 I-V 측정을 하였으며, 질화 텅스텐의 식각에는 과산화수소(H₂O₂) 용액을 사용하였으며 ohmic contact은 웨이퍼의 뒷면에 인듐(In)을 soldering하여 형성하였다. 한편, TCE, 아세톤, 메탄올로 세척한 GaAs 기관을 H₃PO₄:H₂O₂:H₂O=4:1:90 용액으로 식각하여 MESFET의 활성층을 정의한 후 8 × 10¹²cm⁻², 65keV의 조건으로 활성층에 실리콘을 이온 주입한 후, 텅스텐 및 텅스텐 질화막을 증착하였다. 열처리는 급속열처리(rapid thermal annealing: RTA)방법으로 Ar분위기

에서 GaAs웨이퍼의 면과 면을 접촉하여(face to face method)행하였고, 500°C에서 900°C까지 변화시키면서 20초동안 처리하였다. 열처리에 따른 시료들의 깊은 준위들의 거동을 ODLTS(Optical Deep Level Transient Spectroscopy)로 측정하였는데, ODLTS 측정은 전기적 펄스 대신에 발광 diode(LED, 630 및 940nm)로부터 광펄스를 사용하였다. GaAs내의 shallow defects를 조사하기 위하여 PL(Photoluminescence)측정법을 이용하였다.

III. 실험결과 및 논의

텅스텐 박막 및 텅스텐 질화막의 급속열처리 온도에 따른 결정성의 변화를 XRD를 통하여 조사하였으며(그림 1과 2), 이때 사용된 X선은 $Cu\alpha$ 로 2θ 를 20° 에서 80° 까지 변화시키면서 측정하였다. 증착직후 W 박막은 GaAs의 (200)과 α -W의 (110), (211) 방향의 grain들이 관찰되었으며, β -W grain은

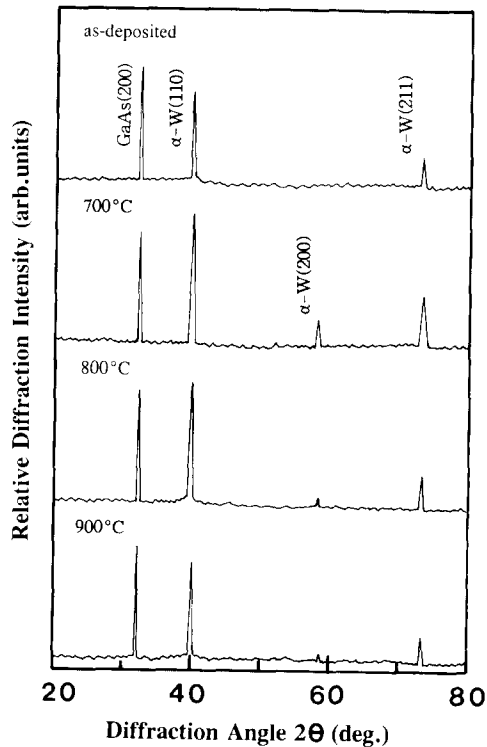


Fig. 1. X-ray diffraction patterns of as-deposited PECVD-W/GaAs film at substrate temperature of 350°C, and after rapid thermal annealing at 700°C, 800°C, and 900°C.

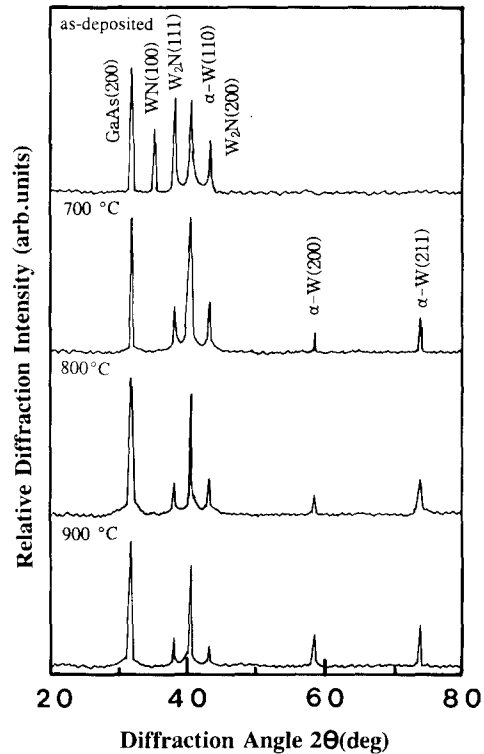


Fig. 2. X-ray diffraction patterns of as-deposited PECVD- $W_{67}N_{33}/GaAs$ film at substrate temperature of 350°C, and after rapid thermal annealing at 700°C, 800°C, and 900°C

관찰되지 않았다. 약 700°C의 열처리 온도에서 새로 α -W의 (200) 방향의 grain이 나타났으며, α -W의 (110), (211) grain들의 XRD intensity가 증가하였다. 그 이후 800°C, 900°C로 열처리함에 따라서 모든 α -W의 (110), (200), (211) grain들의 intensity가 감소하였다. $W_{67}N_{33}$ 박막의 경우에는 증착 직후 GaAs(200), α -W의 (110), WN의 (100)과 β - W_2N 의 (111), (200) 방향의 grain들이 존재하는 것으로 보아 WN과 W_2N 박막이 형성될 수 있으며 W과 결합하지 못한 N원자는 이들 grain boundary에서 격자간 원자로 존재한다.¹⁴⁾ 따라서 700°C에서 열처리하게 되면 $W_{67}N_{33}$ 박막은 열역학적으로 불안정한 WN에서 N의 out-diffusion이 일어나거나 grain boundary의 N과 결합하여 β - W_2N 상으로 상변태가 일어난 것으로 생각된다. 그러나 열처리 온도가 증가함에 따라 β - W_2N 의 (111), (200) 방향의

grain들의 XRD intensity가 감소하고, 새로 α -W의 (200), (211) 방향의 grain들이 나타나는 것으로 보아 N원자의 out-diffusion이 일어나는 것을 알 수 있고 따라서 α -W(110) 방향의 grain의 XRD intensity가 증가하였다. 그러나 800°C, 900°C로 열처리하여도 W_2N 의 (111), (200) 방향의 grain들의 XRD intensity가 감소하였지만, 기판 GaAs와 반응하여 W_2As_3 또는 WAs_2 상이 나타나지 않는 것으로 보아 고온 열처리후에도 안정된 α -W와 β -

W_2N 가 포함된 구조를 나타내는 것으로 생각된다. PECVD- $W_{67}N_{33}$ 박막의 SEM단면 사진을 그림 3에 보였다. WF_6 - NH_3 - H_2 가스를 사용하여 $0.7W/cm^2$, $350^\circ C$, $0.5torr$ 의 증착 조건에서 증착한 것이다. 이때의 박막의 두께는 1600\AA 이며 비저항값은 $114\mu\Omega cm$ 이고, uniform한 박막이 GaAs기판위에 형성되었음을 확인할 수 있다.

한편, $W_{67}N_{33}/GaAs$, 및 $W/GaAs$ 구조의 급속 열처리에 의한 GaAs내의 깊은 준위의

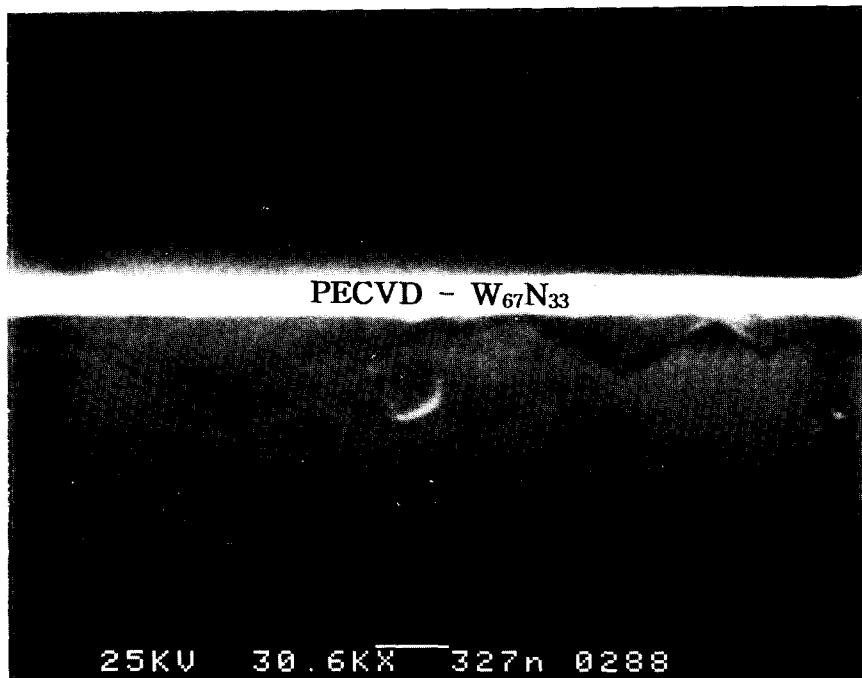


Fig. 3. SEM cross section of PECVD- $W_{67}N_{33}$ on GaAs (gas ; $WF_6/H_2/NH_3=4/100/2$ sccm, deposition temperature ; $350^\circ C$, rf power density ; $0.7W/cm^2$, pressure ; $0.5torr$).

기동을 조사하기 위하여 65keV 에너지로 $8 \times 10^{12} cm^{-2}$ 의 Si 이온을 주입시킨 GaAs기판에 W, $W_{67}N_{33}$ 박막을 증착한 후 $800^\circ C$ 의 온도로 20초 동안 급속 열처리한 GaAs시료에 존재하는 정공 trap들을 ODLTS방법으로 조사하였다. 그림 4(a), (b)에서 보는 바와 같이 W 박막인 경우는 $+0.64eV$ 의 위치에서 P5로 표시된 정공 trap이 우세하게 나타나지만 $W_{67}N_{33}$ 경우는 P5 level은 상대적으로 감소하고 $+0.68eV$ 에 있는 P3 level이 상대적으로 증가하였다. 여기서 P5는 일반적으로 급속 열처리에 따른 heating과 cooling에 의한 열적손상으로

로 알려져 있으며¹⁵⁾ P5 준위의 광학적 포획 단면적은 $3.1 \times 10^{-16} cm^2$ 이다. P3 준위는 이온 주입 손상으로 알려져 있으며 광학적 포획 단면적은 $6.8 \times 10^{-16} cm^2$ 이며 $+0.42eV$ 의 위치에서 P8로 표시된 정공 trap은 Cu불순물에 의한 것으로 알려져 있다.¹⁶⁾ 이 결과에서 알 수 있는 바와 같이 Si 이온주입된 GaAs시료를 $W_{67}N_{33}$ 막을 증착한 후 고온 급속열처리 하는 경우 W의 경우에 비하여 열적손상을 적게 받으므로 carrier를 충분히 활성화시킬 수 있을 것으로 생각된다. 그러나 P3 준위가 더 큰 것으로 볼 때 이온주입에 의한 손상은 W박막을

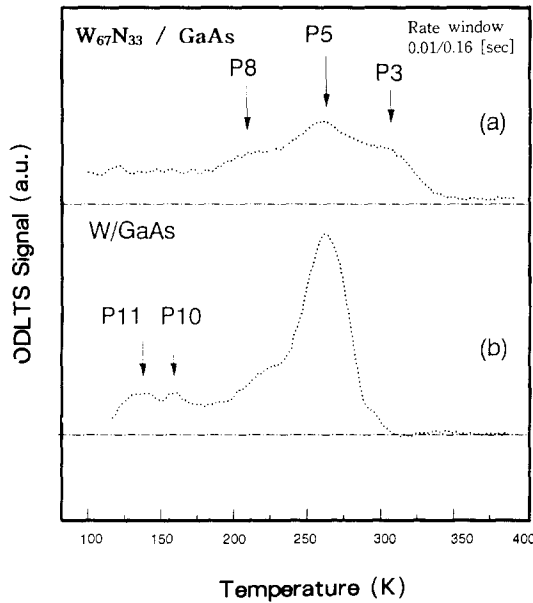


Fig. 4. ODLTS spectra for Si-implanted GaAs after thermal annealed at 800°C for 20sec with (a) PECVD- $W_{67}N_{33}$, and (b) PECVD-W metallization.

증착한 경우에 비하여 불완전하게 회복시켜 주는 것으로 판단된다.

그림 5와 6은 Si 이온 주입한 GaAs 기판을 W 및 $W_{67}N_{33}$ 박막을 metallization 한 후 700°C 및 800°C의 고온에서 RTA한 후 W, $W_{67}N_{33}$ 박막을 제거하고, 측정된 GaAs의 10K PL 스펙트럼을 나타내고 있다. PL 실험을 수행하기 위하여 W 및 $W_{67}N_{33}$ 박막을 과산화수소 (H_2O_2) 용액으로 제거하였다. GaAs에 Si이온을 주입시키고 급속 열처리하기 전의 PL스펙트럼과 급속 열처리후의 시료와 비교하여 볼 때, 급속 열처리전의 peak가 전체적으로 열처리한 경우보다 약한 것으로 보아 이온 주입 충격에 의하여 결정성이 크게 감소되었기 때문인 것으로 보인다. 여기서 보이는 1.514eV의 exciton bound to neutral donor(D^0, X) peak와 1.489eV의 donor to C acceptor(D, A) peak 즉, (Si^0, C^0) peak는 Si 단독주입된 GaAs 시료에서 전형적으로 나타나는 신호들로 알려져 있다.¹⁶⁾ 즉, 1.514eV의 peak는 Si donor와 free exciton과의 구속에 의한 (D^0, X) 발광대이고, 1.489eV의 peak는 Si donor와

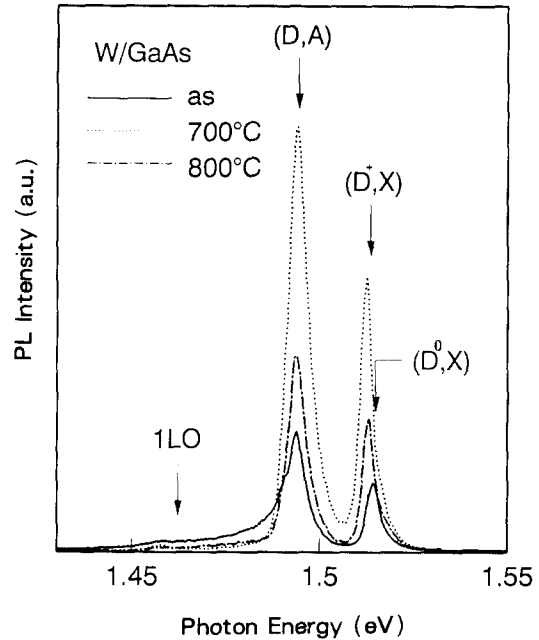


Fig. 5. PL(photoluminescence) spectra of the Si-implanted GaAs with PECVD-W metallization before and after rapid thermal annealing at 700°C and 800°C.

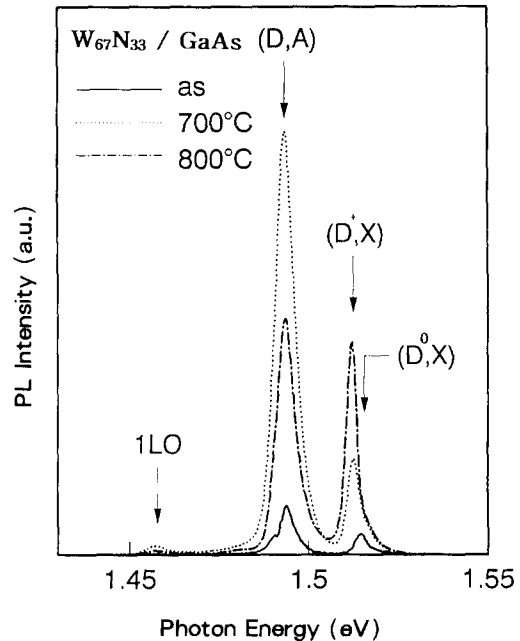


Fig. 6. PL(photoluminescence) spectra of the Si-implanted GaAs with PECVD- $W_{67}N_{33}$ metallization before and after rapid thermal annealing at 700°C and 800°C.

C acceptor간의 DA pair(Si^0, C^0) 발광대이다.¹⁷⁾ 또한 1.458eV에 위치한 1LO peak는(e, C^0) peak의 제1포논 replica이다.¹⁸⁾ 그림 6에서 보는 바와 같이 $\text{W}_{67}\text{N}_{33}$ 박막의 경우에는 급속 열처리를 함에 따라 (D^0, X) peak가 1.5134 eV의 exciton bound to ionized donor (D^+, X) peak쪽으로 shift하면서 발광 세기가 증가하는 것으로 나타나고 있는데 그 이유는 이온 주입된 Si이온이 열처리에 의해 활성화됨에 따라 neutral donor가 ionized donor로 바뀌기 때문인 것으로 생각된다. 또한 Si과 연관된 peak의 세기가 증가하는 것으로 보아 Si 이온 주입에 따른 손상으로 교란되었던 실제 소자 특성에 관련있는 표면에서 $0.5\mu\text{m}$ 이내의 active layer 영역안에 있는 GaAs의 격자 배열은 열처리 과정을 거치면서 다시 재배열되면서 결정성이 회복된 것으로 보인다. 이 결과는 ODLTS의 결과와 상반되는 것처럼 보이지만 ODLTS에서 1μ 정도의 공핍층에 대한 결과를 측정할 것이므로 표면층에 가까운 active 영역에서는 충분히 결정성이 회복되는 것을 알 수 있다. 그러나 W박막의 경우는 700°C 로 급속 열처리 한 후 PL스펙트럼에서 (D, A)와 (D^+, X)peak의 발광 세기가 크게 나타났다가 800°C 로 급속 열처리한 후 현저히 감소하였다. 이 결과는 W/GaAs contact의 경우에 고온 열처리후에는 표면에서 $0.5\mu\text{m}$ 이내의 active layer영역에서 결정성이 나빠지며 이온주입한 Si의 활성화가 감소된 것으로 생각된다.

그림 7 및 8는 W, $\text{W}_{67}\text{N}_{33}$ 박막으로 각각 metallization 한 후 800°C 에서 RTA한 경우로 laser power를 0.2, 0.5, 1.0W로 변화시키면서 측정할 PL spectra이다. 여기광의 세기변화에 따라 Si 이온 활성화 정도를 알아보기 위하여 (D^+, X)와 (D, A) peak의 세기를 측정할 결과 여기광의 (D^+, X) peak가 선형적으로 증가하였으며, (D^+, X)/(D, A)의 intensity비를 W와 $\text{W}_{67}\text{N}_{33}$ metallization한 경우와 비교하여 볼 때, $\text{W}_{67}\text{N}_{33}$ 가 매우 크게 나타난 것으로 보아 이온 주입된 Si 이온이 크게 활성화 된 것으로 생각된다. 따라서 그림 4(a), (b)의 ODLTS 결과에서도 살펴 본 바와 같이 Si 이온 주입된 GaAs시료를 $\text{W}_{67}\text{N}_{33}$ 박막으로 metallization한 후 고온 급속 열처리하는 경우가

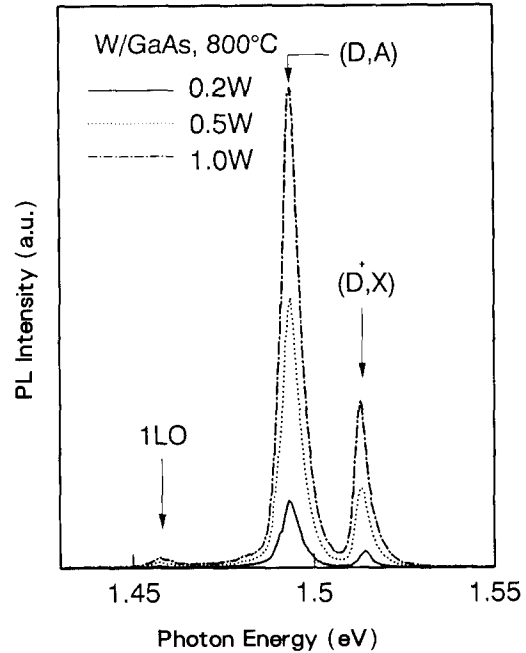


Fig. 7. PL(photoluminescence) spectra of the Si-implanted GaAs with PECVD-W metallization after rapid thermal annealing at 800°C . (power of the Ar-ion laser : 0.2, 0.5, 1.0 W)

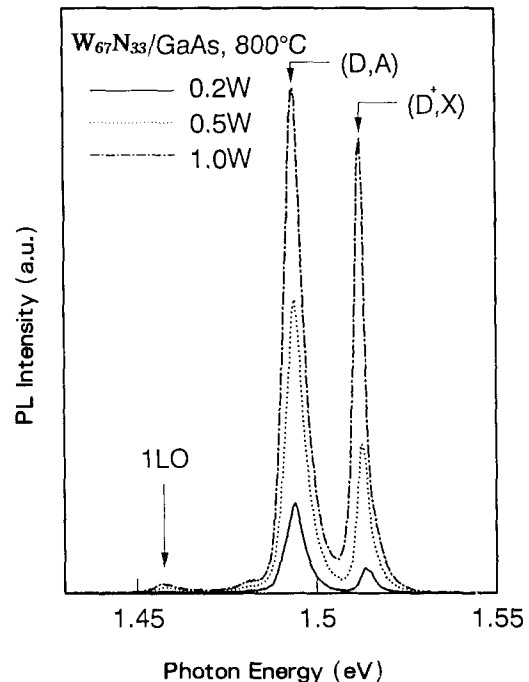


Fig. 8. PL(photoluminescence) spectra of the Si-implanted GaAs with PECVD- $\text{W}_{67}\text{N}_{33}$ metallization after rapid thermal annealing at 800°C . (power of the Ar-ion laser : 0.2, 0.5, 1.0 W)

W박막의 경우보다 열적 손상을 적게 받으며 carrier를 충분히 활성화시키는 것으로 생각된다. 증착직후의 $W_{67}N_{33}/GaAs$ 다이오드의 전류-전압 특성을 그림 9에 보였다. ϕ_b : 0.861eV, n: 1.098의 이상적인 다이오드 특성을 보이고 있다.

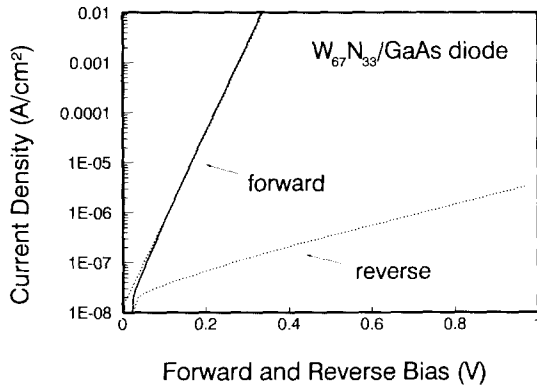


Fig. 9. Forward and reverse I-V curve of diode made from PECVD- $W_{67}N_{33}$ on GaAs($\phi_b=0.861eV$, $n=1.098$).

그림 10에 $W_{67}N_{33}/GaAs$ 다이오드의 급속 열처리에 따른 장벽높이(ϕ_b)와 이상지수(n)를 W/GaAs다이오드의 경우와 비교하여 나타내었다. $W_{67}N_{33}/GaAs$ 다이오드는 형성직후 0.861eV의 장벽높이와 1.098의 이상지수

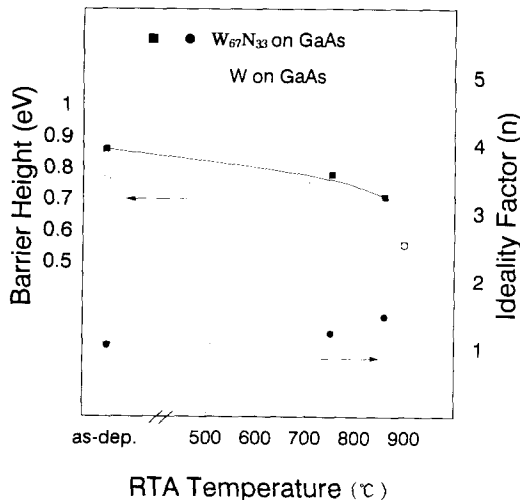


Fig. 10. Schottky barrier heights(ϕ_b) and diode ideality factor(n) of PECVD-W, $W_{67}N_{33}/GaAs$ as a function of RTA temperature for 20s.

를 각각 나타내었다. 그후 750°C의 열처리 온도에서는 0.781eV와 1.421의 값을 나타내었으며 850°C의 온도에서는 0.723eV와 1.538의 다이오드 특성을 각각 나타내었다. 한편, W/GaAs다이오드의 경우는 증착직후 전위장벽과 이상지수값이 각각 0.76eV, 1.05이었으며, 700°C까지의 열처리 온도에서 다이오드 특성을 유지하였으나, 800°C이상의 고온 열처리에서는 장벽높이가 0.68eV이하로 감소하고, 이상지수도 1.6이상으로 증가하여 이상적인 Schottky다이오드 특성에서 벗어나는 경향을 보이고 있다. 따라서 $W_{67}N_{33}/GaAs$ 다이오드의 열처리 특성은 W/GaAs 다이오드의 경우보다 열적 안정성이 우수한 것으로 생각된다. 즉 W 박막의 경우에는 800°C이상의 고온 열처리 한 후에는 박막내의 결정립 경계들이나 구조적인 결함들을 통하여 기판 GaAs에서 Ga이나 As원자들이 W쪽으로 out-diffusion하여 다이오드의 정류특성을 저하시키는 것으로 생각된다. Voids등과 같은 박막내의 구조적 결함들이 다이오드에 bias를 걸었을때 높은 전계가 집중되어서 leakage current가 커져서 이상적인 다이오드에서 벗어나게 되는 것으로 여겨진다. 한편 $W_{67}N_{33}$ 의 경우는 박막내에 존재하는 질소 원자가 주로 결정립 경계에 불순물로 존재하여 고온 열처리한 후에 Ga이나 As원자의 확산통로를 막아 확산을 정지시켜서 다이오드의 특성을 유지시키는 것으로 생각된다.¹⁰⁾

V. 결론

플라즈마 화학 증착법으로 형성한 $W_{67}N_{33}/GaAs$ 구조의 열적 특성을 요약하면 다음과 같다.

1. 플라즈마 화학 증착법에 의해서 GaAs 기판위에 텅스텐 질화막을 증착하였으며 이 박막의 두께와 비저항은 각각 1600 Å, 114 μΩ cm이었다.
2. W보다 $W_{67}N_{33}$ gate를 형성시킬 경우에 GaAs에 미치는 열적손상이 적음을 알 수 있으며 이온주입한 Si 이온을 활성화 시키는 것으로 생각된다.
3. $W_{67}N_{33}/GaAs$ 다이오드의 급속열처리 특성은 W/GaAs다이오드의 경우보다 800°C이상의 고온에서 열적 안정성이 우수하였다.

참 고 문 헌

1. J. R. Waldrop, Appl. Phys. Lett. 41, 350 (1982).
2. K. Matsumoto, N. Hashiwume, H. Tanone, and T. Danayama, Jpn. J. Appl. Phys. 21, L393(1982).
3. K. M. Yu, S. K. Cheung, T. Sanda, J. M. Jaklevic, N. W. Cheung, and E. E. Haller, J. Appl. Phys. 60, 3235(1986).
4. T. Ohnishi, N. Yokoyama, H. Onodera, S. Suvuki, and A. Shibatomi, Appl. Phys. Lett. 43, 600 (1983)
5. T. N. Jackson and J. F. DeGelormo, J. Vac. Sci. Technol. B3, 1676 (1985).
6. H. Yamagishi, Jpn. J. Appl. Phys. 23, L895(1984).
7. N. Uchitomi, M. Nagaoka, K. Shimada, T. Mizoguchi, and N. Toyoda, J. Vac. Sci. Technol. B4, 1392(1986).
8. A. E. Geissberger, R. A. Sadler, F. A. Leyenaar, and M. L. Balzan, J. Vac. Sci. Technol. A4, 3091 (1986).
9. L. C. Zhang, S. K. Cheung, C. L. Liang, and N. W. Cheung, Appl. Phys. Lett. 50, 445(1987).
10. T. Nakajima, K. Watanabe, and N. Watanabe J. Electrochem. Soc. 134, 12, 3175, (1987)
11. R. S. Rosler, J. Mendonca, and M. J. Rice, J. Vac. Sci. Technol. B6. 1721(1988).
12. Y. T. Kim, S. K. Min, J. S. Hong and C. K. Kim, Appl. Phys. Lett, 58, 837(1991).
13. Y. T. Kim, S. K. Min, J. S. Hong and c. K. Kim, J. Appl. Phys. 30, 820(1991).
14. C.W. Lee, Y. T. Kim and S. K. Min, Appl Phys. Lett. 62(25), 21, (1993).
15. H. S. Lee, H. Y. Cho, E. L. Kim, S. K. Min, T. W. Kang, and C. Y. Hong, J. of Electronic Materias, 20, 203(1991).
16. D. J. Ashen, P. J. Dean, D. T. J. Hurle, J. B. Mulline and A. M. White, J. Phy. Chem. Solids, 36, 1041(1975).
17. P. W. Yu, D. C. Look and W. Ford, J. Appl. Phys. 62, 2960(1987).
18. P. B. Klein, P. E. R. Nordquist and P. G. Sieberman, J. Appl. Phys. 51, 4861(1980).
19. K. M. Yu, J. M. Jaklevic, E. E. Haller, S. K. Cheng and P. Kwok, J. Appl. Phys. 64 (3), 1284(1988).