

〈論 文〉

2차원 절삭 칩 모델에 의한 응력분포 해석에 관한 연구

김정두* · 이은상** · 현동훈***

(1992년 11월 30일 접수)

A Study on the Anaiysis of Stress Distribution by Orthogonal Cutting Chip Model

Eun-Sang Lee, Jeong-Du Kim and Dong-Hoon Hyun

Key Words : Chip Breaking(칩 절단), Chip Control(칩 제어), Chip Breaker(칩 절단기구), Orthogonal Cutting(2차원 절삭), Finite Element Method(유한요소법), Stress Distribution(응력분포), Large Deformation Theory(대변형이론)

Abstract

Chip breaker selection analysis, only being possible through experimental process, was obtained by a applied equation which used an orthogonal cutting model and a basic chip deformation. This equation could present an analysis of the chip breaking phenomena without the use of an actual experimetal method, and it was applied to computer simulation and proved the validity of theory through actual experiments. From these results, an efficient method for finding the optimum conditions of chip breaking was found through an optimized theory being applied to basic program. A finite element model for simulating chip breaking in orthogonal cutting was developed and discussed. By simulation the animation of chip breaking is observed in process on the computer screen.

기 호 설 명

V : 절삭속도 (m/min)

V_c : 칩흐름속도 (m/min)

t_c : 칩 두께

t_o : 절삭깊이

w : 절삭폭

w_c : 칩 폭

γ : 절삭비

ϕ : 전단각

α : 공구상면 경사각

l_n : 공구인선에서 칩 절단기구까지 길이

l_f : 공구와 칩의 접촉길이

R : 칩 반경

h : 칩 절단기구의 높이

b : 칩 절단기구의 경사각

Fh : 칩 절단기구에서의 수평분력

Fv : 칩 절단기구에서의 수직분력

σ^{eq} : 상당응력 (equivalent stress)

1. 서 론

자동화 선삭가공의 경우 고려해야 할 여러가지 문제중, 특히 최근에 중요시되는 분야는 칩에 대한 처리문제이다. 효율적인 칩의 처리는 공장자동화는 물론 생산성 향상의 효과, 그리고 경제적인 이익을 수반하는 등 많은 잇점을 갖고 있다. Nakayama^(1,2)는 1962년에 칩 절단기구가 받는 작용력과 칩 반경을 연구하여, 절삭시 이상적인 칩 절단기구의 선정

*정회원, 한국과학기술원 정밀공학과

**한국과학기술원 정밀공학과 대학원

***정회원, 생산기술연구원

에 대해서 언급하였고, 1984년에는 공장자동화에 따른 칩 제어 및 형태 구분을 연구하여 문제점과 해결방향을 제시하였다. 최근에 와서는 칩의 처리 중에서도 특히 선삭, 보오링, 드릴링 등 연속절삭인 경우의 칩 형태와 칩 제어에 주안점으로 부각되고 있어 이에 관한 연구가 활발하다. P. Kloor⁽³⁾는 무인 가공과정중에서 칩의 유출 상태를 초음파로 측정하여 제어하는 방법을 제시하였고, Karl Katbi⁽⁴⁾는 단순한 형태의 칩 절단기구가 아닌 컴퓨터를 이용하여 복잡한 형태의 홈을 갖는 칩 절단기구를 설계함으로써, 이 분야에 대한 진일보의 발전을 이루었다. K. Komvopoulos⁽⁵⁾는 2차원 절삭에서 칩 생성시 응력분포를 유한요소법으로 해석하였다. 이외에도 칩의 응력분포에 대한 연구^(6,7)가 있으나, 칩 절단기구의 적용을 고려하지 않았다. 본 연구에서는 2차원 절삭모델 및 전단각에 관계되는 칩 절단기구에 의한 칩 반경에 대해서 이론적으로 고찰하고, 실험에 의해서 얻어진 데이터로부터 선형적인 지배방정식을 유도하였다. 그리고, 칩의 형태를 몇가지 대표적인 형태로 구분 선정하는 작업을 프로그래밍화하여, 각 조건에 의한 칩의 형태를 컴퓨터 그래픽으로 처리하여, 고속카메라로만 가능했던 칩의 형태 관찰을 가능하게 하였으며, 여기서 산출된 결과를 이용하여 유한요소법으로 해석함으로써 칩 절단시 칩 절단기구에 의한 칩이 받는 영향을 고려하여 응력분포를 분석하였다.

2. 이론해석

2.1 2차원 절삭 모델⁽⁸⁾

2차원 절삭가공에 의한 칩 생성시 절삭비(cutting ratio)와 전단각(shear angle)은 다음과 같다.

$$\gamma = t_o / t_c = \sin\phi / \cos(\phi - \alpha) \quad (1)$$

$$\tan\phi = \gamma \times \cos\alpha / (1 - \gamma \times \sin\alpha) \quad (2)$$

전단면에서 각각의 속도성분에 대하여 가공전후의 부피 변화가 없다면,

$$V \times t_o = V_c \times t_c \quad \text{또는,} \quad V_c = V \times r \quad (3)$$

이 성립한다.

식(1), (2), (3)에서 전단각 ϕ 는 t_o , t_c , α , V_c , V 의 함수이다. 식(2)에서는 ϕ 는 t_o 와 t_c , 그리고 α 의 함수이고, 식(3)에서 r 는 V_c 와 V 의 함수이다. 따라서 몇개의 변수값이 정해지면 주어진 조건에

대한 전단각 ϕ 를 이론적으로 구할 수 있게 된다.

2.2 칩 절단기구

Fig. 1(a)는 경사진형태(attached type)의 칩 절단기구에 의한 칩 형성을 나타내며, 칩 반경은 다음의 2가지 식으로 정의할 수 있다.

$$R = [(l_n - l_f) - (h \times \cot b)] \times \cot(b/2) \quad (4)$$

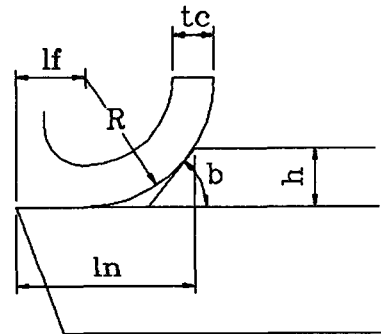
$$R = (w_n - l_f) \times \cot(b/2) \quad (5)$$

위의 두식은 형태만 차이가 있고, 동일한 값을 갖는 식이다.

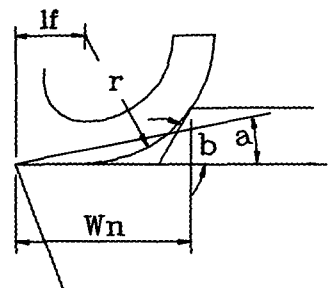
식(4)와 (5)에서 R 값에 영향을 미치는 4개의 변수가 있고, 이들 변수는 공구의 기하학적인 요소와 칩에 의한 요소로 구분될 수 있다.

이 중에서 공구의 기하학적인 요소로 볼 수 있는 l_n , h , b 의 3변수는 쉽게 구할 수 있으나, l_f 는 실험에 의해서만 구할 수 있다.

Fig. 1(b)는 직각형태(integral type)의 칩 절단기구를 나타내며, 칩 반경에 대한 관계식은 위의 경사진형태와 비슷한 식이 유도되며, 다음의 2가지 식으로 표현된다.



(a) Attached type



(b) Integral type

Fig. 1 Chip formation on chip breaker

$$R = (l_n - l_f)^2 / 2h + h/2^{(9)} \quad (6)$$

$$R = (w_n^2 + l_f^2 - 2 \times w_n \times l_f \times \cos\alpha) / 2w_n \times \sin\alpha^{(2)} \quad (7)$$

이 경우 또한 형태만 다르고 두 식은 서로 같은 값을 갖게 된다.

이 결과로 보면 칩 반경은 상면 경사각에 전혀 영향을 받지 않으며, 다만 칩 형성시에 형태만 변화됨을 수식을 통해서 알 수 있다. 칩 두께 t_c 는 전단각 ϕ 와 절삭깊이의 함수이다. 또한 칩 반경 R 은 칩 절단기구의 기하학적인 조건을 제외한다면, l_f 만의 함수로 정의할 수 있다. 여기서 보통의 경우 l_f 는 t_c 로 근사시켜 계산⁽⁹⁾할 수 있다.

3. 실험 및 결과 분석

본 실험에서는 칩 절단기구에 의한 칩 반경을 구하기 위하여, 먼저 전단각과의 관계 방정식이 필요하다. 따라서, 절삭속도와 절삭깊이에 따른 실험을 수행하여, 전단각의 2가지 변수의 관계식으로 표현하였다.

3.1 전단각과 칩 절단기구의 영향

일정한 절삭깊이와 폭을 유지시키고, 공작물의 절삭속도를 변화하면서 가공하여 생기는 칩의 두께를 조사, 측정하여 이 값을 기준으로 식(1)에 대입하여 전단각을 구한다. Table 1은 공구 상면경사

Table 1 Chip thickness ; t_c (mm)

cutting speed (m/min)	+6° rake angle	-6° rake angle
50	0.65 mm	0.77 mm
100	0.59 mm	0.60 mm
150	0.47 mm	0.50 mm
200	0.43 mm	0.46 mm
250	0.42 mm	0.43 mm
300	0.37 mm	0.42 mm

-Cutting condition : $t_o=0.205$ mm $w=2$ mm
back rake angle : -50

-Cutting Tool :

- 1) CSBP R 2020 K-12 & SPGN 120304
- 2) PSBN R 2020 K-12 & SNMA 120404

각이 +6°, -6°인 두 종류 공구로 실험하여 칩의 두께를 측정된 것을 나타낸 것이다. 실험결과의 정확성을 위해서 각각의 절삭속도에 대해서 10회의 실험을 거쳐 구한 값에 평균을 취하였다. Table 2는 일정한 절삭속도와 폭을 유지시키고, 절삭깊이만을 변화시켜 가공 생성되는 칩의 두께를 조사한 것을 나타낸 것으로, 각각의 절삭깊이에 대해서 10회의 실험을 거쳐서 얻은 결과이다. Table 1과 2 실험에서 구한 결과를 토대로 임의의 절삭속도와 절삭깊이를 주었을때, 칩 절단기구에 의해 생성하는 칩 두께와 반경을 조사하여, 앞의 두 실험에서 구한 데이터의 정확도를 조사하는 실험을 수행하였

Table 2 Chip thickness ; t_c (mm)

Depth of cut	+6° rake angle	-6° rake angle
0.102	0.37 mm	0.36 mm
0.205	0.51 mm	0.54 mm
0.292	0.69 mm	0.74 mm
0.409	0.82 mm	0.86 mm
0.511	1.01 mm	1.03 mm

-Cutting Condition : $V=100$ m/min $w=2$ mm

-Cutting Tool :

- 1) CSBP R 2020 K-12 & SPGN 120304
- 2) PSBN R 2020 K-12 & SNMA 120404

Table 3 Specification of experiment chip breaker

	Tip 1	Tip 2
h	1.2	1.0
l_n	3.1	3.0

Table 4 The experimental value of the chip radius

Tool	Chip breaker I Integral type		Chip breaker II Integral type	
	CSBP R 2020 K-12	l_n h	3.1 1.2	l_n h
Chip	Radius thickness	3.42 0.55	Radius thickness	3.35 0.55

-Cutting condition : $V=86$ m/min

(diameter : 24.9 mm, rpm : 1100) $t_o=0.205$ mm,
 $w=2$ mm

Table 5 The change of shear angles according to cutting speed

Tool cutting speed (m/min)	CSBP R 2020 K-12 (+6°)		PSBN R 2020 K-12 (-6°)	
	Cutting ratio	Shear angle	Cutting ratio	Shear angle
50	0.311	17.75°	0.264	15.12°
100	0.345	19.63°	0.341	19.38°
150	0.435	24.39°	0.402	22.69°
200	0.474	26.49°	0.438	24.53°
250	0.483	26.85°	0.472	26.29°
300	0.543	29.82°	0.484	26.92°

다. Table 3은 실험에 사용한 칩 절단기구 규격을 나타낸 것이다. 실험결과 얻어진 데이터는 Table 4와 같으며 절삭조건은 임의의 값을 선정하였고, 가공에 의해서 얻어진 칩의 형태는 중간칩 반경을 갖는다. 이 결과로 실험값과 이론값은 거의 일치함이 입증됨에 따라, 이론의 적용이 가능하였고 식 (1)과 (2)를 이용하여 절삭비와 전단각을 계산하였다. Table 5는 절삭속도에 따른 실험값을 이용하여, 절삭비와 전단각을 계산한 것이고, Fig. 2의 점선형태를 갖게 된다. Table 6는 절삭깊이에 따른 실험값을 이용하여 계산한 것이고, Fig. 3의 점선형태로 나타나며 비선형적인 관계를 갖는다. 4개의 곡선(점선) 모두를 일차식으로 간략화 한다면 각각의 경우에 대해서 어느 정도의 오차는 발생되나, 관계식의 유도과 함께 이론에 대한 확대 적용이 용이함으로 전 데이터에 대해서 일차함수로 근사시켰다. 먼저 Fig. 2에서 나타난 곡선을 $\phi=f(V)$, 1차의 함수로 가정한다면 $\phi=a+b \times V$ 의 형태를 갖게되고 상수 a, b 의 값은 최소자승법

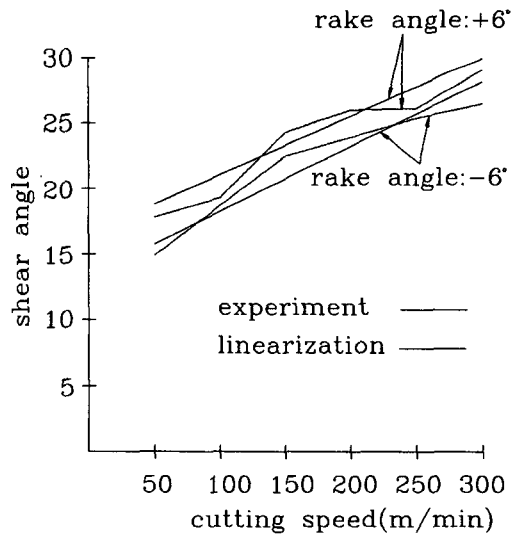


Fig. 2 The change of shear angles according to cutting speed

Table 6 The change of shear angles according to depth of cut

Tool Depth of cut(mm)	CSBP R 2020 K-12 (+6°)		PSBN R 2020 K-12 (-6°)	
	Cutting ratio	Shear angle	Cutting ratio	Shear angle
0.102	0.274	15.68°	0.303	17.31°
0.205	0.346	22.52°	0.376	21.31°
0.292	0.399	24.45°	0.395	22.28°
0.409	0.497	27.56°	0.471	26.26°
0.511	0.502	27.83°	0.476	27.49°

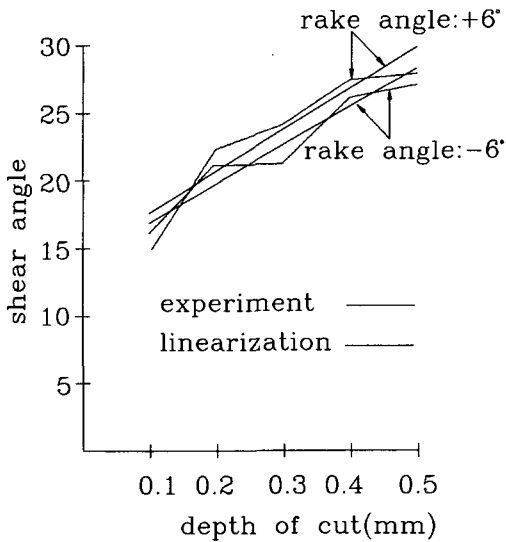


Fig. 3 The change of shear angles according to depth of cut

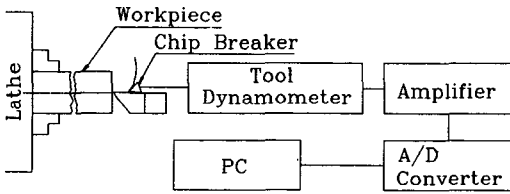


Fig. 4 Schematic of experimental apparatus

(least-squares method)⁽¹⁰⁾을 이용하여 구할 수 있다. 구한 관계식은,

$$\phi = 15.738 + 0.04801 \times V (+6^\circ \text{ rake angle}) \tag{8}$$

$$\phi = 14.333 + 0.04659 \times V (-6^\circ \text{ rake angle}) \tag{9}$$

이다. Fig. 3에 나타난 곡선은 $\phi = f(t_o)$ 로 가정하고 위의 방법을 적용하여 t_o 에 관한 ϕ 의 관계식을 구하면,

$$\phi = 14.932 + 28.559 \times t_o (+6^\circ \text{ rake angle}) \tag{10}$$

$$\phi = 15.395 + 24.801 \times t_o (-6^\circ \text{ rake angle}) \tag{11}$$

이다. 위의 4개식을 그래프에 나타내면 Fig. 2와 3의 선형화된 실선형태를 갖게된다. Fig. 4는 칩 절단시 발생하는 칩의 수평분력과 수직분력을 칩 절단기구에서 측정할 장치의 구성도이고, 사용된 장

Table 7 Specifications of experimental apparatus

Apparatus	Specifications
Workpiece	SM45C
Tool type	PSBN R 2020 K-12 SNMA 120404
Chip breaker	Attached type 45° slant
Tool Dynamometer	Sambo electronic MFG Co. Ast type
Strain Amplifier	Kyowa Electronic Instrument Co. Ser. HB 5010
A/D Converter	Labin Master sampling Time : 0.4 msec
Micro-computer	486 PC

비와 사양은 Table 7과 같다. 절삭실험 수행시 절삭력(cutting force)이 칩 절단기구에 적용되지 않게 하기 위하여, 공구상면을 계단식으로 가공하여 45° 경사진 칩 절단기구가 공구면과 접촉되지 않게 설치하여 칩 유동시 칩 절단분력을 측정하였다. 실험 공작물의 재료는 SM45C를 사용하였고, 형상은 두께가 얇은 원통형으로 제작하여 2차원 절삭의 효과가 나타나게 하였다.

3.2 실험결과 분석

칩 반경 실험값(절삭조건 : 절삭속도 86(m/min), 절삭깊이 0.205(mm), 공구 CSBP R 2020 K-12)은 칩 절단기구의 I, II에 대해서 각각 $R_1=3.42$ mm, $R_2=3.35$ mm를 갖고, 칩 반경 이론값을 구하기 위하여 먼저 식(8)과 (1)을 이용하여 전단각($\phi=19.86^\circ$), 칩 두께($t_c=0.586$ mm)를 계산한 후 식(6)을 적용하면, 칩 절단기구 I에 대해서는 $R=3.23$ mm, 칩 절단기구 II에 대해서는 $R=3.43$ mm이다. 칩 두께 t_c 에 대한 이론치와 측정치는 각각 $t_c=0.586$ 와 0.55 로 약 6%의 오차가 발생하였고, 칩 반경 R 에 대해서는 칩 절단기구 I이 3.23과 3.42로 약 6%의 오차가, 칩 절단기구 II에서는 3.43과 3.35로 약 3%의 오차가 생겼다. 실험값의 오차가 7% 이내로 이론과 비교 검증에 충분하고, 칩 절단 시뮬레이션을 위해서 절삭속도와 절삭깊이로 표현된 전단각의 일차함수식이 적용 가능하다고 하겠다. Fig. 5는 절삭속도(100 m/min)와 칩 절단

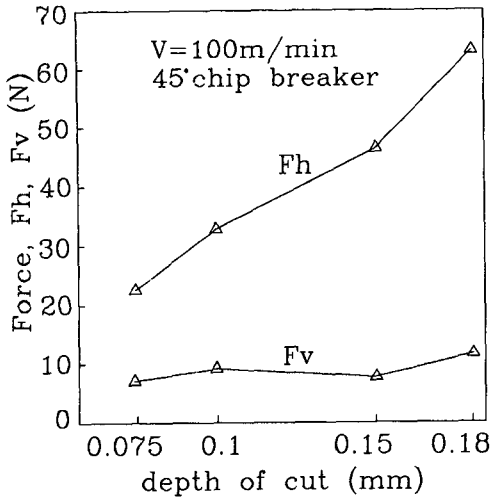


Fig. 5 Effect of depth of cut

기구 경사각(45°)을 일정하게 유지하고서 절삭깊이를 변화시켜가면서, 칩 절단기구가 받는 수평분력(F_h)과 수직분력(F_v)을 공구동력계를 통해서 측정할 것을 나타낸 것이다. 수평분력은 절삭깊이에 대해 급격히 상승되고, 수직분력은 절삭깊이에 대해 완만한 상승을 나타냈다. 따라서, 칩 절단시 수평방향의 힘이 칩 흐름에 주요한 역할을 할 수 있다.

4. 컴퓨터해석

4.1 시뮬레이션

실험에 의해 구해진 데이터를 정리하여 일정한 관계식을 유도하고, 자체 개발한 프로그램을 통해서, 절삭조건에 따른 칩 반경과 칩 유동의 형태를 계산, 구분하여 컴퓨터 화면상에 나타나게 하였다. 그리고, 대표적인 3종류 형태의 칩을 선정하여, 입력되는 가공조건에 따른 형태구분을 이론적으로 실시하였다. 칩 흐름에 대한 구분의 기본적인 관계식⁽²⁾은 다음과 같다.

$$\begin{aligned} \text{작은 칩 반경} &: R/w_c < 1 \\ \text{중간 칩 반경} &: 1 < R/w_c < 2 \\ \text{큰 칩 반경} &: R/w_c > 2 \end{aligned} \quad (12)$$

식(12)에서 R 값은, 계산된 칩 반경을 나타내고, w_c 는 칩 폭으로 절삭폭과는 다른 값을 갖게 된다. 이 프로그램에서는 좀 더 정확한 결과를 구하기 위

해서 기하학적인 조건을 도입, 칩의 대각선 길이를 구하는 관계식을 w_c 의 값을 계산 적용하였다. 즉,

$$w_c^2 = (w \times \tan(\alpha) + t_o)^2 + w^2 \quad (13)$$

이다. Fig. 6은 시뮬레이션을 위한 데이터입력 화면을 나타낸 것으로, 먼저 사용공구 및 가공조건을 결정하여 입력하고 칩 절단기구의 치수를 결정한다. 그러면, 가상적인 가공에 의해 칩의 형태가 결정된다. 결정된 형태는 여러가지 가공 데이터와 함께 화면에 출력된다. Fig. 7은 작은 칩 반경이 생기는 칩 절단의 애니메이션(animation)을 보여주는 그림으로, 칩 흐름이 진행되는 동작중 정지된 화면을 나타내고 있다. 이 상태는 칩이 공작물의 방해받아서 더 이상 진행되지 않고, 굽힘을 받아 탈락직전의 상태를 보여주고 있다. Fig. 8은 중간 칩 반경을 갖는 애니메이션을 보여주는 그림으로 컴퓨터 화면상에서 칩 절단현상을 관찰할 수 있다. 이 상태의 칩은 칩끝이 아무런 방해를 받지 않고, 같은 값의 반경을 갖고 계속적으로 생성된다. 이 경우에 칩 탈락의 발생은 일반적으로 칩의 자중에 의해서이며, 30~40회 정도 감긴 후에 떨어져 나간다. 부피가 크기 때문에 상대적으로 칩의 수거와 처리가 곤란하다. Fig. 9는 큰 칩 반경을 갖는 칩 절단 현상의 진행을 컴퓨터 화면상에서 보여주는 그림을 나타낸 것이다. 이 상태는 반경 R 값이 크기 때문에 공구를 넘어서서 계속적으로 칩이 생성되는 형태를 나타내주고 있으며, 보통 리본 형태를 취하게 된다. 칩의 탈락은 어느 시점에서 발생하는지 알 수 없고, 칩 반경 또한 어느 위치까지 정확한 값을 나타내는지 알기 힘들다. 그리고 칩의 부피가 가장 크고, 가공도중에 칩이 공구에 붙을 경우가 있기 때문에 수거에 가장 나쁜 형태의 칩이다. 따라서, 이 형태의 칩은 피하는 것이 좋고, 비교적 칩의 부피가 작을수록 수거 및 처리에 장점이 있다. 또한 여기서 출력되는 칩 반경 및 두께 등 값은 유한요소해석시 입력값으로도 사용되어지고, 이상적인 칩 생성을 위한 칩 절단기구 선정에 이용할 수 있다.

4.1 유한요소모델링

Fig. 10은 유한요소모델링의 분할요소를 나타낸 그림이다. 이 모델은 피삭재와 칩을 179개의 4절점의 등계수요소(4 node isoparametric elements)로 구성하였다. 절점(node)의 전체수는 225개이다.

- Cutting Condition -

Workpiece Diameter (mm) : ? 50

R P M : ? 700

Cutting Speed : 189.9557 n / min

Depth of Cut (mm) : ? 0.18

Width (mm) : ? █

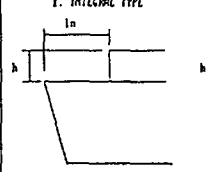
SELECT TYPE OF CHIP BREAKER (1 or 2) : ? 2

ln : ? 3

h : ? 2

b : ? 45 █

1. INTEGRAL TYPE



2. ATTACHED TYPE

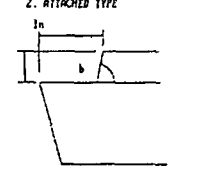
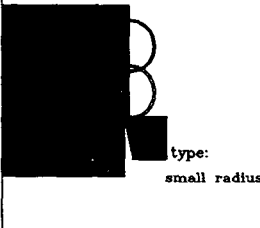


Fig. 6 Cutting condition Input and chip breaker select for simulation

-CHIP FLOW TYPE-



type:
small radius

ATTACHED TYPE

TOOL: PSBN R-2020

ln : 3
h : 2
b : 45

-CUTTING CONDITION-

Cutting Speed : 98.96017
Depth of Cut : 0.18mm
Cutting Width : 2mm

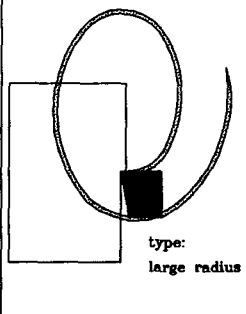
-Chip Deformation-

Shear angle : 19.81038
Chip thickness : 0.4781333mm
Chip width : 2.124268mm
Chip Radius R : 1.259897mm

Do you want one more time? (y or n) ? █

Fig. 7 Simulation (small radius chip)

-CHIP FLOW TYPE-



type:
large radius

ATTACHED TYPE

TOOL: PSBN R-2020

ln : 5
h : 2
b : 45

-CUTTING CONDITION-

Cutting Speed : 98.96017
Depth of Cut : 0.1mm
Cutting Width : 2mm

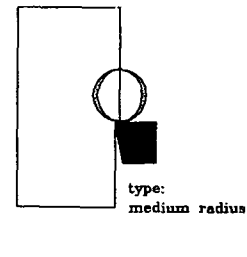
-Chip Deformation-

Shear angle : 17.82828
Chip thickness : 0.298817mm
Chip width : 2.098859mm
Chip Radius R : 6.521233mm

Do you want one more time? (y or n) ? █

Fig. 9 Simulation (large radius chip)

-CHIP FLOW TYPE-



type:
medium radius

ATTACHED TYPE

TOOL: PSBN R-2020

ln : 3
h : 1
b : 45

-CUTTING CONDITION-

Cutting Speed : 98.96017
Depth of Cut : 0.15mm
Cutting Width : 2mm

-Chip Deformation-

Shear angle : 19.08633
Chip thickness : 0.415942mm
Chip width : 2.114348
Chip Radius R : 3.824254mm

Fig. 8 Simulation (medium radius chip)

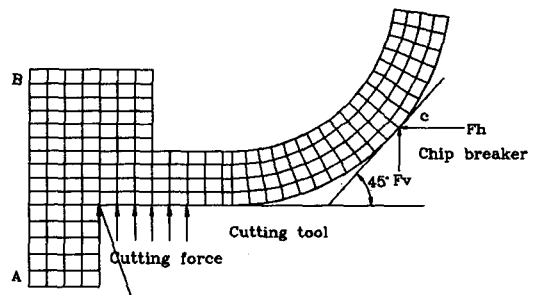


Fig. 10 Configuration of the finite element model

처음에는 큰 요소를 적용시켜 해석하여 응력분포의 경향을 파악하고 작은 요소로 나누어서 재차 해석 하였으나, 그림의 분할요소의 해석결과와 거의 유사함을 나타냈다. AB선은 x축과 y축 방향으로 변위에 대해 고정을 하였고, 절삭과정은 절삭수행시 절삭력의 작용과 칩에 대한 칩 절단기구가 주는 힘

으로 해석하였다. Table 8은 유한요소해석을 위한 입력데이터를 나타내고 있다. 칩 생성시 피삭재의 재질(SM45C, 항복응력 : 590 N/mm²)의 소성변형 특성을 고려하기 위해서, 탄성-소성모델(elastic-plastic constitutive model)로 해석하였고, 피삭재 재질의 비선형성을 위해서 Von Mises 항복조건식

Table 8 Input data used in the finite element model

Element type	4 node isoparametric solid element
Young's Modulus	$200 \times 10^3 \text{ N/mm}^2$
Density	$7.85 \times 10^{-6} \text{ kg/mm}^3$
Poisson's Ratio	0.3
Yield Strength	590 N/mm^2
Stress-strain Curve	$590 \text{ N/mm}^2 : 0.004$ $660 \text{ N/mm}^2 : 0.02$

을 적용시켰다. 칩 절단시 응력분포현상을 해석하기 위해서, 범용의 유한요소해석 소프트웨어인 ANSYS(ver.4.4)를 사용하였다. 칩 절단시 현상 분석을 위해서 Newton-Raphson반복법⁽¹¹⁾을 적용시켰고 칩 형성에 따라 대변형이론(large deformation theory)⁽¹²⁾를 사용하여 해석하였다.

4.3 결과 및 고찰

Fig. 11(a)는 칩 절단기구를 사용하지 않았을 경우의 상당응력(equivalent stress)분포의 분석을 나타냈고, (b)는 칩 절단기구가 있을 경우의 현상을 나타낸 것이다. 칩 절단기구가 없는 경우의 응력분

포는 A부분이 B부분보다 약간 큰 상태를 보여주고 있다. 그러나, 칩 절단기구의 사용으로 B부분에서 최대 응력이 집중되고, 칩 절단기구를 사용하였을 때가 사용하지 않았을 경우보다 응력이 약 2배가량 커짐을 볼 수 있다. 최대 상당응력이 재료의 항복응력(590 N/mm^2)을 초과하는 시점부터 소성변형이 시작된다. (a) 경우는 1~4부분까지 소성변형 영역에 있고, (b)는 1~6부분까지 소성변형 영역에 있어 Von Meses 등가응력이 최대로 되는 부분부터 재료의 항복에 의한 소성변형이 진행되어 칩 분리가 발생되고, 가공경화되면서 칩의 파괴에 이른다.⁽⁵⁾ 칩 절단기구 사용시 갑작스러운 B부분의 응력증가로 인해, 칩 파괴의 시작이 B부위가 될 가능성이 많다 하겠다. 칩 절단기구의 유무에 관계없이 응력집중은 전단면에 나타난다. Fig. 12는 절삭깊이가 0.15 mm인 경우 상당응력을 분석한 결과를 나타낸 것이다. 절삭깊이가 0.15 mm인 경우에서도 응력의 증가 경향이 유사하다. B부분의 응력이 급격하게 증가되나, 절삭깊이가 0.1 mm인 경우보다는 작은 증가를 보이고 있다. 이 현상에 대한 이유는 칩 절단기구의 작용력이 증가함에도 불구하고, 칩의 두께가 증가됨으로써 작용력의 영향을 적게 받음으로써 나타나는 현상이다. Fig. 13은 절삭깊이가 0.18 mm일 때 상당응력분석의 결과를 나타낸 것으로, 칩의 두께증가로 인하여 칩 절단기구 사용시에도 큰 응력분포의 증가를 나타내지 않는다. 칩 절단시 절삭깊이에 따른 상당응력분

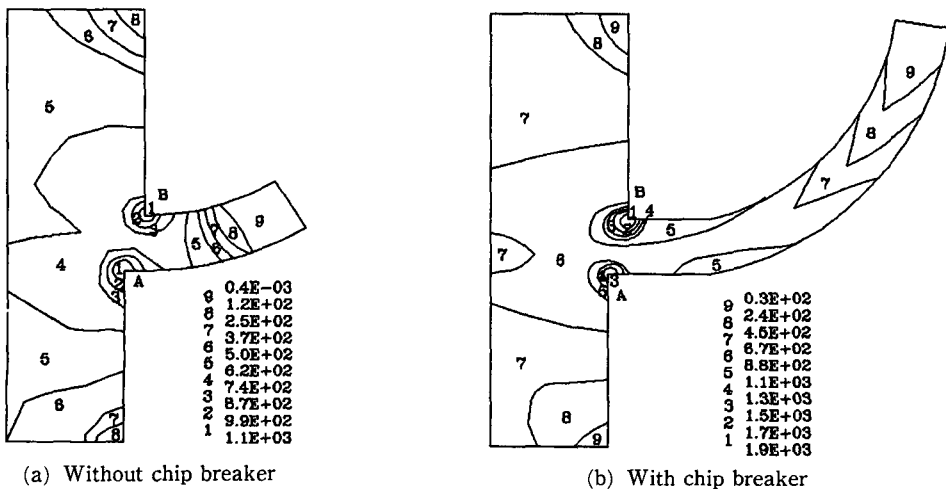


Fig. 11 Equivalent stress distribution of condition depth of cut 0.1 mm

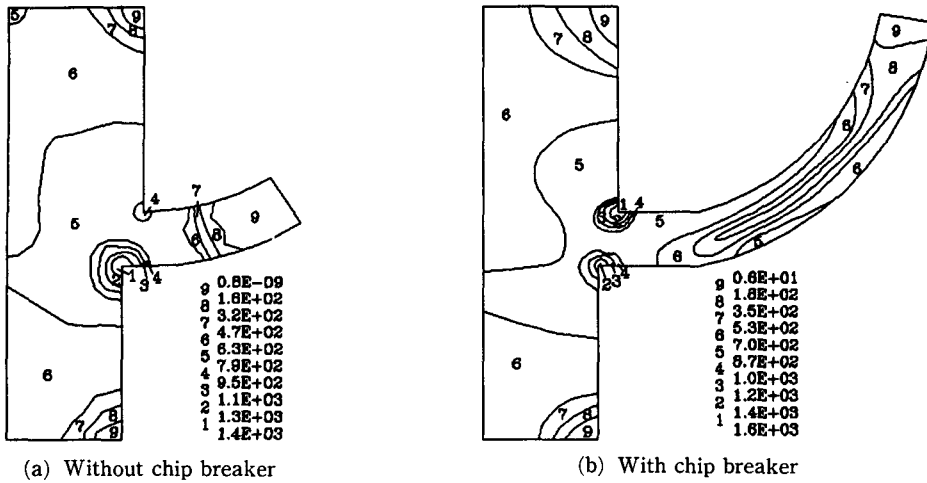


Fig. 12 Equivalent stress distribution of condition depth of cut 0.15 mm

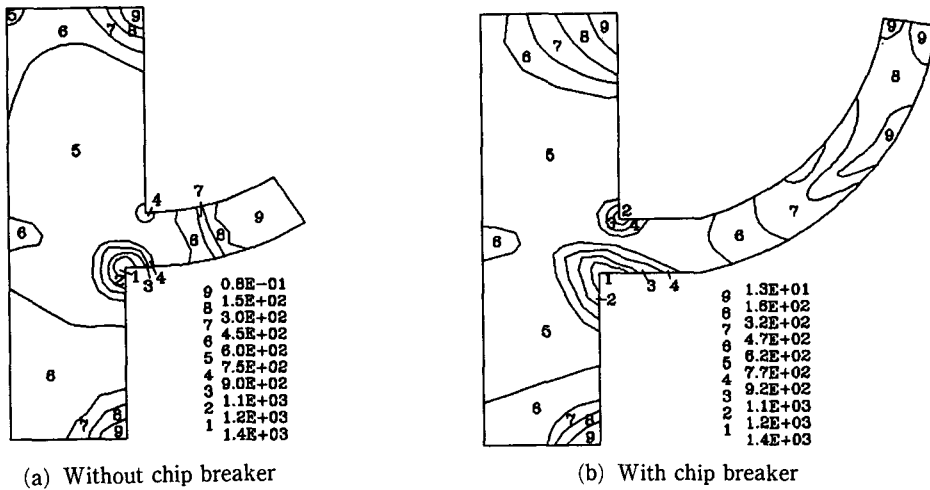


Fig. 13 Equivalent stress distribution of condition depth of cut 0.18 mm

포를 분석하여 보면, 칩의 두께가 작을수록 응력분포의 집중현상을 볼 수 있으므로, 절삭깊이를 작게 할수록 칩 절단기구가 칩 절단에 큰 영향을 미치게 된다.

5. 결 론

본 연구에서 칩 절단에 관한 해석을 한 결과 다음과 같은 결론을 얻었다.

(1) 유한요소해석에 의한 입력값을 칩 절단 시뮬레이션시 계산되는 결과치를 이용함으로써 실험의

대치효과를 볼 수 있었고, 실제 절삭작업전에 가공 절삭조건을 입력하여 시뮬레이션하므로 경사진(attached)·직각(integral)형태 칩 절단기구 선정에 도움을 줄 수 있다.

(2) 경사진·직각형태의 칩 절단기구에서 칩 절단시 수평방향의 힘이 수직방향의 힘보다 크고 칩 흐름에 주요한 역할을 함으로 칩의 조절을 위해서는 수직분력보다 수평분력을 제어하는 것이 효과적이다.

(3) 응력분석을 통하여 칩 두께의 증가는 칩 절단기구가 칩에 작용하는 응력의 영향을 감소시키는

경향을 보인다.

(4) 칩 절단현상을 시뮬레이션함으로써 컴퓨터 화면상에서 애니메이션 현상을 볼 수 있게 하였다.

(5) 기존에 실험위주로 연구가 진행되던 칩 절단 현상(chip breaking)을 2차원 절삭모델과 칩 형성의 이론을 사용하여, 컴퓨터에 의한 시뮬레이션과 유한요소법의 해석을 수행함으로써 컴퓨터 해석의 가능성을 보였다.

참고문헌

- (1) Nakayama, K., 1962, "A Study on Chip-breaker," Bull. of JSME Vol. 5, No. 17, pp. 142~150.
- (2) Nakayama, K., 1984, "Chip control in metal cutting," Bull. Japan Soc. of Prec. Engineering, Vol. 18, No. 2, pp. 97~103.
- (3) Kloor, P., 1985, "Coherent SODAR for Automatic Monitoring of the Chip Breaking Process in Turning," Annals of the CIRP, Vol. 34, pp. 91~94.
- (4) Karl Katbi, 1990, "Chip Groove," Cutting tool Engineering, pp. 59~62.
- (5) Komvopoulos, K. and Erpenbeck, S. A., 1991, "Finite Element Modeling of Orthogonal Metal Cutting," ASME Journal of Engineering for Industry, Vol. 113, pp. 253~267.
- (6) Strenkowski, J. S. and Carrol, J. T., 1988, "Finite Element Models of Orthogonal Cutting with Application to Single Point Diamond Turning," Int. J. Mech. Sci., Vol. 30, No. 12, pp. 899~920.
- (7) Strendowski, J. S. and Moon, K. J., 1990, "Finite Element Prediction of Chip Geometry and Tool/Workpiece Temperatures in Orthogonal Metal Cutting," ASME Journal of Engineering for Industry, Vol. 112, pp. 313~318.
- (8) Milton C. Shaw, 1984, "Metal Cutting Principles," Oxford Series on Advanced Manufacturing 3, pp. 18~46.
- (9) Boothroyd, G., 1975, "Fundamentals of Metal Machining and Machine Tools," Mcgraw-Hill pp. 185~195.
- (10) Robert W. Hornbeck, 1987, "Numerical Method," Quantum Pulishers Inc. pp. 121~129.
- (11) Dokainish, M. A., Elbestawi, M. A., Polat, U. and Tole, B., 1989, "Analysis of Stresses During Exit in Interrupted Cutting with Chamfered tools," Int. J. Mach. Tools Manufact., Vol. 29, No. 4, pp. 519~534.
- (12) Obikawa, T. and Usui, E., 1992, "FEM analysis on Serrated Chip Formation of Titanium Alloy(1st)," JSPE, Vol. 58, No. 6, pp. 1072~1078.