

# 반도체의 실용지식

## 5

역/대한전기기사협회 기술실

### 5. 트랜지스터

트랜지스터는 <그림 5.1>과 같이 두 N형 반도체간에 P형 반도체 영역이 있도록 만들어진 반도체 소자이다. 이것을 NPN형 트랜지스터라고 한다. <그림 5.2>와 같이 두 P형 반도체간에 N형 반도체 영역이 있도록 만들어진 반도체 소자를 PNP형 트랜지스터라고 하고 있다.

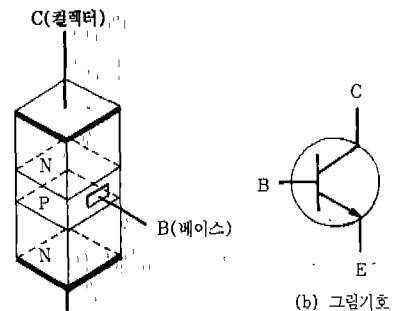
트랜지스터 양단의 반도체 영역의 한 쪽을 에미터(E), 다른 쪽을 컬렉터(C), 중간의 반도체 영역을 베이스(B)라고 부르고 있다.

#### 5. 1 트랜지스터의 동작

NPN형 트랜지스터에 <그림 5.3>의 (b)와 같이 베이스 B와 에미터 E간에 순전압  $E_B$ (베이스 전압)를 가하면 PN 접합의 다이오드와 동일한 동작으로 에미터(P형)의 전자는 베이스(N형)를 향해서 이동하고 베이스의 정공은 에미터를 향해서 이동한다. 따라서 베이스에는 베이스 전류  $I_B$ 가 흐른다.

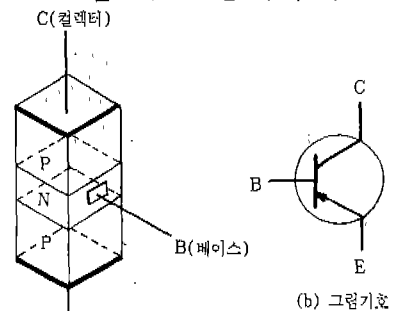
그리고 또 <그림 5.3>의 (c)와 같이 컬렉터 C와 에미터 E간에 전지를 접속하고 순전압  $E_C$ (컬렉터 전압)를 가하면 에미터로부터의 대부분의 전자는 베이스를 통과하여 컬렉터 영역의 전자와 함께 전원  $E_C$ 에 이동한다. 따라서 전류  $I_C$ (컬렉터 전류)가 전원  $E_C$ 에서 공급되어 트랜지스터에 흐른다.

또 베이스에 가하는 전압  $E_B$ 를 제거하면 베이스 전류가 흐르지 않게 되고 이에 수반하여 컬렉터 전류도 흐르지 않게 된다.



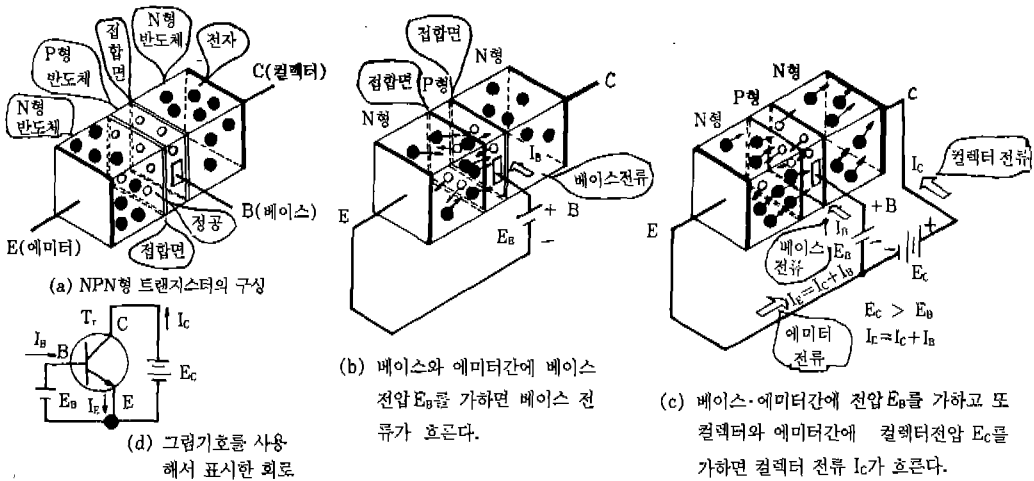
E(에미터)  
(a) 구성

<그림 5.1> NPN형 트랜지스터



E(에미터)  
(a) 구성

<그림 5.2> PNP형 트랜지스터



<그림 5.3> 트랜지스터의 동작원리

이와 같이 베이스 전압  $E_B$ 를 가하면 에미터-베이스 접합면에 대해서 순방향 전압이기 때문에 에미터 영역의 다수 캐리어인 전자는 베이스측 정전압  $E_{BE}$ 에 끌리어 계속해서 베이스 영역에 들어간다.

베이스 영역에 들어간 이들 전자는 그 일부의 전자가 베이스 영역의 다수 캐리어인 정공과 결합해서 중화되어 소멸된다.

그러나 베이스층은 상당히 폭이 좁고 또 불순물 농도가 낮게 되어 있기 때문에 에미터에서 진입해 온 전자중 정공과 결합되어 중화되는 것은 수가 적고 이들 전자의 95~99.9% 정도의 것은 계속해서 컬렉터측에 밀려 베이스-컬렉터 접합면에 도달한다.

컬렉터 영역의 다수 캐리어인 전자는 컬렉터-에미터 전압  $E_{CE}$ 의 정전압에 끌리고 있으며, 베이스에서 컬렉터 접합면에 밀리고 있는 전자는 컬렉터 영역의 전자와 함께 컬렉터 전압  $E_{CB}$ 에 끌리어 이동한다.

한편, 이 상태의 트랜지스터 내에서의 캐리어 이동에 의해 각 영역내의 정공과 전자가 부족하다. 그러나 이들 부족된 캐리어인 정공이나 전자는 각각의 전원  $E_{BE}$  및  $E_{CE}$ 에서 보급된다. 그 결과 트랜지스터의 각 전극에는 에미터 전류  $I_E$ , 베이스 전류  $I_B$  및

컬렉터 전류  $I_C$ 가 연속해서 흐르게 된다. 이들 전류  $I_E, I_B, I_C$  간에는 다음과 같은 관계가 있다.

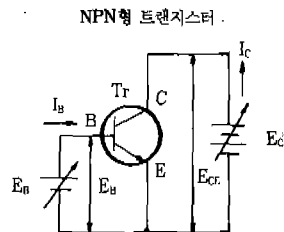
$$I_E = I_B + I_C$$

위식 중에서 베이스 전류  $I_B$ 는 에미터 전류의 0.5~수% 정도이므로  $I_E \approx I_C$ 라고 생각하는 일이 많다.

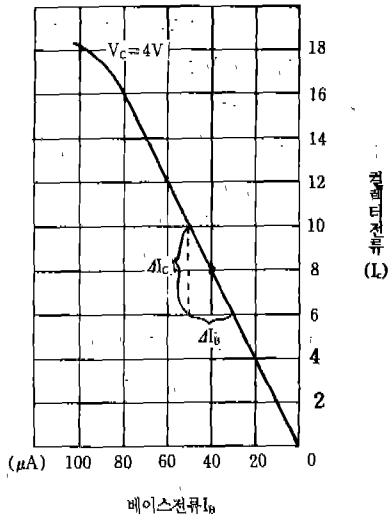
### 5. 2 트랜지스터의 특성

<그림 5.4>에 나타내는 트랜지스터 회로의 전원  $E_{CE}$  및  $E_{BE}$  어느 하나의 전압 또는 전류의 값을 변화시키면 각 영역에 흐르는 전류의 값도 변화한다.

예를 들면 컬렉터 전압  $E_{CE}$ 를 일정하게 유지하면서 베이스 전압  $E_{BE}$ 의 값을 바꾸어 베이스 전류  $I_B$ 의 값을 변화시키면 컬렉터 전류  $I_C$  및 에미터 전류  $I_E$ 의 값은 함께 변화한다.



<그림 5.4> 트랜지스터 회로



<그림 5.5>  $I_B-I_C$  정특성 곡선

이 경우 베이스 전류  $I_B$ 의 변화에 대한 컬렉터 전류  $I_C$  값의 변화를 표시하는 특성을  $I_B-I_C$  정특성 곡선이라고 하고 있다.

<그림 5.5>에 이  $I_B-I_C$  정특성 곡선의 일례를 나타낸다.

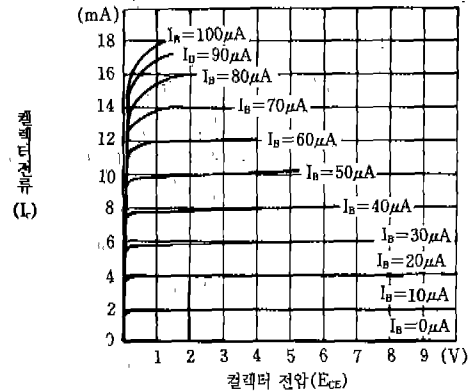
이 곡선을 사용해서 베이스 전류  $I_B$ 의 변화분에 대한 컬렉터 전류  $I_C$ 의 변화분 비율을 조사해 보면 다음과 같다.

우선  $I_B-I_C$  특성곡선의 직선부 중심인 베이스 전류  $I_B$ 의 값이  $40\mu A$ 를 중심으로 해서 베이스 전류  $I_B$ 가  $\Delta I_B$ 만큼 변화했을 때의 컬렉터 전류  $I_C$ 의 변화량  $\Delta I_C$ 를 보면

$$\frac{\Delta I_C}{\Delta I_B} = \frac{10-6(\text{mA})}{50-30(\mu A)} = \frac{4 \times 10^{-3}(\text{A})}{20 \times 10^{-6}(\text{A})} = 200\text{배}$$

가 된다. 따라서 베이스 전류  $I_B$  값의 약간의 변화에 의해 컬렉터 전류  $I_C$ 의 값이 크게 변화하는 것을 알 수 있다.

이 경우, 다음 식에 표시하는  $\beta$  또는  $h_{fe}$ 를 트랜지스터의 전류증폭률이라고 하고 트랜지스터의 특성을 표시하고 있다.



<그림 5.6>  $E_{CE}-I_C$  정특성 곡선

$$\frac{\Delta I_C}{\Delta I_B} = h_{fe} = \beta$$

이것에 비해서

$$\frac{I_C}{I_B} = h_{FE}$$

를 직류 전류증폭률이라고 하며, 트랜지스터에 가하는 전압이나 전류의 계산을 할 때 사용되고 있다.

또, <그림 5.6>에 나타내는 곡선은 각 베이스 전류  $I_B$ 값에 대해서 컬렉터 전압  $E_{CE}$ 와 컬렉터 전류  $I_C$ 가 어떠한 관계로 되어 있는가를 표시하는 곡선으로, 이것을  $E_{CE}-I_C$  정특성 곡선 또는 출력특성이라고 하고 있다.

이 특성곡선을 보면 베이스 전류  $I_B$ 의 값이 일정하면 컬렉터 전압  $E_{CE}$ 의 값을 변화시키더라도 컬렉터 전류  $I_C$ 의 값은 거의 변화하지 않는 것을 알 수 있다.

### 5.3 트랜지스터 증폭회로

증폭회로는 작은 증폭의 입력(전압, 전류 등)을 증폭회로에 가했을 때 이 입력에 비례한 큰 진폭의 신호를 출력으로서 끄집어 낼 수 있는 회로를 증폭회로라고 하고 있다.

이 중에서 전류의 진폭 확대를 목적으로 한 것을 전류증폭회로, 전압의 진폭 확대를 목적으로 한 것을 전압증폭회로라고 호칭하고 있다. 그리고 저주파의 교류 증폭에 사용되는 회로를 저주파 증폭회로,

고주파의 교류 증폭에 사용되는 회로를 고주파 증폭 회로라고 한다.

트랜지스터 증폭회로의 원리를 들면 <그림 5.7>과 같이 된다. 이 그림의 (a)는 직류증폭회로로서, 베이스 전류  $I_B$ 를 흘리면 컬렉터측에  $I_B$ 가  $h_{FE}$ 배로 증폭된 컬렉터 전류  $I_C$ 가 흐른다.

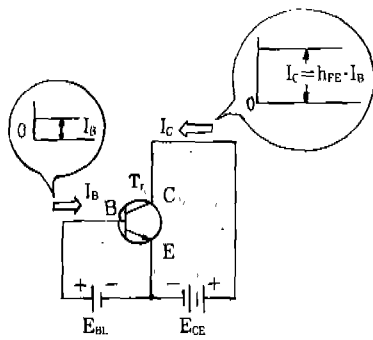
<그림 5.7>의 (b)는 베이스 전압  $E_{BE}$  대신 교류 입력 신호전압  $V_i$ 를 직접 베이스에 가하면 입력 교류신호전압  $V_i$ 가 트랜지스터의 베이스-에미터 간에서 순방향향이 되는 정의 반주기만큼 베이스 전류  $i_b$ 가 흐른다.

따라서 컬렉터측에도  $h_{fe} \cdot i_b$ 배된 컬렉터 전류  $i_c$ 가 베이스 전류  $i_b$ 가 흐르는 반주기만큼 흐른다. 즉, 이 경우에는 교류입력전압  $V_i$ 의 정의 반주기만 밖에 증폭작용이 행하여지지 않는다.

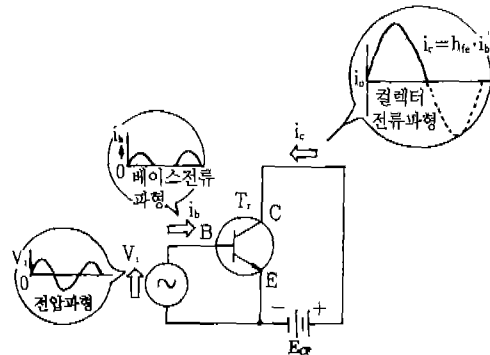
따라서 교류입력신호  $V_i$ 의 전체 주기를 충실하게 증폭하려면 어떻게 하면 될 것인가.

이것은 <그림 5.7>의 (c)에 나타내듯이 베이스-에미터 간에 베이스 직류전압  $E_{BE}(E_{BE} > V_i)$ 를 가하면 된다.

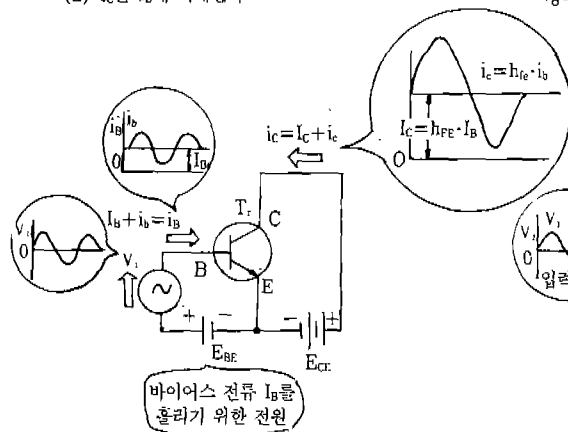
이와 같이 베이스 전압  $E_{BE}$ 를 가하면 베이스 전압  $E_{BE}$ 에 의해 항상 직류 베이스전류  $I_B$ 가 흐르고 이것



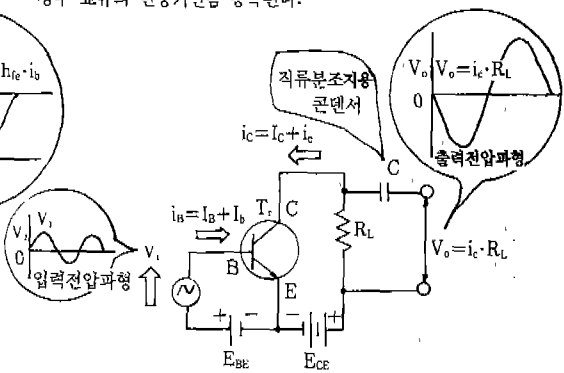
(a)  $I_C$ 는  $I_B$ 에 비해한다.



(b) 베이스-에미터간에 직접 교류전압  $V_i$ 를 가한 경우 교류의 반주기만큼 증폭된다.



(c) 베이스-에미터간에 직류전압  $E_{BE}$ 와 교류전압  $V_i$ 를 가하면 교류전압의 전체 주기에 걸쳐 증폭된다.



(d) 부하저항  $R_L$ 을 컬렉터회로에 접속하면 증폭된 전압을 인출할 수 있다.

<그림 5.7> 트랜지스터 증폭회로의 기본

에 입력신호  $i_b$ 를 겹쳐서 흘리면 입력신호전압  $V_i$ 가 부의 주기일 때도 베이스 전류  $I_b$ 의 값이 0이 되는 일은 없다.

따라서 컬렉터 전류  $i_c$ 도 직류 컬렉터 전류  $I_c$ 에 중첩되어 흐르게 되어 베이스 전류  $i_b$ 의 전체 주기를  $h_{fe}$ 배로 증폭할 수가 있다.

이와 같이 트랜지스터 증폭회로를 입력신호에 대해서 충실한 증폭을 하게 할 목적으로 입력신호 유무에 상관없이 항상 흘러두는 직류전류를 바이어스 전류라고 부른다.

다음에 <그림 5.7>의 (d)와 같이 컬렉터측에 부하저항  $R_L$ 을 접속하면 컬렉터 전류  $i_c$ 의 변화가 증폭된 출력전압  $v_o(v_i \cdot h_{fe})$ 을 얻을 수 있다.

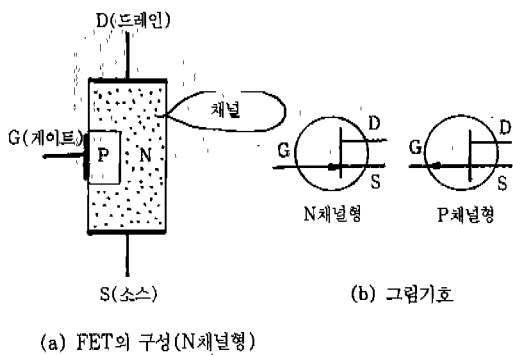
## 6. 전계효과 트랜지스터

앞에서 기술한 트랜지스터는 베이스 전류에 의해 컬렉터 전류의 값을 바꾸는 것이었다. 그러나 전계효과 트랜지스터(FET)는 전압에 의해 전류의 값을 바꾸는 것이다.

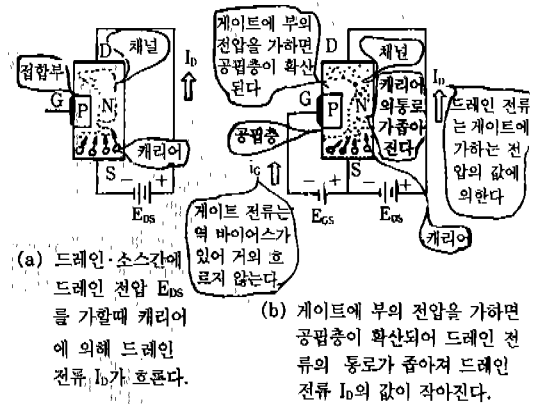
### 6.1 전계효과 트랜지스터의 동작

전계효과 트랜지스터의 구성은 <그림 6.1>과 같이 P형 반도체와 N형 반도체의 두 영역을 가지는 결정체이다. 이것에 소스(S), 드레인(D) 및 게이트(G)의 3개의 전극을 가지고 있다.

다음에 전계효과 트랜지스터의 동작인데, <그림



<그림 6.1> 전계효과 트랜지스터



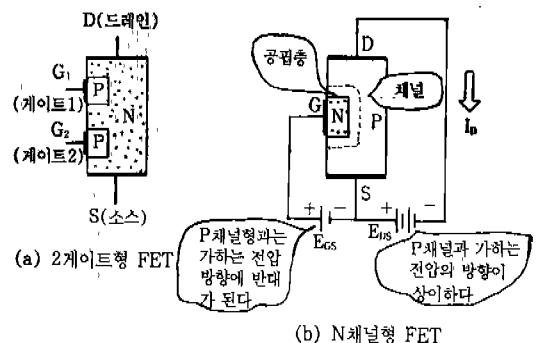
<그림 6.2> 전계효과 트랜지스터의 동작

6.2>와 같이 드레인 D와 소스 S간에 드레인 전압  $E_D$ 를 가하면 드레인 전류  $I_D$ 가 소스 S로부터 전계효과 트랜지스터를 통해서 드레인 D에 흐른다.

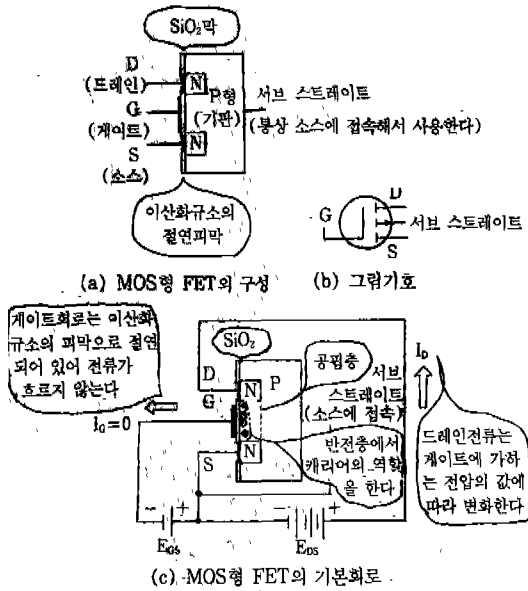
한편, 게이트 G와 소스 S간에 PN 접합에 대해서 역전압  $E_G$ (게이트 전압)가 가해지고 있어 접합면 부근에는 전계를 받아 공핍층이 확대하기 때문에 저항률이 높은 부분이 생기고 있다.

따라서 드레인 전류  $I_D$ 는 게이트 전압  $E_G$ 의 영향을 받게 되어 게이트 전압  $E_G$ 의 값에 의해 드레인 전류  $I_D$ 의 값을 변화시킬 수가 있다.

이 경우 P형 반도체내의 드레인 전류  $I_D$ 의 통로를 채널이라 하고 있다. 또 전계효과 트랜지스터에는 <그림 6.3>과 같이 2개의 게이트 전극을 갖는 쌍게이트형의 것과 채널이 N형 반도체인 것이 있다.



<그림 6.3> 2게이트형 FET 및 N채널형



<그림 6.4> 절연게이트형 전계효과 트랜지스터

이 밖에 <그림 6.4>에 표시하는 절연 게이트형 (MOS형)이라고 하는 것이 있다. 절연 게이트형 FET는 P형 또는 N형의 실리콘 기판 표면에 절연성이 높은 이산화 실리콘(SiO<sub>2</sub>)막을 형성시키고 일부의 산화막을 제거하여 N형 또는 P형의 불순물을 확

산시켜 소스 및 드레인 전극을 만든다.

한편 소스 S와 드레인 D간에 산화막을 두고 게이트 전극 G를 설치한 구조로 되어 있다.

<그림 6.4>의 (a)는 기판에 P형 반도체를 사용한 N채널형이라고 불리는 절연 게이트형 전계효과 트랜지스터이다.

지금 그림에서 표시한 방향으로 게이트 전압 E<sub>GS</sub>를 가하면 게이트에 가해지는 정전압에 의해 기판의 정공은 게이트에서 멀리되어 게이트 대향면에는 공핍층이 생긴다.

그리고 게이트 전압 E<sub>GS</sub>를 높게 하면 기판의 소수 캐리어인 자유전자가 기판 표면에 유도된다.

이것을 반전층이라고 하는데 절연 게이트형 FET에서는 이 반전층이 채널의 작용을 한다.

이것은 게이트 전압 E<sub>GS</sub>의 크기에 따라 반전층 자유전자의 수가 변화하기 때문에 소스 S와 드레인 D간의 저항이 변화하여 드레인 전류 I<sub>D</sub>를 게이트 전압 E<sub>GS</sub>에 의해 제어할 수 있다.

기판에 N형 반도체를 사용한 것을 P채널형이라고 하며, 이것은 게이트 전압 E<sub>GS</sub>를 부전압으로 하여 반전층에 정공을 유도시킴으로써 N채널형과 동일한 작용을 시킬 수가 있다. <다음호에 계속...>

# 7월은 회비납부 완료의 달