

## RTP로 N<sub>2</sub>O 분위기에서 제조한 Oxynitride Gate 절연체의 물질적 전기적 특성

박진성 · 이우성 · 심태언 · 이종길

삼성전자(주) 반도체 부문  
기반기술센타 연구4실

Material and Electrical Characteristics of Oxynitride Gate  
Dielectrics prepared in N<sub>2</sub>O ambient by Rapid Thermal Process

Jin Seong Park, Woo Sung Lee, Tea Earn Shim and Jong Gil Lee  
SEMICONDUCTOR BUSINESS  
SAMSUNG ELECTRONICS INDUSTRIES Co. Ltd.

San # 24 Nohgseo-Lee, Kihung-Eup, Young In-Gun, Kyung Ki-Do, KOREA

**초록** Si(100) 웨이퍼를 사용하여 RTP 장비에서 O<sub>2</sub>와 N<sub>2</sub>O 분위기에서 8nm의 oxynitride를 제조하였다. 기존의 로(furnace) 열산화막과 비교해서 oxynitride는 I - V, TDDB 특성이 우수하였고, flat-band voltage shift도 적었으며 BF<sub>2</sub> 이온 주입에 의한 봉소 투과 억제 특성도 우수하다. 유전상수는 oxynitride가 열산화막에 비해서 크다. Oxynitride는 순수한 SiO<sub>2</sub>와 유사하게 V > Φ<sub>0</sub> 구간에서 Fowler-Nordheim 터널링 특성을 나타낸다. SIMS, AES, 그리고 XPS 분석 결과 질소 pile-up이 SiO<sub>2</sub>/Si 계면에서 나타나고, 이것은 oxynitride 산화막 특성 향상과 깊은 관련이 있다.

**Abstract** Ultrathin(8nm) oxynitride (SiOxNy) film have been formed on Si(100) by rapid thermal processing(RTP) in O<sub>2</sub> and N<sub>2</sub>O as reactants. Compared with conventional furnace O<sub>2</sub> oxide, the oxynitride dielectrics shows better characteristics of I - V and TDDB, and less flat-band voltage shift. The oxynitride has a behavior of Fowler-Nordheim tunneling in the region of V > Φ<sub>0</sub>, simialr to pure SiO<sub>2</sub> oxide. The relative dielectric constant of oxynitride is higher than that of conventional pure oxide. Excellent diffusion barrier property to dopant(BF<sub>2</sub>) is also observed. Nitrogen depth profiles by SIMS, AES, and XPS show nitrogen pile-up at SiO<sub>2</sub>/Si interface, which can explain the improved properties of oxynitride dielectrics.

### 1. 서 론

VLSI의 EPROM, EEPROM, 그리고 MOSFET과 같은 제품의 고집적화에 따라 극박막화된 SiO<sub>2</sub> 막이 요구되고 있다.<sup>1,2)</sup> 게이트 절연 물질은 누설전류가 작고, 유전특성이 우수하면서 충분한 신뢰성을 가져야 하는 것이 필수적이다. 소자의 집적도가 증가하면서 게이트 절연물인 SiO<sub>2</sub>의 두께도 상당히 감소하여 절연막에 높은 전계가 인가되고, 또 절연파괴까지 야기할 수 있는 강한 전계가 걸릴 가능성도 증가하므로써 산화막의 열화 및 절

연 파괴의 가능성은 증가하고 있다.

MOSFET에 있어서는 소자 집적도가 증가하면서 야기되는 문제 중의 하나인 punch through 특성 향상을 위해 기존의 n-type의 단일 전극(single gate electrode) 대신 n-MOS에서는 종래의 n-type 전극을, p-MOS에서는 n-type 대신 p-type의 전극(electrode)를 채택하는 이중게이트(dual gate) 형태의 트랜지스터를 이용한 소자개발이 진행되고 있다.<sup>3)</sup> p-type 전극을 제조하기 위해서는 다결정 실리콘(poly silicon) 게이트에 "B"이나 "BF<sub>2</sub>"를 이온 주입하여 제조하는데 주입한 봉소 성분

이 산화막을 통해 쉽게 투과되어 소자 특성이 불안정하게 된다.

이러한 극박막화된 산화막의 열화 방지와 함께 이중제이트 소자 특성 안정화를 위한 봉소 투과 억제 공정개발, 신물질 개발 등의 다양한 연구가 현재 진행되고 있다.<sup>3, 4)</sup> 이들 연구 중 기존의  $\text{SiO}_2$  물질과 유사하면서 수% 질소 성분만을 더 포함하고 있는 oxynitride ( $\text{SiOxNy}$ ) 물질이 위의 두 가지 가능성을 동시에 충족할 수 있는 물질로 알려져 있다.<sup>4)</sup> 현재까지 oxynitride 물질이 10% 이하의 질소 성분이 포함되어 있고 이에 따라 트랜지스터 특성이 향상되었다는 보고는 다수 있지만 신뢰성 향상 원인과 관련된 연구는 미흡했다.

따라서 본 논문은 RTP 장비를 이용하여 이제까지 널리 사용되었던  $\text{NH}_3$  대신  $\text{N}_2\text{O}$  기체로 oxynitride를 제조하였고, 물질 특성은 TEM(transmission electron microscopy), AES (Auger electron spectroscopy), XPS(x-ray photoelectron spectroscopy or ESCA), 그리고 SIMS(secondry ion mass spectroscopy)를 사용하여 관찰했으며, 전기적 특성은 C-V, I-V 및 TDDB(time dependent dielectric breakdown)를 측정하여 산화막 신뢰성 향상 원인을 추적하였다.

## 2. 실험장치 및 실험방법

비저항이 10 ohm · cm인 (100) p-type의 실리콘 웨이퍼를 사용하였다.

SIMS, XPS 등의 물성 분석용 시편은 bare wafer에 산화막 전처리 세정(pre-cleaning)을 실시한 후 뜨(furnace) 및 RTP 장비를 사용하여  $\text{O}_2$  혹은  $\text{N}_2\text{O}$ 를 조합하여 8nm의 산화막을 성장시켰고 이들 시편 제조공정을 표1에 요약했다. 전기적 성질을 측정하기 위해서는 일반 DRAM 공정을 도입하여 산화막 성장 전까지의 공정을 진행한 것에 전처리 세정 실시 후 역시 표1에 준해서 산화막을 성장시키고 200 nm의 poly-Si 증착과  $\text{POCl}_3$ , 침적(or  $\text{BF}_2$  이온주입) 후 일부는 poly-제이트 구조로, 나머지는 MOS 커패시터 구조로 시편을 제작하였다.

질소함량 및 존재 위치를 측정하기 위해 SIMS와 AES를 사용하여 depth profile을 측정하였고, 역시 질소의 농도, 위치 및 결합에

Table 1. Preparation sequences.

	PROCESS CONDITIONS
FO	FUTNACE 900°C $\text{O}_2$ 8 nm
RTO	RTP 1100°C $\text{O}_2$ 8 nm
RTN	RTP 1200°C $\text{N}_2\text{O}$ 8 nm
RTON	RTP 1100°C $\text{O}_2$ 4nm + RTP 1200°C $\text{N}_2\text{O}$ 4nm

너지를 XPS를 이용하여 시편과 분석기 (analyser)가 이루는 각도를 10°에서부터 90° 까지 조절하여 분석 깊이를 변화 시키는 ARXPS(angle resolved x-ray spectroscopy) 방법으로 분석 하였다. 시편의 두께는 커패시턴스와 TEM으로 구하여 비교 하였다.

C-V 특성은 LCR 미터기로 10kHz에서 측정하였다. I-V 특성은 측정시 전압을 0.2볼트 씩 증가시키며 각 구간에서의 유지 시간은 0.2초로 하는 전압증가(voltage ramping) 방법으로 측정하였고, 산화막 신뢰성은 125°C /1kHz, 6MV/cm의 AC TDDB로써 비교 하였다.

## 3. 결과 및 고찰

Fig.1.은 RTP 내 산화막 성장 분위기를  $\text{N}_2\text{O}$ 만으로 각각 8nm의 산화막을 성장시킨 시편(RTN)과  $\text{O}_2$  상태에서 약 4nm의 산화막을 성장시킨후  $\text{N}_2\text{O}$  분위기에서 4 nm를 in-situ 조건으로 성장시킨 시편(RTON), 그리고 수평로(horizontal furnace)에서  $\text{O}_2$ 로 역시 8nm를 성장시킨 시편(FO)의 산화막내 질소 함량을 SIMS로 분석한 것이다. FO의  $\text{O}_2$  분위기에서 성장시킨 시편과 비교해서 RTP  $\text{N}_2\text{O}$  및  $\text{O}_2+\text{N}_2\text{O}$  분위기에서 성장시킨 시편의 질소 함량이 약 100배 정도 높고,  $\text{N}_2\text{O}$ 만을 처리한 시편이 약간 더 함량이 많은 것을 알 수 있다.

AES를 이용한 각 산화막의 깊이에 따른 질소함량을 Fig.2.에 도시했다. Fig.2. (a)는 RTP  $\text{O}_2+\text{N}_2\text{O}$  분위기에서 제조한 시편의 Si, O, 그리고 N 모두를 depth profile로 나타낸 것이고, (b)는 RTN, RTON, 그리고 FO에 대해서  $\text{SiO}_2/\text{Si}$  계면 부근을 확대한 것이다. 역시 Fig.1.과 비슷한 결과를 확인할 수 있어  $\text{O}_2$ 만으로 산화막을 성장 시킨 것은 질소 성분이 검출되지 않은데 비해서  $\text{N}_2\text{O}$ 와  $\text{O}_2+\text{N}_2\text{O}$ 로 성

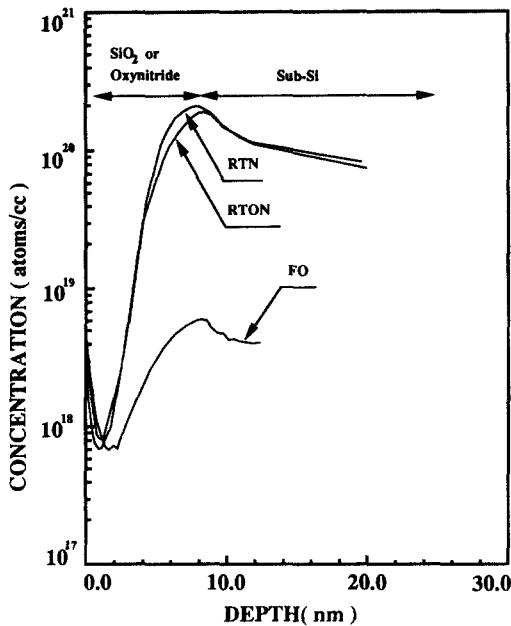


Fig.1. SIMS depth profile for silicon oxide and oxynitride.

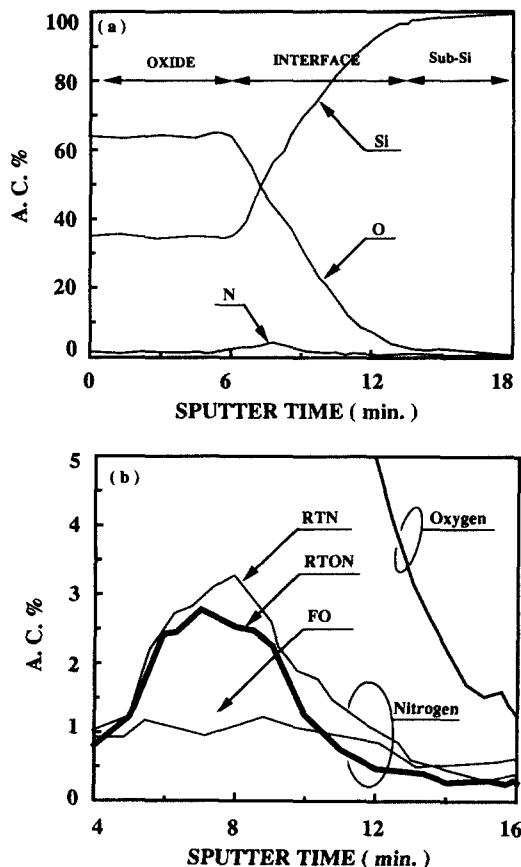


Fig.2. AES depth profile for oxynitride.

장시킨 시편이 약 3wt% 정도가 검출되었으며, N<sub>2</sub>O 경우가 약간 많은 것을 알 수 있다. 질소가 주로 존재하는 부위는 산화막과 실리콘 기판의 계면임을 확인 할 수 있다. RTP O<sub>2</sub> 만으로 성장시킨 산화막(RTO)의 질소 성분에 대한 SIMS와 AES 분석 결과도 FO와 유사한 결과를 보였다.

Fig.3은 XPS를 이용한 방법을 나타낸 것으로 (a)는 일반적인 분석시의 시편 배치 상태로 분석기 축과 시편 표면이 수직인 상태에서 분석하는 것을 도식화한 것이고, (b)는 시편 두께가 극히 얇은 10 nm 이하인 경우에만 적용이 가능한 각분해 XPS(ARXPS)의 분석 원리를 도시한 것으로 광전자의 탈출 깊이는 일정하므로 시편을 회절시켜 분석기와 시편 표면의 각을 변화 시키므로써 분석 깊이를 조절할 수 있다.<sup>5)</sup>

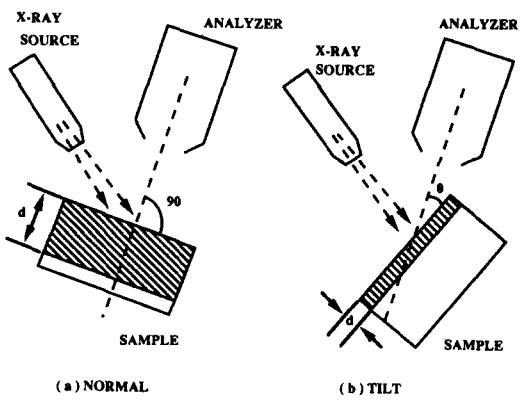


Fig.3. Principle of angle resolved x-ray photoelectron spectroscopy.

Fig.4는 시편 표면과 분석기가 이루는 각에 따른 Si 2p와 N 1s 피크의 위치 및 강도(intensity)를 도시한 것이다. Fig.4. (a)에서 결합에너지가 약 103.4 eV인 피크는 SiO<sub>2</sub> 결합의 Si(or Si-O) 피크를, 약 99.1 eV 피크는 실리콘 기판의 Si(or Si-Si)를 의미한다. 시편 표면과 분석기 사이의 각도 감소로 실리콘 기판의 피크가 작아지는 것은 각 감소로 분석 깊이가 감소해서 약 40° 이하의 각을 이루게 되면 SiO<sub>2</sub> 층 중에서도 표면에 가까운 쪽만 분석기에 의해 분석이 되고, SiO<sub>2</sub> 층 아래쪽

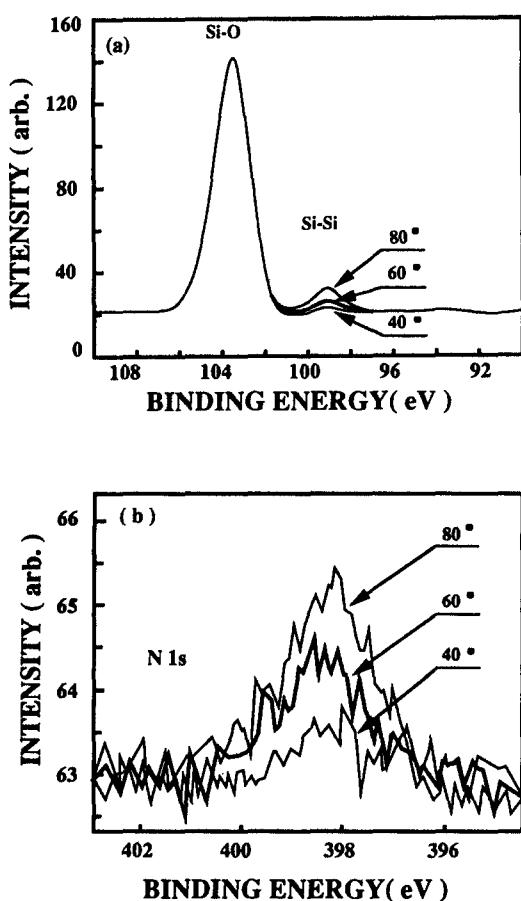


Fig.4. (a) Si 2p and (b) nitrogen ls spectra for oxynitride(RTON) as a function of photoelectron take-off angle.

혹은  $\text{SiO}_2/\text{Si}$  계면, 그리고 실리콘 기판은 광 전자가 산란되어 분석기에 도달되지 않아서 분석이 되지 않는 것을 의미한다. Fig.4. (b)는 N 1s 피크 강도 변화를 각도 변화에 따라 도시한 것으로 80°일 경우에 비해서 40°경우는 강도가 약 절반정도 감소해서 거의 잡음 (noise) 수준으로 감소하고 있다. 주 피크는 약 398.3 eV의 위치에서 존재한다.

AES와 ARXPS 분석으로부터 질소 성분이 표면 쪽에는 거의 없고  $\text{SiO}_2$ 와 실리콘기판 사이 혹은 계면에 주로 분포하므로  $\text{SiO}_2$ 층 전부가 소량의 질소 성분이 균일하게 분포하는 oxynitride( $\text{SiO}_x\text{Ny}$ )의 균일한 단일 층으로 이루어 진것이 아니라  $\text{SiO}_2$ 와 실리콘 기판 사이

에 질소 성분이 모여 있는 oxynitride 층이 있어 전체적으로  $\text{SiO}_2/\text{oxynitride}/\text{Si}$ 의 구조를 갖는다고 할 수 있다. 질소가 계면 부근에 집중적으로 모이는 이유는 계면이 Si 과잉으로 산소와 미반응한 Si 들이 질소와 용이하게 반응한 결과로 추정 된다.

Fig.5. 는 poly-Si/ $\text{SiO}_2$ (or oxynitride)/Si의 커페시터 구조를 갖는 시편의 질소 함량과 봉소 확산 정도를 비교한 SIMS 결과이다. 순수한  $\text{SiO}_2$  막은 질소가 거의 검출되지 않지만  $\text{N}_2\text{O}$  산화막 경우는 약 100배 정도 높게 나타났고,  $\text{BF}_2$ 를 30KeV, 3E15 atoms/cm<sup>2</sup>로 이온 주입하여 주입깊이( $R_p$ )가 20nm 미만이 되도록 한 후 900°C/30min. 열처리 후의 봉소 투과성을 비교한 것으로  $\text{N}_2\text{O}$  산화 경우가 작게 나타나 oxynitride의 봉소 투과 억제 효과를 확인할 수 있다. 이것은 oxynitride 층의 봉소에 대한 확산 억제(diffusion barrier) 역할에 기인한 것이다. 이러한 봉소 투과 억제는 질소와 봉소가 반응해서 새로운 화합물을 만들거나 질소를 포함 혹은 결합한 산화막이 봉소의 투과 통로를 차단하는 것으로 추정할 수 있다.

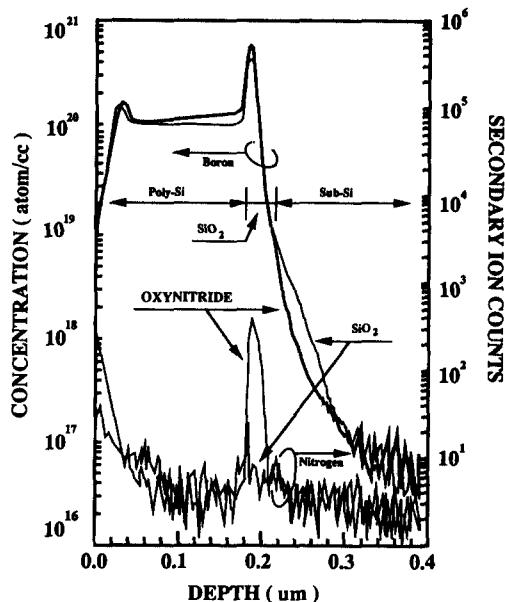


Fig.5. SIMS depth profile for boron and nitrogen in poly-Si/ $\text{SiO}_2$ (or oxynitride)/Si structure

실리콘 산화물(SiO<sub>2</sub>)에 전계를 가했을 때 산화막의 전체 전류 성분은 1) 가해준 전계에 의해 산화막 주위 전하가 이동해서 마치 전류가 흐르는 것처럼 나타나는 변위 전류, 2) 충분히 높은 에너지를 갖는 전자가 음극과 산화막간의 전위 장벽을 넘어 터널링 되어 나타나는 Fowler-Nordheim 터널링 전류, 그리고 3) F-N 터널링에 의해 이동하는 전자가 격자 원자들과 충돌하는 충격 이온화에 의해 발생한 전하 이동의 충격이온화 전류로 이루어 진다. 저전계 상태에서는 변위 전류가 지배적이지만 일정전계 이상( $V/\Phi_0$ )에서는 F-N 터널링과 함께 충격 이온화 전류가 지배적으로 이들 두 성분은 거의 동시에 발생해서 일반적으로 두 성분을 F-N 터널링 전류라고 한다. 실리콘 산화막의 파괴 현상은 F-N 터널링에 의해 산화막내로 터널링된 전자가 전자-정공 쌍을 발생시키는 충격 이온화에 의해 생성된 정공이 음극 쪽으로 이동하여 산화막 표면 부근에 트래핑 되어 전계를 더욱 증가 시키고, 따라서 충격이온화가 가속되어 나타나는 정공 트래핑에 의한 파괴현상으로 설명된다.<sup>6)</sup>

$V/\Phi_0$ (metal/oxide barrier height)인 조건에서 일반적인 SiO<sub>2</sub>의 누설전류는 터널링 기구로 설명되고 F-N 터널링 전류는 식(1)로 표현된다.<sup>6)</sup>

$$J = \frac{q^2}{8\pi h} \frac{V^2}{s^2 \Phi_0} \exp\left(-\frac{2}{3} \frac{\alpha^* s \Phi_0^{2/3}}{V}\right) \\ = A E_{ox}^2 \exp(-B/E_{ox}) \quad (1)$$

$$\text{여기서, } \alpha^* = \alpha \left(\frac{m^*}{m_0}\right), \alpha = \frac{2(2m_0 q)^{1/2}}{h}$$

$q$  : electronic charge,

$s$  : oxide thickness,

$m^*$  : effective mass of an electron

$h$  : Plank's constant

$X_n$  :  $h/2\pi$ (Reduced Plank's constant)

$V$  : voltage

$\Phi_0$  : metal/oxide barrier height,

$m_0$  : mass of an electron at rest,

$E$  : electric field,

$$A = \frac{q^2}{8\pi h} \frac{1}{\Phi_0} \quad B = \frac{2}{3} \alpha^* \Phi_0^{2/3}$$

Fig.6은 F-N 터널링 구간에서 전압 증가에 따른 전류 변화를 식(1)을 정리하여 1/

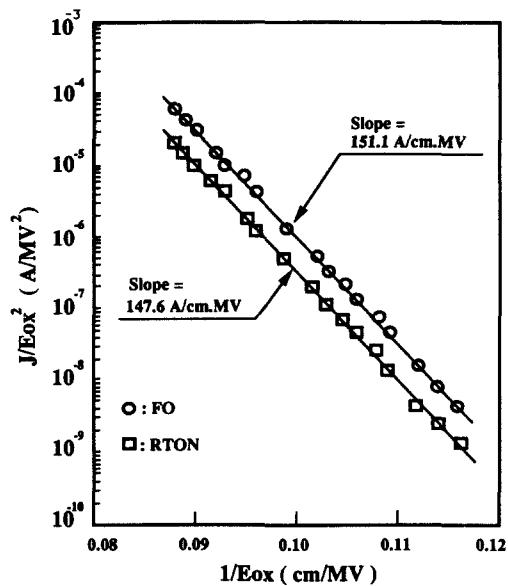


Fig. 6. Tunnel current flowing through oxide.

$E_{ox}$ 와  $\log(J/E_{ox}^2)$  관계로 나타낸 것이다. 기울기 즉 B 값이 FO 경우에는  $151.1 \text{ A}/\text{cmMV}$ 이고 RTP의 O<sub>2</sub>와 N<sub>2</sub>O를 연속 적용한 RTON 경우는  $147.6 \text{ A}/\text{cmMV}$ 를 나타내고 있으며 전류밀도는 RTON 경우가 작다. FO와 RTON 모두  $1/E_{ox}$ 와  $\log(J/E_{ox}^2)$ 의 비례 관계를 만족, 즉 식(1)을 만족하므로 F-N 터널링 기구에 의해 전도가 일어난다고 할 수 있다.

Fig.7은 Fig.5와 동일한 구조의 p-MOS 시편을 10 kHz로 측정한 C-V plot을 비교한 것이다. N<sub>2</sub>O 산화막 경우가 flat band voltage shift가 적고 accumulation 상태에서의 커페시턴스 값은 차이가 없지만 depletion 상태에서는 그 값이 작다. 이것은 C-V 특성이 도편트 농도 의존성을 갖기 때문에 기인한 것으로 산화막을 통한 붕소투과가 원인이라고 해석할 수 있다.

Fig.8은 전하 주입 후의 flat band voltage shift를 전하량에 따라 비교한 것으로 역시 oxynitride가 변화폭이 적어 산화막내에 트래핑 되는 음전하가 적다는 것을 알 수 있다. 즉 oxynitride 막이 flat-band shift로 표현되는 트랩 센터가 적다.

표2.는 제조한 산화막의 두께를 커페시턴

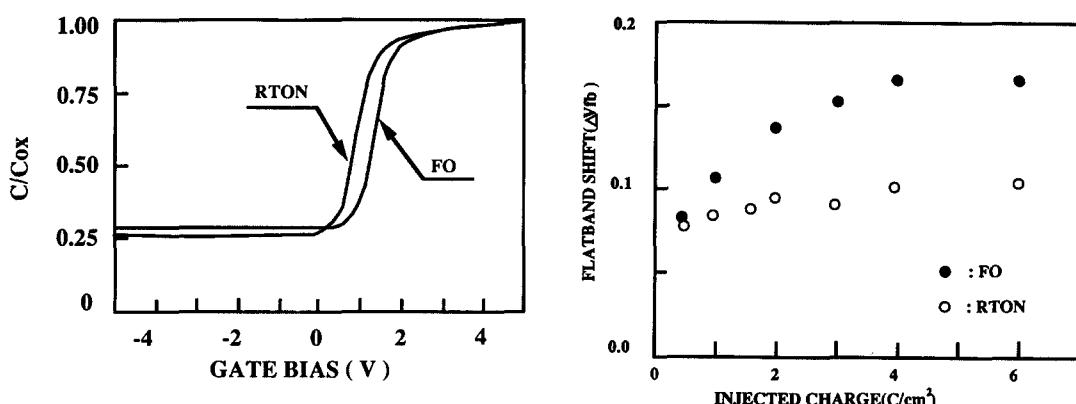


Fig.7. C-V characteristics for oxynitride and furnace oxide.

Fig.8. Flat-band voltage shift with injected charge.

Table 2. Dielectric constant with oxide growing method.

	Toxeq. by C-V (nm)	Tox by TEM (nm)	DIELECTRIC CONSTANT ( $\epsilon$ )
FO	7.4	7.4	3.9
RTO+RTN	8.2	8.7	4.12

스 모듈을 이용하여 커패시턴스를 전하 축적 ( $C_{max}$ ) 상태에서 측정하여 유전상수를  $SiO_2$ 의 3.9로 하여 계산한 등가 산화막 두께 ( $Tox_{eq.}$ )와 실제 TEM으로 관찰한 산화막 두께로부터 계산한 유전상수 값을 비교 했다.  $N_2O$  산화를 진행한 산화막의 유전상수 값이 약 0.2정도 증가 했다. 즉 산화막을 등가 두께가 같도록 제조하면 유전 상수 값이  $N_2O$  산화막이 더커서  $O_2$  성장 경우보다 실제 두께는 두 배다.

Fig.9.는 다정질 실리콘 구조의 전류-전압에 따른 절연파괴 분포를 도시한 것이다. 초기 불량 관점에서는  $N_2O$  만으로 성장시킨 RTN이 우수하나 전체 절연파괴 분포에서는  $O_2+N_2O$ 의 RTON이 가장 고전계 쪽으로 치우쳐 특성이 우수하다. RTN이 초기 불량이

적음에도 불구하고 10MV/cm 이상에서 급격하게 불량이 증가하는 것은  $N_2O$  기체만으로 한번에 성장시킨 산화막은 실리콘 기판과의 계면 평탄도가 열등해져서 국부적인 전계 집중이 발생한 때문으로 보고 되고 있다.<sup>7)</sup> Fig.10.은 125°C/1kHz, 6 MV/cm의 전압 인가(voltage stress) 방식의 AC TDDDB의 절연파괴 특성을 비교한 것으로 약 100초의 불량을 기준으로 FO, RTN, RTO, 그리고 RTON 순으로 특성이 우수함을 알 수 있다. RTON 막질의 불량율이 가장 적은 이유는 초기의  $O_2$  기체에 의한 균일한 열산화막과 두번째의  $N_2O$  산화시의 질소 유입에 의한 트랩 센터 감소, 그리고 실제 두께 증가에 의한 전계 저하 등이 복합된 결과이다.

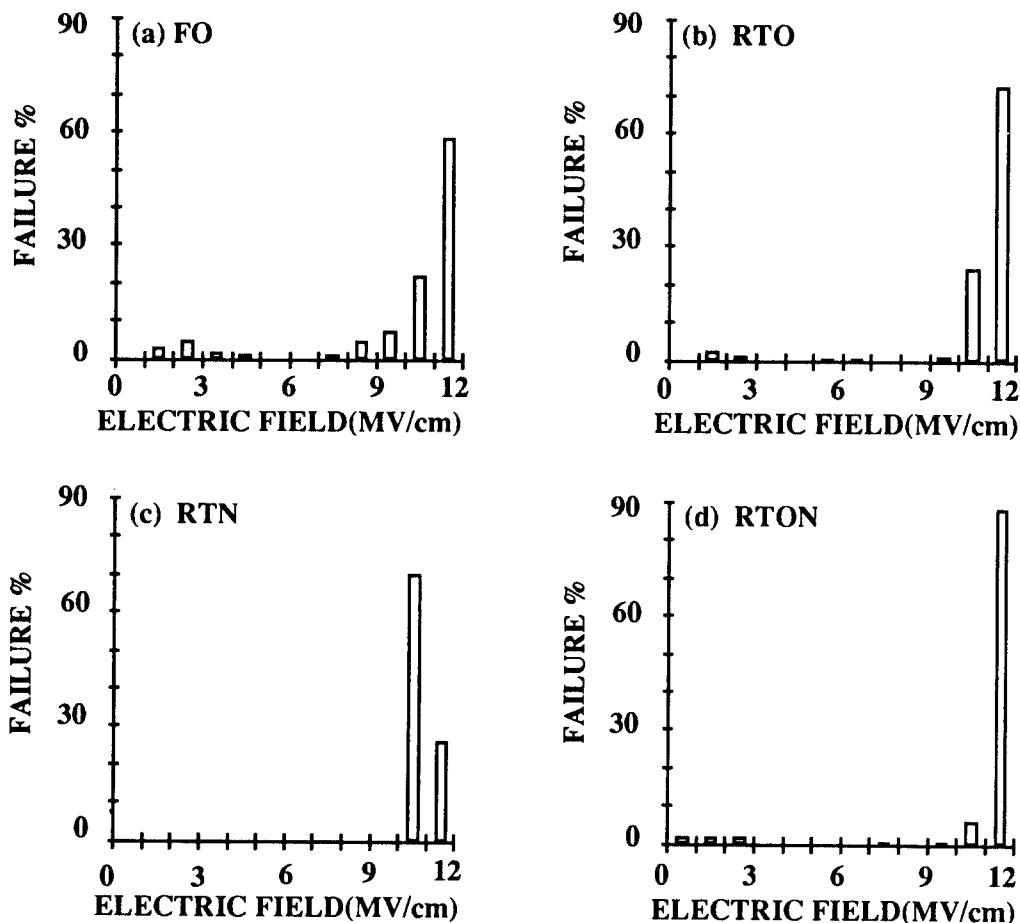


Fig. 9. Distribution of dielectric breakdown with electric field for furnace oxide and RTP oxides.

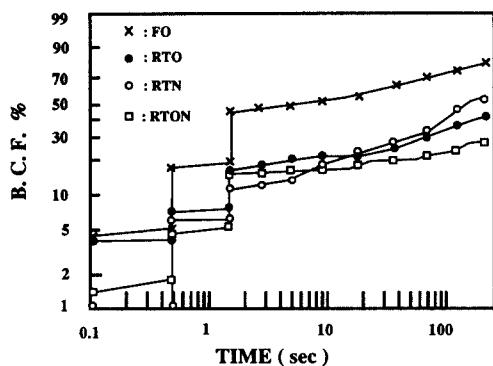


Fig. 10. Time dependent dielectric breakdown failure with stress time.

#### 4. 결 론

Si(100) 웨이퍼를 사용하여 극박막 산화막 8nm를 로와 RTP 장비에서 O<sub>2</sub> 혹은 N<sub>2</sub>O 분위기에서 제조한 순수한 산화막과 oxynitride 특성은 다음과 같다.

N<sub>2</sub>O로 제조한 산화막의 질소 분포는 전체 산화막 내에 균일하게 존재하는 것이 아니고 SiO<sub>2</sub>/Si 계면에 대부분이 존재하며 이들의 양은 순수한 O<sub>2</sub> 산화막과 비교해서 약 100배 정도 많고, O<sub>2</sub>+N<sub>2</sub>O의 RTON 보다는 N<sub>2</sub>O만으로 성장시킨 RTN이 약간 많다. 실리콘 기판에 N<sub>2</sub>O로 성장시킨 산화막의 구조는 질소

가 산화막과 기판 사이에 모여 있어  $\text{SiO}_2/\text{oxynitride/Si}$ 의 구조를 이루고 이때의 N 1s 광전자가 갖는 결합에너지의 주 피크는 398.3 eV 정도이다.

붕소 투과 억제 효과는  $\text{N}_2\text{O}$  기체를 사용해 제조한 산화막이 양호하고 이것은 oxynitride 층이 붕소의 확산억제 막으로 작용한 결과이다.

유전상수는 oxynitride가 순수한 산화막에 비해서 크다. 터널링이 일어나는  $V > \phi_0$  구간에서  $\text{N}_2\text{O}$  산화막의 전도기구는 순수한  $\text{O}_2$  산화막과 같은 Fowler-Nordheim 터널링이 지배적이다. 산화막의 flat-band shift는  $\text{N}_2\text{O}$  기체를 사용해 제조한 oxynitride 산화막이 적어 트랩 센터가 적다. I-V. TDDB 특성은  $\text{O}_2 + \text{N}_2\text{O}$ 로 제조한 산화막 특성이 가장 양호하다. 이것은 초기의  $\text{O}_2$  산화막에 의해 계면 특성이 양호하고, 막의 유전율 증가로 실제 두께도 증가해서 막에 걸리는 전계가 감소하며, 또 트랩 센터도 감소한 요인들이 복합된 결과이다.

### 감사의 글

산화막 분석을 위해 애써주신 TEM의 정재

경, 육창혁 연구원, SIMS의 문환구, 김동원, 한철현 연구원, AES의 김종수 연구원, 그리고 XPS의 김영남 연구원 여러분들께 깊은 감사를 표합니다.

### References

- 1) K. Naruke, S. Taguchi, and M. Wada, IEDM Tech. Dig., pp. 424 (1988).
- 2) S. Aritome et al., IEDM Tech. Dig., pp. 114 (1990).
- 3) G.J. Hu and R.H. Bruce, IEEE Trans. Elec. Dev., 32(3), pp. 584 (1985).
- 4) A. Uchiyama, H. Fukuda, T. Hayashi, T. Iwabuchi, and S. Ohno, IEDM, pp. 426 (1990).
- 5) W.F. Stickle and K.D. Bomben, Thin Solid Films, 154, pp. 301 (1987).
- 6) G. Barbottin and A. Vapaille, Instabilities in Silicon Devices, pp. 269, North-Holland, New York (1986).
- 7) H. Fukuda, T. Arakawa, and S. Ohno, Jpn. J. Appl. Phys., 29(12), pp. L2333 (1990).