

論文 92-29A-10-6

ECR 플라즈마에 의해 형성된 실리콘 질화막의 전기적 특성

(Electrical Properties of Silicon Nitride Thin Films Formed by ECR Plasma)

具本榮,* 全裕燦,** 朱承基**

(Bon Yeong Koo, Yoo Chan Jeon, and Seung Ki Joo)

要約

ECR(Electron Cyclotron Resonance) 질소 플라즈마를 이용하여 상온에서 극초박막의 질화막을 형성하였다. 마이크로파 전력 1000W, RF 전력 500W, 질소가스 압력 1×10^{-3} torr의 조건에서 1분동안 질화 반응후에 두께는 약 50Å 이었다. 반응초기의 1분 이내에 질화막이 50Å 정도 성장하면, 그 이후로는 더이상 두께가 증가하지 않았다. Al/SiN/Si 구조에서 측정된 파괴전장과 누설전류밀도는 각각 7~11 MV/cm와 $1 \times 10^{-10} \sim 5 \times 10^{-10}$ A/cm²의 분포를 나타내었다. 직선적인 $\ln(J/E)$ -vs- $E^{1/2}$ 관계와 누설전류가 분극 의존성을 나타내지 않는 것으로부터 질화막을 통한 전도는 Poole-Frenkel emission에 의한 것임을 알 수 있었다.

Abstract

Ultra-thin silicon nitride films were fabricated with ECR(Electron cyclotron Resonance) nitrogen plasma at room temperature. Film thickness was about 50Å after nitridation for 1min at microwave power of 1000W, RF power of 500W, and N₂ pressure of 1×10^{-3} torr. 50Å of nitride film was grown within 1 min and no appreciable growth occurred thereafter. Dielectric breakdown strength and leakage current density in Al/SiN/Si structure were measured to be about 7~11 MV/cm and $1 \times 10^{-10} \sim 5 \times 10^{-10}$ A/cm², respectively. Observed linear relationship in $\ln(J/E)$ -vs- $E^{1/2}$ and no polarity-dependence of the leakage current indicated that the Poole-Frenkel emission is mainly responsible for the conduction in this nitrated silicon films.

I. 서론

대단위 집적회로(VLSI)에서 집적도가 향상됨에 따라 기억소자에서 정보 저장을 위해 사용되고 있는 저장 축전기의 유효면적이 심각하게 줄어들게 되었다. 따라서 축전

기의 축전용량은 식(1)과 같이 정의되므로 유전막의 두께를 감소시키거나 또는 유전율이 큰 새로운 유전박막의 개발이 중요하게 되었다.

$$C = \epsilon \frac{A}{d} \quad (1)$$

ϵ : 유전율

A : 유효면적

d : 유전막의 두께

*準會員, **正會員, 서울大學校 金屬工學科
(Dept. of Metallurgical Eng., Seoul Nat'l Univ.)
接受日字: 1992年 5月 6日

실리콘 질화막은 실리콘 산화막보다 2~3배가 큰 유전율(약 7.5)^[1]을 갖고 있으며, 열질화막(thermal nitride) 형성의 경우 소위 자기제한(self-stop)반응에 의해 두께가 최대 70Å 보통은 40~60Å 정도로 매우 얇게 제한되는 것으로 알려져 있다.^[2-5] 플라즈마(plasma)를 이용한 질화막 형성의 경우에는 질화반응을 일으키는 환성화 에너지로서 단순히 열에너지 대신 플라즈마 에너지를 이용하는 것이므로 저온에서 자기제한 반응에 의해 극히 얇은 박막을 균일하게 형성할 수 있으리라 기대된다.

액정표시소자(LCD)의 경우 소자의 작동 능력을 향상시키기 위해 active matrix 구동방식을 쓰며, 이때 박막 트랜지스터(thin film transistor)의 구성을 위해 실리콘 질화막을 절연막으로 쓰게 된다.^[6] 이 경우 실리콘 질화막은 상온에서 형성해야 하므로 저온공정의 개발은 매우 중요한 과제이다.

ECR(Electron Cyclotron Resonance) 시스템은 비교적 고진공(10^{-4} torr 이하)에서도 고밀도의 플라즈마를 형성시킬 수 있으므로 불순물의 오염을 방지할 수 있고 저온공정이 가능하다는 장점이 있다.^[7, 8] 본 연구에서는 고집적회로용 저장축전기를 위한 극초박막의 형성 및 액정표시소자등을 위한 저온공정의 개발을 목표로 ECR 플라즈마 발생장치를 이용하여 상온에서 실리콘 기판과 질소 플라즈마를 직접 반응시켜 두께 약 50Å 정도의 균일한 극초박막의 질화막(ultra-thin nitride film)을 형성시켰다. 플라즈마 형성 조건, 열처리 조건등이 파괴전장(breakdown field) 및 누설전류(leakage current) 등과 같은 전형적인 전기적 특성에 미치는 영향에 대해 연구하였다.

II. 실험 방법

본 연구에서는 이온충돌에 의한 기판의 손상이 적으며, 10^5 torr 정도의 저압에서 고밀도의 플라즈마를 형성시킬 수 있는 ECR 플라즈마 발생장치를 사용하였으며, 그림 1에 개략도를 나타내었다. 시편은 P-Type (100) 실리콘 기판을 사용하였으며, 황산과 과산화수소를 2:1로 섞은 용액에서 유분을 제거하고 불산과 이온제거수(deionized water)를 1:10으로 섞은 용액에서 자연 산화막(native oxide)을 제거한 후 다시 이온제거수로 세척하였다. 세척이 끝난 시편은 즉시 ECR 플라즈마 발생장치의 load lock을 통해 chamber 내로 장입하고 turbo molecular pump를 이용하여 초기 진공을 5×10^{-8} torr 가 될때까지 유지한 다음 고순도의 질소가스(99.999%)를 흘려주면서 2.45GHz의 마이크로파(microwave) 전력을 1000W 인가하여 $10^{-4} \sim 10^{-3}$ torr의 압력에서 질소 플라즈마를 형성시키고, 실리콘 기판이 놓여있는 전극에

13.56MHz의 RF 전력을 인가하여 상온에서 질화 반응이 진행되도록 하였다.

RF 전력, 질소가스 압력, 질화반응 시간등을 변수로 하여 실험하였고, 형성된 실리콘 질화막의 두께는 편심 측정기(ellipsometry)를 이용하여 굴절율을 2.0으로 가정하고 측정하였다. 실리콘 질화막의 전기적 특성을 향상시키기 위하여 산소 열처리, 질소 열처리, 급속 열처리(RTA)등의 후처리를 행하였으며, 전기적 특성을 측정하기 위하여 시편 표면에 열기화 증착기(thermal evaporator)로 두께 1 μ m의 알루미늄을 증착하고 일반적인 사진식각공정을 통해 면적이 $1.44 \times 10^4 \text{cm}^2$ 인 전극을 형성하였다. 파괴전장은 J-E(전류밀도-전장) 곡선에서 전류밀도가 $1 \times 10^6 \text{ A/cm}^2$ 일때의 전장으로 정의했으며, 누설전류밀도는 인가전장이 1 MV/cm 일때의 전류밀도로 정의하였다. 유전율은 C-V(축전용량-전압) 곡선으로부터 계산하였다.

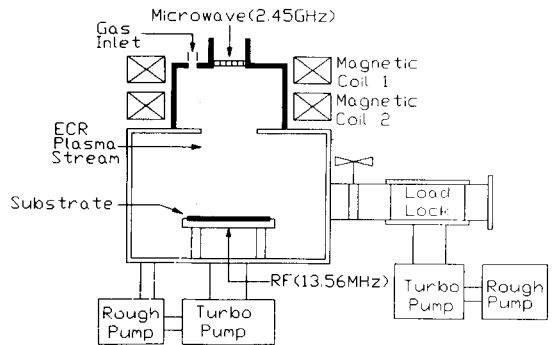


그림 1. ECR 플라즈마 발생장치의 개략도

Fig. 1. Schematic diagram of ECR plasma reactor.

III. 결과 및 고찰

1. 실리콘 질화막의 형성

그림 2는 500W의 RF 전력과 1×10^{-3} torr의 질소가스 압력하에서 반응 시간에 따른 질화막의 두께 변화를 나타낸 것이다. 반응 초기의 1분 이내에 질화막이 50Å 정도 성장한 후 전혀 두께가 증가하지 않는 것을 알 수 있다. 이는 열질화막의 성장과 비슷한 경향을 보이는 것으로 열질화막의 경우 초기의 계면 반응에 의해 70Å정도 급속히 자라다가 곧 성장이 멈추는 것으로 알려져 있다.^[2-5] ECR 플라즈마에 의한 질화반응의 경우 초기에 약 50Å의 질화막이 형성된후 더 이상의 질화반응이 억제되는 것은 질화막내의 질소 원자의 확산속도가 느리기 때문이며, 열

질화막보다 약간 얇은 두께를 갖는 것은 온도차에 의한 확산계수의 차이 때문으로 생각된다. 또한 초기 질화막의 성장속도는 철저히 계면반응에 의한 것이므로 ECR 플라즈마를 이용한 질화반응의 경우 높은 에너지를 갖는 질소 플라즈마가 쉽게 실리콘과 반응하기 때문에 열질화막의 형성때보다 무척 빠르게 진행됨을 알 수 있다.

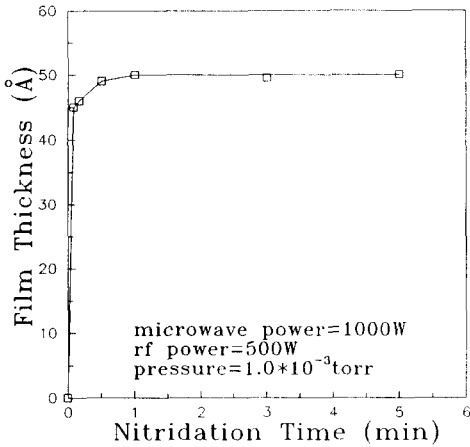


그림 2. 질화반응 시간에 따른 질화막의 두께 변화
Fig. 2. Relation between film thickness and nitridation time.

그림 3은 1×10^3 torr의 질소가스 압력과 1분동안의 질화시간하에서 RF 전력의 증가에 따른 실리콘 질화막의 두께 변화를 나타낸 것이다. RF 전력의 증가에 따라 질화막의 두께가 점차 증가하는 것은 보다 높은 에너지의 질소 플라즈마가 실리콘과 계면에서 반응하기 때문으로 생각할 수 있다.

그림 4는 500W의 RF 전력을 1분간 인가했을때 질소가스 압력에 대한 질화막의 두께 변화를 나타낸 것이다. $10^4 \sim 10^3$ torr 사이의 질소가스 압력하에서 반응시켰을 때 생성되는 실리콘 질화막의 두께는 거의 변화가 없는 것으로 나타났다. 일반적으로 스퍼터링(sputtering)에 의한 막막 형성의 경우는 플라즈마를 형성하는 가스의 압력이 증가할수록 플라즈마의 밀도는 증가하지만 산란(scattering)에 의해 에너지는 감소하므로 최적의 압력이 존재하는 것으로 알려져 있다. 본 실험은 플라즈마에 의해 여기된 질소 원자가 실리콘과 반응하여 질화막을 형성하는 것으로 $10^4 \sim 10^3$ torr의 범위내에서는 질화막 형성에 큰 영향을 주지 않는 것으로 나타났다.

2. 누설전류 특성

그림 5는 1×10^3 torr의 질소가스 압력하에서 500W의

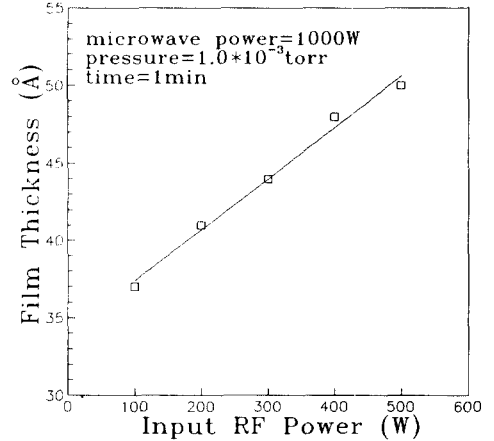


그림 3. RF 전력에 따른 질화막의 두께 변화
Fig. 3. Relation between film thickness and input RF power.

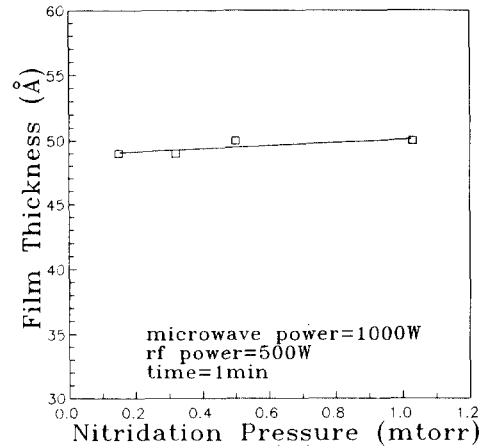


그림 4. 질소가스의 압력에 따른 질화막의 두께 변화
Fig. 4. Relation between film thickness and nitridation pressure.

RF 전력을 1분간 인가하여 형성시킨 질화막과 이것을 산소, 질소 분위기의 관상로에서 열처리(1000°C, 30분)한 질화막에 대해서 측정된 J-E 곡선이다. 모든 경우에 있어서 soft breakdown을 나타내고 있으며 열처리를 하지 않은 경우는 낮은 전장에서부터 비교적 높은 누설전류가 흐르지만, 열처리를 거치면 현저히 감소하는 것을 알 수 있다. 산소와 질소 분위기에서 열처리한 경우의 두 곡선을 비교해 보면 질소 분위기에서 열처리한 경우가 높은 전장에서 다소 낮은 누설전류밀도를 보이고 있지만 전반적으로는 거의 차이가 없는 것을 알 수 있다.

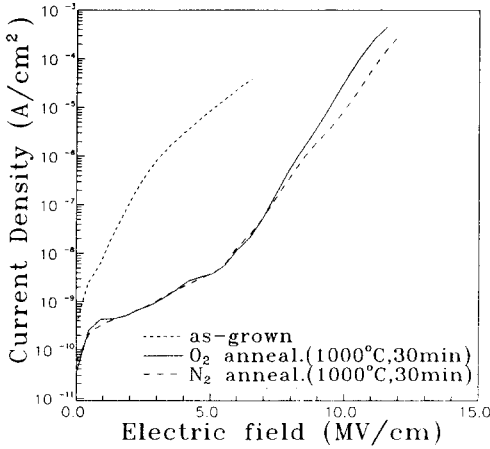


그림 5. 500W의 RF 전력과 1×10^{-3} torr의 질소가스 압력에서 1분동안 성장시킨 질화막의 전류밀도-전장 곡선

Fig. 5. Current density-Electric field (J-E) curves of nitride films grown at RF power of 500W and N_2 pressure of 1×10^{-3} torr for 1min.

일반적으로 CVD법에 의해 형성된 실리콘 질화막은 Poole-Frenkel emission에 의한 전도가 주도적인 것으로 알려져 있다.^[9-11] Poole-Frenkel emission은 유전체에 전장이 가해지면 그림 6과 같이 유전막 내부에 존재하는 포획 준위(trap state)의 전도 장벽이 낮아져서 포획되어 있던 전자들이 유전막의 전도대(conduction band)로 방출되어 누설전류가 흐르는 현상이다.^[12] 이때 유전막을 통해 흐르는 전류밀도는 식(2)와 같이 나타낼 수 있으며,^[12] $\ln(J/E)$ 와 $E^{1/2}$ 를 도시하면 직선으로 나타나게 된다.

$$J = CE \exp[q(\Phi_B - (qE/\pi\epsilon_0\epsilon_d)^{1/2})/kT] \quad (2)$$

Φ_B : barrier height

ϵ_0 : permittivity of free space

ϵ_d : dynamic dielectric constant

C : function of trap density

그림 7은 그림 5에 대해서 $\ln(J/E)$ 와 $E^{1/2}$ 의 관계를 나타낸 것으로 ECR 플라즈마에 의해 형성된 질화막의 경우 Poole-Frenkel 기구를 따르고 있음을 알 수 있다. 또한 Poole-Frenkel 기구는 전극으로 사용한 물질의 종류에 관계없이 유전막 자체에 의해 누설전류가 흐르는 bulk-limited conduction 이므로 분극 의존성(polarity dependence)을 나타내지 않는 것으로 알려져 있다.^[13]

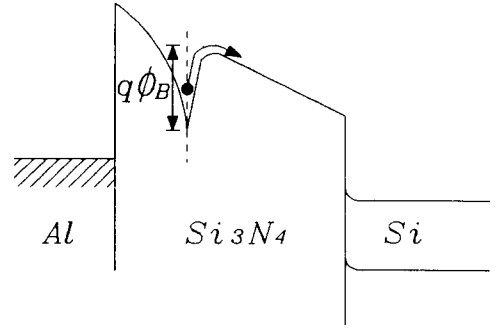


그림 6. 포획된 전자의 Poole-Frenkel 방출
Fig. 6. Poole-Frenkel emission from trapped electrons.

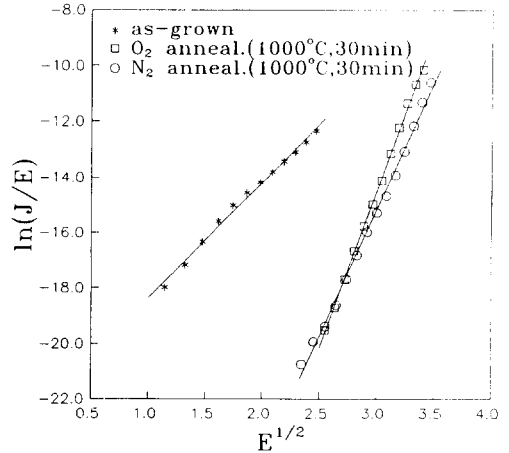


그림 7. 그림 5.에 나타낸 세가지 시편에 대한 J-E 곡선의 Poole-Frenkel 도시

Fig. 7. Poole-Frenkel plots of J-E data of three specimen from Fig. 5.

즉 축전기에 정방향 전압(forward bias)을 가하거나 역방향 전압(reverse bias)을 가해도 전기적 특성이 달라지지 않는다. 그림 8은 그림 5의 산소 열처리한 질화막에 대해서 분극 의존성을 나타낸 것이다. Al/Si₃N₄/Si (P-type) 축전기에 각각 정방향 전압과 역방향 전압을 가했을때 두개의 J-E 곡선이 잘 일치하고 있으며, 낮은 전압에서 약간의 차이를 보이는 것은 mobile charge의 이동에 의한 전류 때문으로 생각된다. 즉 정방향 전압을 가할때 질화막 내부에 존재하는 mobile charge가 계면으로 이동하여 모여 있다가 역방향 전압을 가하면 반대로 이동하면서 전류의 흐름을 돕기 때문에 더 높은 전류밀도

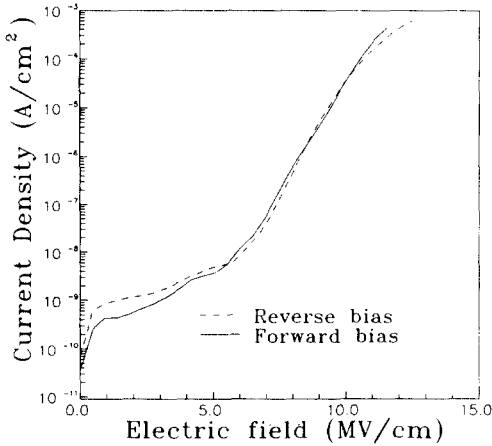


그림 8. 1000°C의 산소 분위기에서 30분동안 열처리한후 질화막의 분극 의존성
 Fig. 8. Polarity dependence of nitride film after annealing in dry O₂ ambient at 1000°C for 30min.

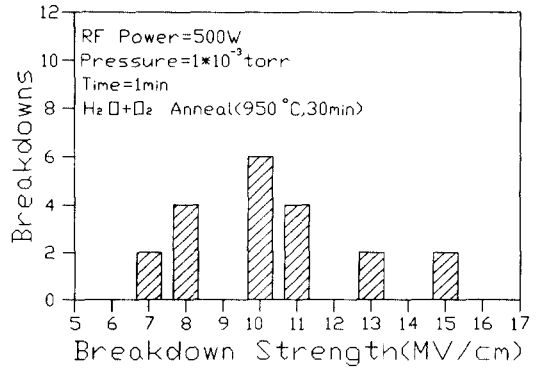


그림 9. 950°C H₂O+O₂ 분위기에서 30분동안 열처리한후 질화막의 파괴전장분포
 Fig. 9. Typical breakdown strength distribution of nitride film after annealing in H₂O+O₂ ambient at 950°C for 30min.

를 나타내고 있다. 또한 J-E 곡선이 낮은 전압과 높은 전압에서 다른 형태를 보이는 것도 낮은 전압에서 mobile charge에 의한 영향 때문인 것으로 생각 할 수 있다.

3. 파괴전장 특성

1×10³ torr의 질소가스 압력하에서 각각 500W와 300W의 RF 전력을 1분간 인가하여 형성시킨 실리콘 질화막과 여러가지 분위기에서 열처리한 시편들의 파괴전장은 표 1과 같다. 파괴전장은 전류밀도가 1×10⁶ A/cm² 일때의 전장으로 정의하였으며, 그림 9와 같이 한 시편에 대해 여러번(10~20회) 측정하여 빈도가 가장 높은 값을 취하였다. 300W와 500W의 RF 전력을 인가한

시편의 질화막 두께는 각각 45Å과 50Å이고, 파괴전장은 각각 5 MV/cm와 3 MV/cm이다. 이들을 질소 분위기에서 급속 열처리 하거나 산소 분위기, 질소 분위기, 수증기와 산소 분위기의 관상로에서 열처리 하면 파괴전장은 표 1에 나타난 바와 같이 대략 7~11 MV/cm로 향상되며, RF 전력이 300W일때가 500W일때보다 약간 우수한 것으로 나타났다. 누설전류밀도는 인가전장이 1 MV/cm일때 1×10⁹~1×10⁸ A/cm² 이고, 후처리를 거치면 1×10¹⁰~5×10¹⁰ A/cm²로 향상된다. 이처럼 후처리를 거치지 않았을때 전기적 특성이 열등한 것은 실리콘 질화막/실리콘 기판사이의 계면에 원자가 결합하지 않은 dangling bond가 존재하기 때문이라고 생각된

표 1. 열처리 하지 않은 질화막과 열처리 한 질화막의 파괴전장

Table 1. Breakdown strength of as-grown and annealed nitride films.

(MV/cm)

Nitridation Conditions	Heat Treatment Conditions				
	As-grown	N ₂ RTA 1000°C, 60sec	O ₂ Anneal 1000°C, 30min	N ₂ Anneal 1000°C, 30min	H ₂ O+O ₂ Anneal 950°C, 30min
300W 1×10 ³ torr 1min	5	7	9	10	11
500W 1×10 ³ torr 1min	3	5	8	9	10

다. 따라서 열처리를 거치는 동안 실리콘 질화막 내부에 존재하는 결함의 밀도가 감소하고, 실리콘 질화막/실리콘 기판사이의 계면 상태가 개선되므로 전기적 특성의 향상을 쉽게 예상할 수 있다. 일반적으로 유전체의 전기적 특성은 주로 박막의 계면 상태와 결함에 크게 의존하는 것으로 알려져 있다.^[14, 15]

4. 유전율 측정 결과

유전체의 유전율은 C-V 곡선에서 Cmax값을 구하여 식(1)로부터 계산할 수 있다. 500W의 RF 전력을 인가하여 형성시킨 실리콘 질화막의 유전율은 3.08이며, 1000°C의 산소 분위기와 질소 분위기에서 30분간 열처리 했을때는 각각 4.93과 5.54로 향상되었다. 유전율은 유전막의 밀도와 미세구조에 따라 달라지게 되는것으로 보아^[16] 열처리를 거치지 않은 실리콘 질화막의 유전율이 이론값(7.5)보다 작게 나타나는 것은 질화막 내부에서 질소 이온과 실리콘 원자가 제대로 결합하고 있지 않거나, 정확한 조성비(Si/N=0.75)를 이루지 못하거나, 여러 가지 결함들이 존재하기 때문이다. 따라서 열처리를 거치는 동안 질소 이온과 실리콘 원자의 결합이 이루어지고, 결함들이 감소하면서 막의 밀도가 증가하여 유전상수가 이 향상되는 것으로 생각된다.

IV. 결 론

1. 1×10^{-3} torr의 질소가스 압력하에서 1000W의 마이크로파 전력을 인가하여 ECR 질소 플라즈마를 형성하고, 실리콘 기판에 300W 또는 500W의 RF 전력을 인가하여 두께 50Å이하의 균일한 극초박질화막을 형성하였다.
2. 누설전류밀도는 $1 \times 10^{-9} \sim 1 \times 10^{-6}$ A/cm²의 분포를 보이고, 산소 및 질소등의 분위기에서 열처리를 거치면 $1 \times 10^{-10} \sim 5 \times 10^{-10}$ A/cm²로 향상되었다.
3. 질화막을 통한 누설전류의 전도는 Poole-Frenkel emission에 의한 것으로 밝혀졌으며, 분극 의존성을 나타내지 않았다.
4. 파괴전장은 3~5 MV/cm 정도이고, 열처리를 통해 7~11 MV/cm 로 향상시킬수 있었다.
5. 유전율은 약 3정도이며, 열처리를 거치면서 5~5.5 정도로 증가하였다.

*감사의 글

본 연구는 87년도 교육부 학술 연구비의 지원에 의해 수행되었음.

參 考 文 獻

- [1] R. S. Muller, T. I. Kamins, "Device Electronics for Integrated Circuits", 2nd ed., Wiley, New York, pp. 54-55, 1986.
- [2] F. H. P. M. Habraken, A. E. T. Kuiper, A. V. Oostrom, Y. Yamminga, J. B. Theeten, *J. Appl. Phys.*, vol. 53, no. 1, p. 404, Jan. 1982.
- [3] S. P. Murarka, C. C. Chang, A. C. Adams, *J. Electrochem. Soc.*, vol. 126, no. 6, p. 996, Jan. 1979.
- [4] T. Ito, I. Kato, T. Nozaki, T. Nakamura, H. Ishkawa, *Appl. Phys. Lett.*, vol. 38, no. 5, p. 370, Mar. 1981.
- [5] M. M. Moslehi, K. C. Saraswat, S. C. Shatas, *Appl. Phys. Lett.*, vol. 47, no. 10, p. 1113, Nov. 1985.
- [6] A. I. Lakatos, *IEEE Trans. Electron Devices*, vol. ED-30, no. 5, pp. 525-532, May. 1983.
- [7] O. A. Popov, H. Waldron, *J. Vac. Sci. Technol. A*, vol. 7, no. 3, p. 914, May/June 1989.
- [8] O. A. Popov, *J. Vac. Sci. Technol. A*, vol. 7, no. 3, p. 894, May/June 1989.
- [9] S. M. Sze, *J. Appl. Phys.*, vol. 38, p. 2951, 1967.
- [10] B. E. Deal, P. J. Fleming, and P. L. Castro, *J. Electrochem. Soc.*, vol. 115, p. 300 1968.
- [11] E. A. Taft, *J. Electrochem. Soc.*, vol. 118, p. 1341, 1971.
- [12] S. M. Sze, "Physics of Semiconductor Devices", 2nd ed. Wiley, New York, pp. 402-403, 1981.
- [13] G. S. Oehrlein, *J. Appl. Phys.*, vol. 59, no. 5, p. 1592, 1986.
- [14] K. N. Ritz, et al. *IEEE Elec. Dev. Letters*, vol. EDL-7, no. 2, pp. 58-60, Feb. 1986.
- [15] L. A. Kasprzak, A. K. Gai, *Jap. J. Appl. Phys.*, vol. 19, Supplement 19-1, pp. 99-100, 1980.
- [16] G. S. Oehrlein, *Thin Solid Films*, vol. 156, pp. 207-229, 1988.

著 者 紹 介



具 本 榮(準會員)

1967年 5月 8日生. 1991年 한국과학기술대학 재료공학과 졸업. 현재 서울대학교 금속공학과 석사과정 재학중. 주관심 분야는 실리콘 질화막을 이용한 축전기 제조 및 부분산화공정 등의 개발임.



朱 承 基(正會員)

1952年 9月 4日生. 1975年 서울대학교 금속공학과 졸업. 1982年 Stanford 대학 재료과 공학박사 학위 취득. 1984年 National Semiconductor R&D center 근무. 1986年 Fairchild Advanced R&D Lab 근무. 1986年~현재 서울대학교 금속공학과 부교수. 주관심분야는 반도체 소자 제조공정 및 자성재료의 개발등임.

●

全 裕 燦 (正會員) 第28卷 A編 第6號 參照
현재 서울대학교 금속공학과 재학중.