

재산화된 질화산화막의 전하포획 특성

(The Charge Trapping Properties of ONO Dielectric Films)

朴 光 均*, 吳 煥 述**, 金 鳳 烈***

(Kwang Gyun Park, Hwan Sool Oh, and Bong Ryul Kim)

要 約

MIS capacitor 구조에서 절연막을 O, NO, ONO로 했을 때 계면상태에 미치는 전하포획 특성을 DLTS 시스템으로 측정하였다. 절연막 형성은 산화막은 thermal 공정으로하고 질화막은 LPCVD공정으로 하여 절연막 두께가 100\AA 이하가 되도록 하였다. DLTS측정은 C-V 특성 곡선으로부터 펄스폭을 0.5V에서 1.5V까지 선택하였고 펄스폭은 1msec로 고정시켰다. rate window는 0.01/0.16으로 하였다. 시료의 온도를 80K에서 400K까지 증가시키면서 1.5K 증가마다 신호를 표시하였다. 검출된 DLTS신호로부터 적게 질화된 NO막일수록 재산화시켰을 때 더 작은 포획율을 보였다.

Abstract

This paper is analyzed the charge trapping and electrical properties of O(Oxide), NO(Nitrided oxide) and ONO(Reoxidized nitrided oxide) as dielectric films in MIS structures. We have processed bottom oxide and top oxide by the thermal method, and nitride(Si_3N_4) by the LPCVD(Low Pressure Chemical Vapor Deposition) method on P-type(100) Silicon wafer.

We have studied the charge trapping properties of the dielectrics by using a computer controlled DLTS system. All of the dielectric films are shown peak nearly at 300K. Those are bulk traps. Many trap densities which is detected in NO films, but traps. Many trap densities which is detected in NO films. Varing the nitride thickness, the trap densities of thinner nitride is decreased than the thicker nitride. Finally we have found that trap densities of ONO films is affected by nitride thickness.

I. 서 론

반도체의 집적도가 계속 증가함에 따라 단위 소자의 크기는 급속히 축소되고 상대적으로 게이트 절연막에는 고전계가 걸리게 되어 불안정한 전기적 특성 및 신뢰성 문제가 발생된다. 이로 인해 게이트 절연

막으로서 기존의 실리콘 산화막은 두께 축소의 한계가 있으므로 이를 극복하기 위하여 새로운 유전체인 질화산화막(NO)이 연구되어왔다.^[1] NO(nitride oxide)막은 실리콘 산화막에 비하여 유전상수가 크고 전전계에서도 계면 저하 생성에 대한 저항성이 크며 불순물들이 박막 내로 확산해 들어가는 것을 막아주는 보호막 역할도 한다.^[2] 그러나 고정 전하량이 많고 전하의 포획이 많아서 소자 특성이 불안정한 단점이 있다.^[3] 따라서 NO막을 재산화한 ONO(oxide nitride oxide) 유전박막은 NO막의 우수한 장점을 지니면서도 전하포획과 고정전하량을 줄일 수 있는 방법으로

*學生會員, **正會員, 建國大學校 電子工學科
(Dept. of Elec. Eng., Kunkook Univ.)

***正會員, 延世大學校 電子工學科
(Dept. of Elec. Eng., Yonsei Univ.)

接受日字: 1991年 12月 31日

연구되어 왔었다.⁴⁾ ONO 유전박막의 전하포획에 관한 기존의 연구들은 quasi-static C-V 곡선으로 부터 V_{FB} (flat band voltage)의 변화량을 비교하여 포획량을 구하였다.^{5,6)}

본 연구에서는 자체 제작한 DLTS(deep level transient spectroscopy) 시스템을 이용하여 포획이 갖는 활성화 에너지와 포획단면적을 구하여 상세한 포획 특성을 연구하였다. 실험에 쓰인 시료 제작은 Furnace를 이용한 thermal 방식으로 산화막을 성장시켰고, 질화막은 LPCVD(low pressure chemical vapor deposition) 방법을 이용하였으며 최종적으로 유전박막을 비교 분석하기 위하여 성장 조건을 달리한 O, NO, ONO 시료들을 구분하여 제작하였다.

II. 실험

1. 시료제작

본 실험에서는 결정방향이 (100), 비저항이 20-25 Ω cm인 P형 실리콘 웨이퍼를 사용하였다. 시료의 공정순서도는 그림1과 같다. 초기 세척한 웨이퍼에 질화막을 약 1,500Å 두께가 되도록 증착한 다음 사진식각하여 음성저항을 줄이기 위하여 P⁺형성을 위해 Boron로 이온주입 하였다. Field 산화막을 식각하고, 1차 산화막을 Furnace에서 열산화법 (Thermal)으로 800°C에서 3분간 약 20Å(샘플번호 #1-#14), 그리고 900°C에서 6분간 약 100Å(샘플번호 #15, #16) 성장시켰다. 질화막은 LPCVD법으로 SiH₂Cl₂+NH₃ 분위기, 680°C에서 20분간 약 40Å(샘플번호 #3, #4, #5, #6), 30분간 약 60Å(샘플번호 #7, #8, #9, #10), 34분간 약 80Å(샘플번호 #11, #12, #13, #15)으로 구분지어 증착하였다. 그리고 재산화막은 1차 산화막과 마찬가지로 열산화법으로 850°C에서 30분간 성장시켰다(샘플번호 #5, #6, #9, #10, #13, #14). 전극은 Al 금속을 약 6,000Å 증착하였으며, 마스크로 사진식각하여 패턴을 형성할 후 N₂/H₂ 분위기에서 30분간 Alloy 함으로써 시료제작을 마쳤다.

측정에 사용된 패턴의 단면적은 $0.7 \times 10^{-2} \text{ cm}^2$ 이다. 본 시료에서는 누설전류를 가급적 줄이기 위한 방법으로 Field 산화막을 성장시켰다. 성장 조건에 따른 시료 구분은 표1과 같다.

2. 실험장치 및 측정장치 방법

DLTS 측정 장치의 블록 다이어그램은 그림 2에 나타낸 바와 같이 응답 시간이 10 μ s인 1MHz 정전용량계 (HP4280A)와 펄스 폭을 25 μ s에서 50ms 가

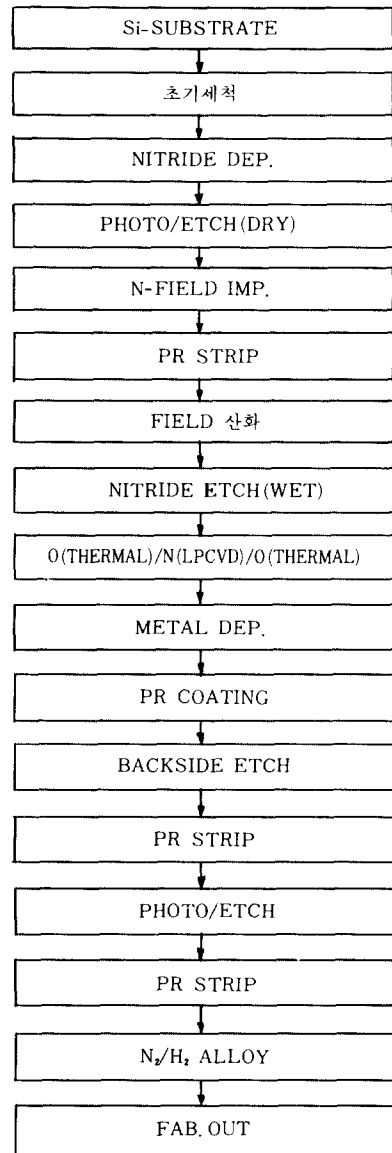


그림 1. 시료의 제작 공정 순서도
Fig. 1. Process squence for a sample preparation.

지 변화시킬 수 있는 펄스발생기 (HP8011A) 그리고 시료의 온도를 80K에서 450K까지 변화시킬 수 있는 온도 가변장치와 이를 자동으로 제어하고 분석하는 컴퓨터가 부착된 시스템으로 구성되었다.

여기서 사용한 온도 가변장치는 액체질소를 이용하여 약 80K까지 내린 후 발열소자의 전압을 변압기로 조절하여 서서히 온도를 증가시켰다. 이때 온도 측정은 구리-콘스탄탄 열전대 (T형 열전대)를 이용하여 디지털 전압계 (HP3478A)로 기전력을 읽

표 1. 성장조건에 따른 시료구분

Table 1. A sample specification versus growth conditions.

성장조건 시료구분	1ST OXIDE (Thermal)		NITRIDE (LPCVD)		2ND OXIDE (Thermal)	
	Time (min)	Thick (Å)	Time (min)	Thick (Å)	Time (min)	Temp (°C)
SiO ₂	1	3	16			
	2	3	16			
	15	6	100			
	16	6	100			
	3	3	16	20	40	
NO	4	3	16	20	40	
	7	3	16	30	60	
	8	3	16	30	60	
	11	3	16	34	80	
	12	3	16	34	80	
ONO	5	3	16	20	40	30
	6	3	16	20	40	30
	9	3	16	30	60	30
	10	3	16	30	60	30
	13	3	16	34	80	30
14	3	16	34	80	30	

정시 극 저온 상태에서 탐침의 고유진동으로 인한 시료와의 접점이 떨어지는 것을 방지하기 위함이다. 신호발생기를 이용한 펄스 바이어를 주고 온도변화를 80K에서 400K까지 증가시키면서 1.5K 온도 증가마다 신호를 표시하도록 하였다. 펄스폭은 1msec로 고정하였고, 펄스크기는 -0.5, -1, -1.5volt로 변화를 주어 측정하였다. 실험에 쓰인 신호발생기는 quiescent 바이어가 0volt로 고정되어 있기 때문에 quiescent바이어스 변화에 따라 신호 특성은 측정하지 않았다.

III. 실험결과 및 고찰

그림3은 thermal로 성장된 Bottom oxide에 Nitride를 암모니아(NH₃) 분위기에서 LPCVD로 성장시켰을 때 질화막의 성장 정도에 따른 포획 특성을 보이고 있다. 펄스 바이어스 전압을 1V(V_a=0, V_b=-1) 펄스폭을 t_c=1msec, rate window를 t₁/t₂=0.01/0.16로 하여 측정하였다. 질화막 성장이 적은 NO4 시료와 NO7 시료는 극저온 상태인 80K 부근에서 큰 피크를 보이고 있는 반면, 질화막 성장이 큰 NO11 시료는 80K 부근에서 전혀 신호의 피크를 찾아볼 수 없고, 230K 부근에서 새로운 피크(peak)가 생겨났다. 또한 SiO₂ 박막에서도 존재하던 300K 부근의 피크는 NO 박막에서도 질화막의 성장 정도에 관계없이 남아있음을 보인다. Arrhenius plot에 의한 NO4시료, NO7시료, NO11시료에서 얻어진 포획들의 활성화에너지와 포획단면적은 표2에 나타냈다.

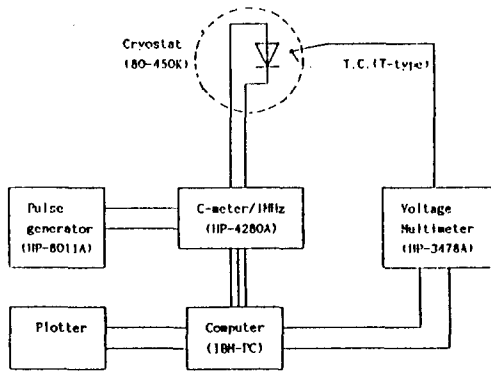


그림 2. DLTS 측정 장치의 블록 다이어그램
Fig. 2. Block diagram of DLTS measurement.

어 온도로 환산하였다. 이들 장치의 제어 및 신호분석은 마이크로 컴퓨터로 자동화되며 측정 및 분석된 모든 정보는 파일에 저장하여 필요에 따라 사용할 수 있게 하였다.

시료를 본 실험에서 자체 제작한 저온용기(cryostat)속에 장착함에 있어서는 시료의 게이트와 기판에 Au리드선을 장착하여 정전용량미터(C-meter)의 탐침에 본딩한다. 이렇게 하는 이유는 DLTS 측

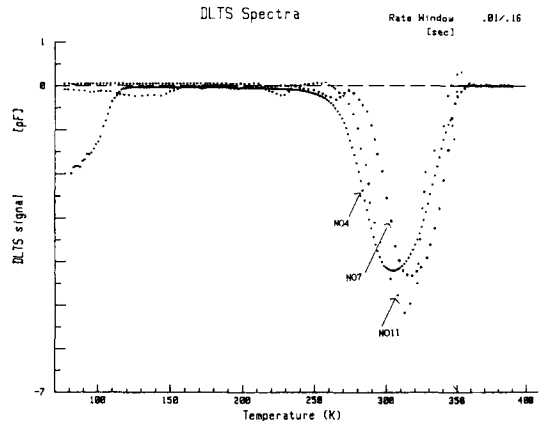


그림 3. NO 유전박막에서 Nitride성장 두께를 40Å, 60Å, 80Å으로 했을 때 검출된 DLTS 신호
Fig. 3. DLTS spectra of NO dielectric film according to the nitride thickness variation (40Å, 60Å, 80Å)

표 2. 검출된 포획들의 활성화에너지와 포획 단면적

Table 2. Ativation energy and capture cross section of traps.

Traps	E_T (eV)	σ_p (cm ²)
015 -1	0.500	3.798×10^{-19}
NO4 -1	0.400	4.903×10^{-19}
	-2	7.719×10^{-23}
NO7 -1	0.079	7.127×10^{-10}
	-2	7.502×10^{-7}
	-3	1.846×10^{-13}
NO11 -1	0.690	1.327×10^{-14}
	-2	7.246×10^{-9}
ON09 -1	0.680	1.956×10^{-14}
	-2	6.158×10^{-12}
ONO13 -1	0.571	1.683×10^{-16}

그림4는 NO4시료, NO7시료, NO11시료를 Furnace에서 thermal로 재산화막을 성장시켰을 때의 ONO 박막의 포획특성을 보여주고 있다. ONO박막의 DLTS 신호를 그림3에서와 같은 차원으로 보았을 때 신호의 피크값이 아주 작게 나타나므로 그림 4는 차원을 약10배 이상 확대시킨 것이다. 질화막이 적게 성장된 ONO6은 피크를 거의 구분할 수 없을 만큼 포획 정도가 아주 적음을 보이고 있다. 질화막이 크게 성장된 ONO13시료는 재산화를 시키더라도 300K 부근에서 정공 포획량이 많음을 보이고 있는데 NO11시료에서 보인 정공 포획량에 비하면 50배나 작은 포획 정도를 나타내어 재산화했을 때 훨씬 좋은 특성을 지님을 보여주고 있다. ONO9시료는 작은 포획율을 지니지만 새로운 소수캐리어(전자) 포획이 100K와 270K 부근에 생성됨을 볼 수 있다. 이 포획들의 활성화에너지와 포획단면적은 표2에 나타났다. ONO6시료는 포획준위는 발견할 수 없고, 다만 정전 용량변화에 있어서 불안정한 부분이 나타났을 뿐이다.

그림5는 ON박막 위에 재산화를 시킨 ONO박막이 포획 특성이 우수함을 설명하기 위해 질화막 두께에 따라 분리시켜 놓은 그림이다. 질화막을 40Å 성장시킨 NO4시료는 포획율이 큰 두개의 포획준위가 발견되었으나 이를 재산화 시킨 ONO6시료는 거의 포획준위를 발견할 수 없었다. NO4시료의 포획은 질화과정에서 oxynitride (SiO_xN_y) 형태의 non-stoichiometric 구조 형성에 의한 계면 스트레스 증가와 계면트랩 증가에 의한 것으로 추정되고, 이를 재산화시

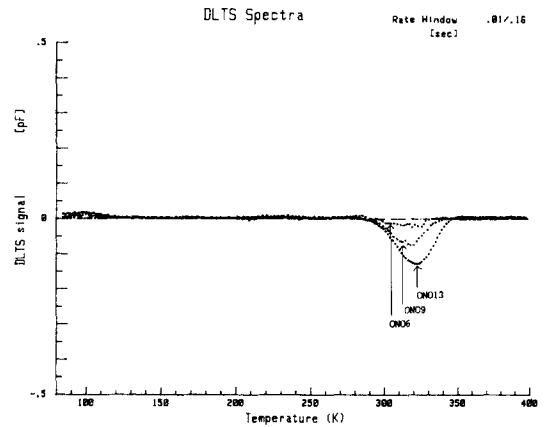
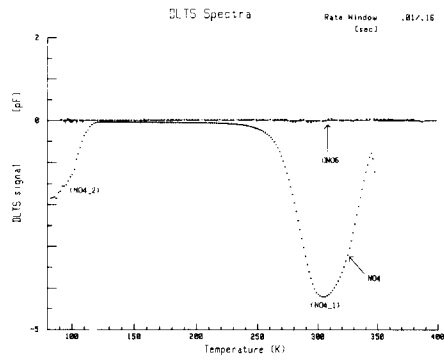


그림 4. Nitride성장 두께가 40Å, 60Å, 80Å인 NO 유전박막을 재산화시켰을 때 검출된 DLTS 신호

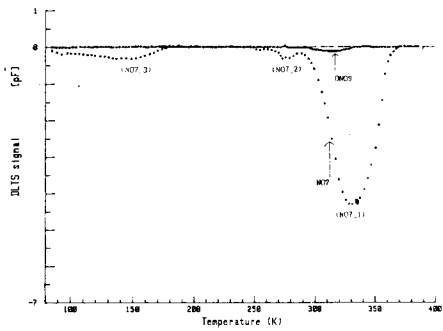
Fig. 4. DLTS spectra of NO dielectric film with reoxidation according to the nitride thickness variation (40Å, 60Å, 80Å).

킨 ONO6시료는 이러한 결함을 재보상해 줌으로써 포획 특성이 개선되어진 것으로 보인다. 그리고 그림 5(a)와 (b), (c)를 비교해 볼 때 질화막 성장이 적을 수록 재산화시켰을 때 결함 보상이 더 우수함을 알 수 있었다.

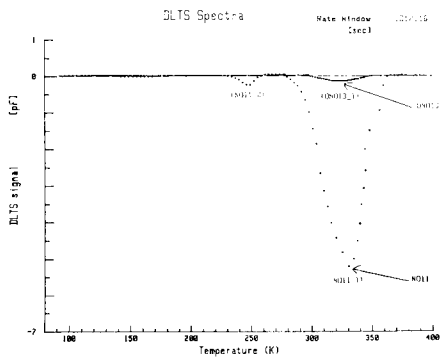
그림6은 계면트랩 특성을 알아보기 위해 펄스 바이어스 전압 크기를 0.5V, 1V, 1.5V로 변화를 주면서 동일 온도상의 DLTS신호를 관찰한 것이다. (a) 그림에서 펄스 크기가 증가함에 따라 포획량이 커지며 신호의 피크 위치가 일정 온도에서 나타나는 것으로 보아 방출 시정수가 일정한 단일 준위를 갖는 실리콘 벌크 포획에 의한 DLTS 신호로 해석된다.^{9,10} 그림(b)는 실리콘 벌크 포획에 의한 커다란 신호가 330K 부근에서 검출되었고, 270K 부근에서는 주입 펄스 크기가 커짐에 따라 DLTS 신호의 피크 온도가 저온쪽으로 이동함을 보인다. 이는 방출 시정수가 다른 여러 준위의 포획들에 의한 것으로 사료된다. MOS의 계면준위는 금지대 내에 연속적으로 U자형 분포를 이루므로 주입 펄스 크기에 따라 DLTS 신호에 관여하는 포획은 다르게 되고 포획이 갖는 방출 시정수도 다르게 되어 피크 온도가 다른 DLTS신호가 검출된 것이다. 그림(c)는 펄스 크기를 0.5V, 1V, 1.5V로 했을 때 거의 피크를 구분하기 어려워졌지만 330K 부근에서 미약한 신호가 검출되었다. 이는 SiO₂ 그리고 NO 박막과 비교해 볼 때, ONO



(a)

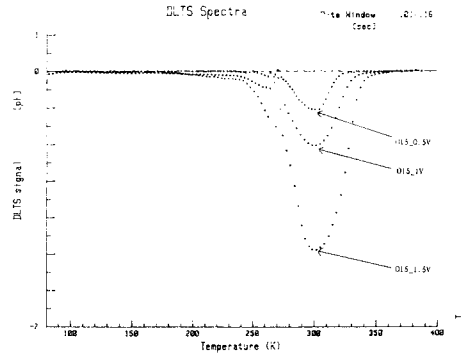


(b)

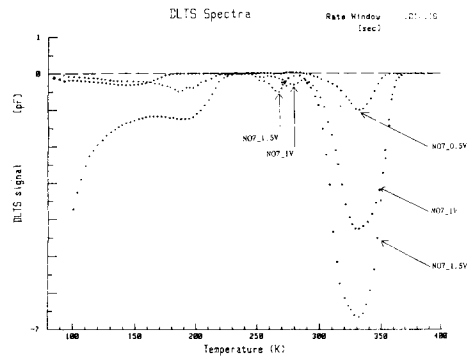


(c)

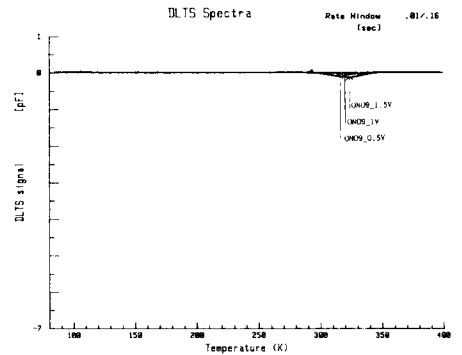
그림 5. (a) NO_4와 ONO_6의 DLTS신호 비교
 (b) NO_7과 ONO_9의 DLTS 신호 비교
 (c) NO_11과 ONO_13의 DLTS신호 비교
Fig. 5. (a) DLTS spectra comparison NO_4 and ONO_6,
 (b) DLTS spectra comparison NO_7 and ONO_9,
 (c) DLTS spectra comparison NO_11 and ONO_13.



(a)



(b)



(c)

그림 6. (a) O_15시료에서 펄스 바이어스 전압 변화에 따른 DLTS신호
 (b) NO_7 시료에서 펄스 바이어스 전압 변화에 따른 DLTS신호
 (c) ONO_9시료에서 펄스 바이어스 전압 변화에 따른 DLTS신호
Fig. 6. (a) DLTS spectra according to the pulse bias voltage variation in the O_15 simple,
 (b) DLTS spectra according to the pulse bias voltage variation in the NO_7 sample,
 (c) DLTS spectra according to the pulse bias voltage variation in the ONO_9 simple.

유전박막에서는 계면포획이 아주 적은 우수한 특성을 지님을 의미한다.

IV. 결 론

본 실험은 컴퓨터를 이용한 DLTS 시스템으로 P-type(100) 실리콘을 기판으로 한 O, NO, ONO 유전박막의 포획 특성을 살펴보았다. 300K 부근에서는 O, NO, ONO 박막 모두에서 홀 포획을 나타내는 peak가 발견되었다. 같은 조건으로 펄스 바이어스 전압을 인가했을 때 O와 NO보다 ONO 박막에서 포획율이 아주 적음을 보였다. O와 ONO 박막에서는 300K 부근에서만 DLTS 신호의 peak를 검출하였는데 NO 박막에서는 100K 부근에서 또다른 peak를 얻었다. 300K 부근에 나타난 peak는 펄스 바이어스 전압 변화에 대해 고정 온도를 갖는 것으로 보아 Si 벌크의 포획으로 간주되고, NO 박막의 100K와 270K에서 나타난 peak는 펄스 바이어스 전압 변화에 따라 저온쪽으로 shift되는 것으로 보아 계면트랩이라고 사료된다. 이는 질화과정에서 oxynitride (SiO_xN_y) 형태의 non-stoichiometric 구조 형성에 의한 계면스트레스 증가와 계면트랩 증가에 의한 것으로 추정된다. NO 박막을 재산화시켰을 때 DLTS 신호의 피크가 없어지거나 피크의 크기가 크게 감소되는데 40Å의 NO막을 재산화시켰을 때는 거의 피크를 구분할 수 없었다. 즉 적게 질화된 NO막일수록 재산화시 포획 특성이 우수함을 알 수 있었다.

參 考 文 獻

- [1] T. Ito, T. Nakamura and H. Ishikawa, "Advantage of thermal nitride and nitroxide gate films in VLSI process," *IEEE Trans. Electron Devices*, vol. ED-29, no. 4, p. 498, 1982.
- [2] X.R. Cheng, Y.C. Cheng, and B.Y. Liu, "Nitridation-enhanced conductivity behavior and current transport mechanism in thin thermally nitrided SiO_2 ," *J. Appl. Phys.*, vol. 63, no. 3, p. 797, 1988.

- [3] F.L. Terry, JR., R.J. Aucoin, "Radiation effects in nitride oxides," *IEEE Electron Device Lett.*, vol. ED L-4, no. 6, pp. 191, 1983.
- [4] T. Watanabe, A. Menjoh, T. Mochizki, S. Shinozaki and O. Ozawa, "A 100 N⁺ thick stacked $\text{SiO}_2/\text{Si}_3\text{N}_4/\text{SiO}_2$ dielectric layer for memory capacitor," *IEEE Electron Devices*, vol. 35, no. 6, pp. 806, 1988.
- [5] T. Hori, H. Iwasaki and K. Tauji, "Charge trapping properties of ultrathin nitrided oxides prepared by rapid thermal annealing," *IEEE Trans Electron Devices*, vol. 35, no. 7, pp. 904, 1988.
- [6] S.T. Chang, N.M. Johnson and S.A. Lyon, "Capture and tunnel emission of electrons by deep levels in ultrathin nitrided oxides on silicon," *Appl. Phys. Lett.*, vol. 44, pp. 316, 1984.
- [7] K.L. Wang, "MOS interface state density measurements using transient capacitance spectroscopy," *IEEE Trans. Electron Devices*, vol. ED-27, no. 12, pp. 2231, 1980.
- [8] D.V. Lang, "Deep Level Transient Spectroscopy: A new method to characterize trap in semiconductor," *J. Appl. Phys.*, vol. 45, pp. 3023, 1974.
- [9] K. Yamasaki, M. Yoshida and T. Sugano, "Deep level transient spectroscopy of bulk traps and interface states in Si MOS diodes," *Jap. J. Appl. Phys.*, vol. 18, no. 1, pp. 113, 1979.
- [10] N.M. Johnson, "Measurements of semiconductor-insulator interface states by constant capacitance deep level transient spectroscopy," *J. Vac. Sci. Technol.*, vol. 21, no. 2, pp. 303, 1982.

감사의 글

끝으로 본 연구를 수행하는데 소자제작을 도와준 삼성전자 기흥반도체 연구소 홍승각 부장과 유제안 과장, 이양구 대리에게 진심으로 감사드립니다.

 著 者 紹 介

朴 光 均 (學生會員)

1965年 2月 16日生. 1991年 2月 건국대학교 물리학과 졸업. 현재 건국대학교 대학원 전자공학과 석사과정에 재학중. 주관심 분야는 Hot Carrier Degradation 및 Device Physics, DLTS (Deep Level Transient Spectroscopy) 등임.

吳 煥 述 (正會員) 第25卷 第11號 參照

현재 건국대학교 전자공학과 교수

●

金 鳳 烈 (正會員) 第25卷 第11號 參照

현재 연세대학교 전자공학과 교수
