

論文92-29A-1-6

## SFB 공정시 Si-Si 접합 계면에 형성되는 산화막의 관찰

## (Observation of Oxide Film Formed at Si-Si Bonding Interface in SFB Process)

朱炳權\*, 吳明煥\*, 車均鉉\*\*

(Byeong Kwon Ju, Myung Hwan Oh, and Kyun Hyon Tchah)

## 要約

SFB 공정에 있어서 1100°C, wet O<sub>2</sub> (95°C H<sub>2</sub>O bubbling) 분위기내에서의 열처리시 Si-Si 기판간에 존재하는 micro-gap내에서 성장되는 계면 산화막의 존재를 확인하였다. angle lapping/staining 방법 및 SEM에 의해 접합 단면을 관찰함으로써 기판간에서의 계면 산화막의 성장이 폭 200~300 Å 이내의 micro-gap을 제거하는데 기여함을 알 수 있었다. 아울러 SFB 공정에 의해 제작된 p-n형 Si 쌍으로 이루어진 diode의 특성을 측정 한 결과, wet O<sub>2</sub> 분위기에서 열처리된 경우 37~40V 정도의 bias에서 계면 산화막의 절연 파괴현상을 보였다.

## Abstract

In SFB Process, after 1100°C annealing in wet O<sub>2</sub> (95°C H<sub>2</sub>O bubbling) atmosphere, the existence of the interfacial oxide film in micro-gap at Si-Si bonding interface was identified. The angle lapping/staining and SEM morphologies of bonding interface showed that the growing behavior of interfacial oxide made a contribution to eliminate the micro-gaps having a width of 200-300Å. In case of the diodes composed of p-n wafer pairs made by SFB processes, the annealed one in wet O<sub>2</sub> atmosphere exhibited a dielectric breakdown phenomena of interfacial oxide at 37-40 volts d.c.

## I. 서론

SOI(silicon on insulator) 구조를 제작하는데 있어 활발히 연구되어온 SFB(silicon fusion bonding) 공정은 최근에 이르러 압력, 가속등 불리량의 측정을 위한 Si 센서 제조 기술의 하나로 효용성을 인정받고 있다!<sup>1,2</sup> 그림 1은 Si bonding & thinning 공정을

이용하여 압저항형 Si 압력센서를 제조하는 방법의 일례로 이와 같이 SFB 공정에 의해 Si 압력 센서를 제작할 경우 종래의 기판 뒷면으로부터의 deep etching을 이용한 경우에 비해 여러 잇점들이 있다!<sup>1</sup> 즉, diaphragm 제조시 소모되는 면적이 적고 shallow cavity에 의해 diaphragm의 과잉 편향을 막을 수 있으며, diaphragm 제조후에 감압 회로를 구성함으로써 센서 제작의 일괄화를 더욱 원활히 할 수 있다. SFB 공정을 이용한 압력센서의 제작에 있어 특히 중요한 공정 요소는 계면의 비접촉영역인 gap의 제거와 접합 후 기계적 혹은 (전기)화학적 thinning에 의해 제조되는 diaphragm의 정밀한 두께 조절이다. 기판간에 비

\*正會員, 韓國科學技術研究院 光電技術센터  
(Optics & Elec. Center, KIST)

\*\*正會員, 高麗大學校 電子工學科  
(Dept. of Elec. Eng., Korea Univ.)

接受日字: 1991年 11月 20日

접촉 영역이 존재할 경우 이는 기준압 보존용 reference cavity와 외부의 피측정부간에 leakage를 형성할 뿐 아니라 Si 기판간의 접합 강도를 약화시켜 소자의 동작 범위를 줄이는 등의 부작용을 초래한다. 또한 diaphragm의 두께 변화는 센서의 감도 오차를 제공하는 결정적인 요인이 되는데, 예를 들어 크기  $1\text{mm} \times 1\text{mm}$ , 두께  $20\mu\text{m}$ 의 diaphragm으로 동작하는 압저항형 Si 압력센서에 있어  $\Delta \pm 1\mu\text{m}$ 의 두께 변화는  $\Delta \pm 10\%$  내외의 감도 변화를 초래하게 된다.<sup>4</sup>

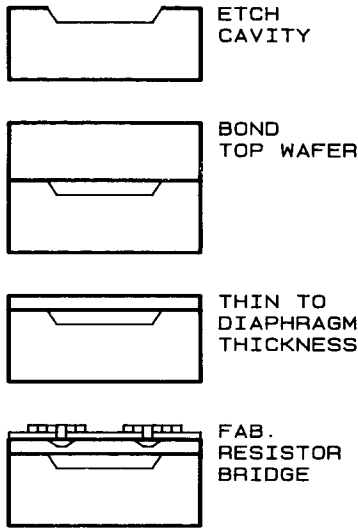


그림 1. SFB 공정을 이용한 Si 압력센서의 제작 순서

Fig. 1. Fabrication step of Si pressure sensor using SFB process.

일반적으로 SFB 공정시 계면에 존재하는 gap은 접합된 기판 쌍을 고온( $1000^\circ\text{C}$  이상)에서 일정 시간( $30\sim 120$ 분) 동안 열처리하여 “기판의 성형 변형  $\rightarrow$  Si 원자의 고상 확산” 과정을 유도함으로써 제거되며<sup>5-7</sup> diaphragm의 두께는 p/p<sup>+</sup>, n/p 등의 전기적 접합이 형성되어 있는 Si 기판을 전기화학적으로 etching & stopping함으로써 대략  $\Delta \pm 0.02\mu\text{m}$  이내의 두께 오차를 갖도록 조절할 수 있다.<sup>8</sup> 그러나 이들 두가지 공정을 병용할 경우 즉, base 역할을 하는 “handling wafer”와 diaphragm의 형성을 위한 p-형 epi/p<sup>+</sup> 형 sub 혹은 n형 epi/p형 sub 구조의 “active wafer”를 고온열처리해에 접합할 경우 out-diffusion, autodoping등에 따른 불순물의 재분포현상으로 doping profile의 변화가 일어나 diaphragm의 두께 조절을 어렵게 하는 문제가 있다. 이에 본 연구실에서는 SFB 공

정에 있어서 wet O<sub>2</sub> 분위기내에서 고온-단시간( $1100^\circ\text{C} - 2$ 분정도)의 열처리를 행할 경우 계면 산화막에 의한 gap의 메우현상으로 기판의 비평탄도에 의해 발생된 micro-gap이 제거되는 현상을 관찰하고 이를 보고한 바 있으며, 이를 통해 “active wafer”상에서 일어나는 doping profile의 변화를 가능한 한 억제할 수 있다.<sup>9</sup> 뒤이은 내용으로 angle lapping/staining 방법과 SEM에 의한 계면 산화막 및 micro-gap 등의 관찰, SFB 공정으로 제작된 diode의 특성 평가 등에 관하여 언급하였다.

## 2. 실험 방법

실험 수행 절차는 앞서 보고된 바와 같다.<sup>10</sup> 즉, 사용된 Si 기판은 직경 4인치, 두께  $525\sim 530\mu\text{m}$ , 저항률  $4.5\sim 5.5\Omega\text{cm}$ 인 n형 및 p형 (100) wafer이며 아울러 표면 평탄도를 나타내는 TIR(total indicator reading)의 평균치는 각각  $1.435$  및  $1.553\mu\text{m}$ 이다. Si 기판들은 표준 RCA 세척 방법<sup>11</sup>에 의해 세척된 뒤 OH<sup>-</sup> 이온 흡착층(hydrophilic layer)의 형성을 위해  $60^\circ\text{C}$ , 6part H<sub>2</sub>O + 1part H<sub>2</sub>O<sub>2</sub> + 4part NH<sub>4</sub>OH 용액내에서 3분간 hydrophilizing하였고 water rinse-bubbling-spin drying순으로 사전처리를 마무리하였다. 사전처리가 완료된 기판들은 p형과 n형을 한 쌍으로 하여 서로 분리된 채 열처리시 사용하게 될 분위기내에서 30초간 안정화하였다. 이후 기판을 서로 맞닿게 하면 OH<sup>-</sup> 이온들간의 수소 결합에 의해 대략  $5\sim 10$  초내에 기판간에 접합이 형성되는데 이를 확인한 후 carrier를  $1100^\circ\text{C}$ , 일정 분위기내로 이동시켜 열처리를 행하였다. 역시, 상온 안정화 및  $1100^\circ\text{C}$  열처리시 분위기 gas로는 wet O<sub>2</sub> ( $95^\circ\text{C}$  H<sub>2</sub>O bubbling)와 dry O<sub>2</sub>를 이용하였고 mass로는 무게 400gr의 석영구조를 상층기판상에 놓았으며 열처리 시간은 10분 및 3시간으로 하였다. 모든 공정은 class 100이내의 clean room 환경에서 수행되었다.

## 3. 실험결과 및 토의

그림 2는 wet O<sub>2</sub> 분위기내에서 30초간 상온 안정화 후 접합, 접합 후  $1100^\circ\text{C}$ , 10분간 열처리를 행한 Si-Si 기판 쌍의 ultrasonic image이다. 그림 2에서 “영역 A”는 접합 초기에 gap이 존재하였으나 열처리에 의해 제거된 영역이고 “영역 B”는 접합 초기부터 gap이 관찰되지 않은 영역이다. 아울러 “영역 C”는 열처리 후에도 지속적으로 gap이 존재하는 영역이며 “영역 A-C”는 “영역 A”와 “C”의 경계 부분을 나타낸다. 참고 문헌 [9]에서 언급하였듯이 보다 장시간의 열처리에 대해서도 그림 2에 보인 정도 이하로의 gap

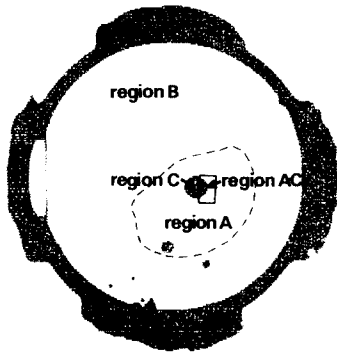
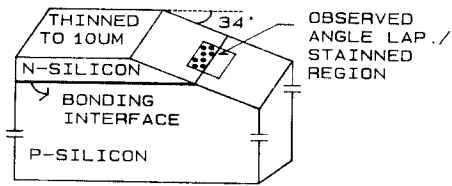


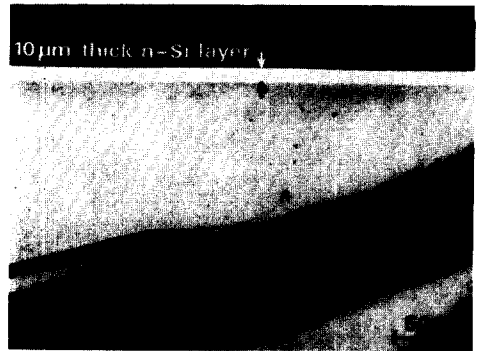
그림 2. wet O<sub>2</sub> 분위기하의 상온 접합후 1100°C -10분간 열처리된 Si/Si쌍의 초음파 영상  
 Fig. 2. Ultrasonic image of Si/Si pair mated and after-annealed at 1100°C for 10 min in wet O<sub>2</sub> atmosphere.

의 감소 현상은 일어나지 않는다.

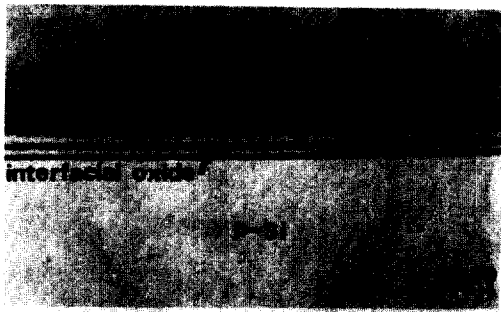
그림 3(a)는 Si-Si 접합 계면을 관찰, 비교하기 위하여 angle lapping/staining된 시편의 구조이다. 시편의 제작을 위해 그림 2의 “영역 A”와 “영역 B”로부터 크기 10mm×10mm 정도의 시편을 채취하여 n형 기판의 두께가 대략 10μm 정도 되도록 기계적으로 연마하였다. 연마된 기판 쌍을 34°의 각도를 갖는 jig에 부착하여 angle lapping한 뒤, (CuSO<sub>4</sub> : 5H<sub>2</sub>O) 0.8g + 48% HF 1cc + H<sub>2</sub>O 100cc 용액 내에서 UV를 쬐어주면서 n형 기판을 staining하여 접합 계면에서의 산화막의 성장과 p/n 경계면의 이동을 관찰하였다. 그림 3(b)는 약 10μm까지 연마된 p형 기판을 갖는 p형 Si-n형 Si의 단면을 보인 것이며 그림 2의 “영역 A”와 “영역 B”에서 채취되어 angle lapping/staining된 시편의 접합 계면영역을 각각 그림 3(c) 및 (d)에 나타



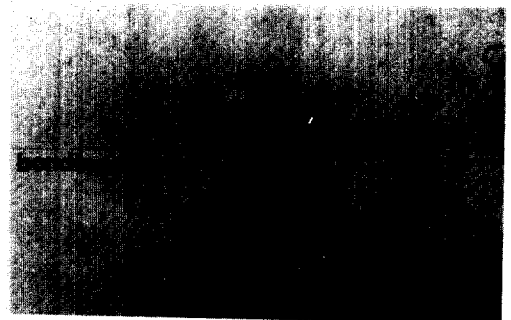
(a)



(b)



(c)



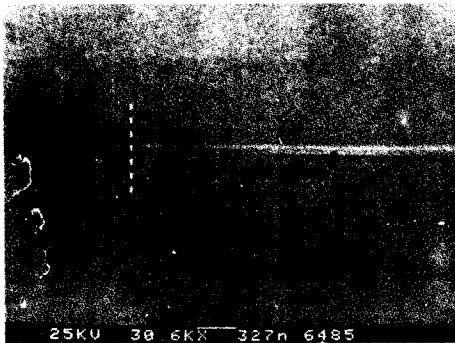
(d)

그림 3. (a) angle lapping/staining 방법을 통한 접합 계면 관찰용 시편  
 (b) 10μm까지 박판화된 시편의 단면도  
 (c) 그림2“영역A”에 있어서 34° angle lapping/staining된 모양  
 (d) 그림2“영역B”에 있어서 34° angle lapping/staining된 모양

Fig. 3. (a) Specimen for observation of bonding interface by angle lapping/staining method,  
 (b) cross-section of specimen thinned to 10 μm,  
 (c) angle lap./stained shape in fig.2 “regionA,”  
 (d) angle lap./stained shape in fig.2 “region B.”

내었다. “영역 A”의 경우, 약  $200\sim 300\text{\AA}$  정도의 산화막이 gap을 메우고 있는 것이 확인되었으며 이로 인해 열처리 이전에 존재하고 있던 비접촉 영역이 소멸되었음을 추측할 수 있다. 그림 3(d), 즉 “영역 B”에 있어서, 접합 계면 부분은 관찰되었으나 계면 산화막이 보이지 않는 것으로 미루어 볼때 열처리 이전에 상온에서의 수소 실험에 의해 micro-gap이 없이 완전한 접합이 형성된 경우, 이미 보고되었듯이 고온 열처리를 통해 계면에서 Si, O 원자의 확산등이 일어나므로써  $\text{Si-OH-Si} \rightarrow \text{Si-O-Si} \rightarrow \text{Si-Si}$  단계로 접합 상태가 진행됨을 알 수 있다.<sup>15-17</sup> 또한 이 경우 gap은 존재하지 않으나 기판간의 완전한 결정 연속성까지는 미치지 못한 상태로 p/n 경계면의 이동은 발생하지 않고 있는 것을 확인할 수 있다.

그림 4(a)의 그림 2에서의 “영역 A-C” 부분을 관찰한 것으로 침선을 경계로하여 우측에 열산화막으로 보이는 계면 물질의 성장을 통해 micro-gap이 메워



(a)

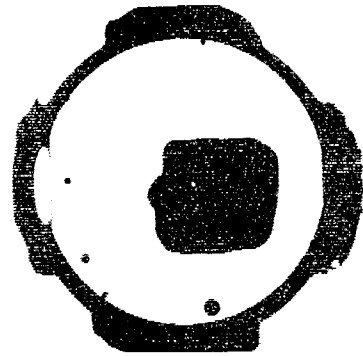


(b)

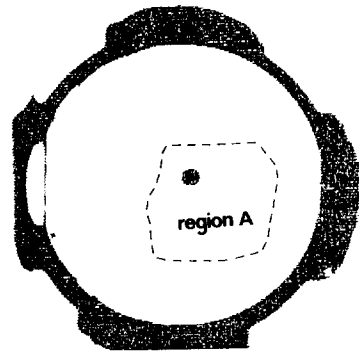
그림 4. 그림 2 “영역 A-C”의 단면 (a)과 BHF 용액내에 30초간 담근 후의 단면 관찰(b)

Fig. 4. Observation of cross-section in fig. 2 “region A-C”(a), and after dipping in BHF solution for 30sec(b).

지고 있음을 관찰할 수 있다. 참고문헌 [9]에 따르면  $1100^\circ\text{C}$ , wet  $\text{O}_2$  분위기에서 10분간 열처리된 경우, gap-area는 1% 이내로 더 이상의 감소는 일어나지 않고 단지, 산화막의 점성 흐름이나 Si 및 산소 원자의 고체 상태 확산에 의해 계면의 산화막-산화막 과도 영역이 소멸되기 시작하는 상태가 된다. 따라서 점선 좌측에 있는 비접촉 영역은 외부 오염에 의해 형성된 macro-gap에 기인한 것으로 추측된다. 그림 4(b)는 (a)의 시편을 buffered HF 용액내에 3분간 담근 뒤 관찰한 것으로 gap 내에 성장된 계면 산화막이 제거된 후 폭  $200\sim 300\text{\AA}$  정도의 micro-gap의 존재를 확인할 수 있다. 한편 그림 2의 “영역 C”로 표시된 gap의 경우, 3시간 이상의 열처리에 의해서도 소멸되지 않는데 이는 앞서 보고하였듯이 대략  $0.5\mu\text{m}$  크기의 외부 오염 입자들에 의해 형성된 macro-gap 일



(a)



(b)

그림 5. dry  $\text{O}_2$  분위기하에서 상온 접합된 경우 (a)와 접합후  $1100^\circ\text{C}$ -3시간 동안 열처리된 경우 (b), p-Si/n-Si 기판쌍의 초음파 영상

Fig. 5. Ultrasonic image of p-Si/n-Si wafer pair, mated in dry  $\text{O}_2$  atmosphere at r. t. (a) and after-annealed at  $1100^\circ\text{C}$  for 3hours in dry  $\text{O}_2$  (b).

것으로 사료된다.<sup>9)</sup>

그림 5 (a) 및 (b)는 각각 dry O<sub>2</sub> 분위기내에서 상온 안정화 후 접합을행한 경우와 접합 후 1100°C, 3시간의 열처리를 거친 Si 기판 쌍에 대한 ultrasonic image이다. 그림 5 (b)에 있어서 각 "영역"의 작용은 그림 2의 경우와 같다. 이와 같은 열처리를 거친 기판 쌍은 macro-gap이 거의 존재하지 않을 경우, 약 1%이내의 gap-area와 180 KG/cm<sup>2</sup> 정도의 접합 강도를 지니게 된다.<sup>9)</sup> 그림 2의 시편을 2시간 30분간 1100°C, wet O<sub>2</sub> 분위기에서 부가적인 열처리를 행하여 총 열처리시간을 3시간으로 한 후, 그림 2 및 그림 5 (b)의 "영역 A"를 이용하여 diode를 제작하였다. 각 diode의 크기는 2×2mm<sup>2</sup>으로 하였고 p형 기판 상에는 지름 1.8mm의 원형 Al 전극을 증착하고 n형

기판상에는 P를 확산하여 n<sup>+</sup> 영역을 형성한 뒤 전면 에 Al 선극을 증착하여 450°C, N<sub>2</sub> 분위기에서 3분간 alloying하였다.

그림 6 (a)는 제작된 diode의 구조이고, 그림 6(b)와 (c)는 각각 1100°C, 3시간의 wet O<sub>2</sub>, 그리고 dry O<sub>2</sub> 분위기내에서의 열처리를 통해 제작된 소자들의 순방향 특성을 보인 것이다. 그림 6 (b)의 경우, scale (x, y)는 (20V/div., 100μA/div.)으로 약 37~40V 정도에서 계면 산화막의 절연 파괴가 일어남을 알 수 있는데, 이는 200~300Å의 두께를 갖는 열 산화막에 대해 절연파괴전장이 1.5~1.3V/cm 임<sup>10)</sup>을 고려할 때 계면 산화막의 존재 및 두께 정도를 간접적으로 시사해주고 있다. 그림 6(c)의 경우 scale은 (0.5V/div., 50μA/div.)이며  $I \propto \exp(qV/nkT)$  시 n=1.6 으

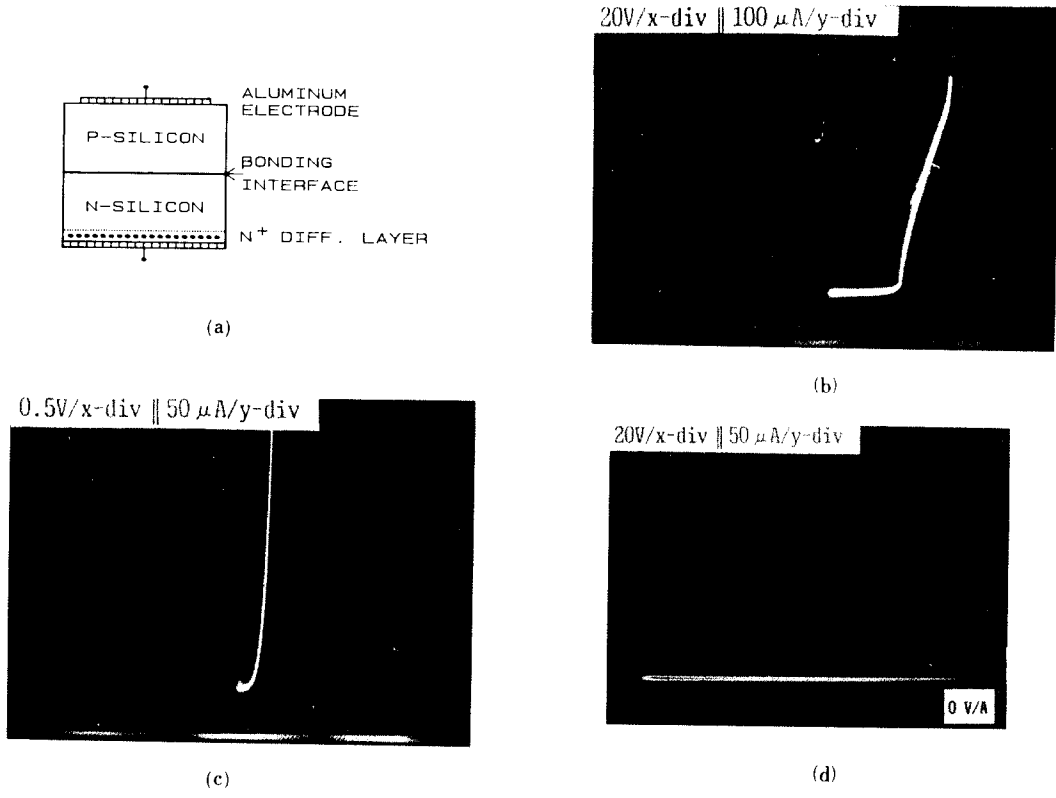


그림 6. (a) SFB 공정에 의해 형성된 p-Si wafer/n-Si wafer/n<sup>+</sup> diode 구조  
 (b) wet O<sub>2</sub>-1100°C-3시간 열처리된 소자의 순방향 특성  
 (c) dry O<sub>2</sub>-1100°C-3시간 열처리된 소자의 순방향 특성  
 (d) dry O<sub>2</sub>-1100°C-3시간 열처리된 소자의 역방향 특성

Fig. 6. (a) p-Si wafer/n-Si wafer/n<sup>+</sup> diode structure formed by SFB process,  
 (b) Forward characteristic of device annealed at 1100°C for 3hrs in wet O<sub>2</sub>,  
 (c) Forward characteristic of device annealed at 1100°C for 3hrs in dry O<sub>2</sub>,  
 (d) Reverse characteristic of device annealed at 1100°C for 3hrs in dry O<sub>2</sub>.

로 일반적인 p/n 접합 diode와 유사한 특성을 보이는데 이를 통하여 계면 산화막의 존재없이 기판의 성형 변형후 고상 확산등의 과정을 거침으로써 gap간의 과도 영역이 소멸되었음을 추측할 수 있다. 그림 6 (d)의 경우 이의 역방향 특성으로 약 200V 정도의 역 bias에 이르기까지 누설 전류는 거의 관찰되지 않았다.

#### IV. 결 론

SFB 공정에 있어서 wet O<sub>2</sub> 분위기하에 열처리를 행할 경우 micro-gap 내에서 계면 산화막이 성장됨을 ultrasonic image, angle lapping/staining 방법, 그리고 SEM을 이용한 접합 계면의 관찰, p/n 기관 쌍으로 이루어진 diode의 특성을 측정함으로써 확인하였다. 1100°C, 2분간의 열처리로 약 200~300Å 두께의 산화막이 성장되어 micro-gap을 메꾸게 되는데 이같은 단시간의 열처리 공정을 통하여 active wafer 내에서 carrier의 재 분포를 가능한 한 방지함으로써 다음 단계의 전기화학적 식각에 의한 thinning 공정시 "active wafer"의 두께 조절을 더욱 정밀히 할 수 있다. dry O<sub>2</sub> 분위기하에 열처리를 행한 경우, 제작된 diode는 일반적인 p/n 접합형 diode와 유사한 특성을 보였고 이로 인해 micro-gap 내에서 계면 산화막의 성장은 거의 일어나지 않으며, 단지 기관의 성형 변형에 따른 원자간 이동등에 의해 gap이 소멸됨을 추측할 수 있다.

#### 감사의 글

본 연구가 진행되는 동안 접합된 실리콘 쌍의 초음파 영상과 SEM 관찰, 그리고 전기적 특성 평가를 도와주신 서울대 반도체 공동연구소의 이상래연구원, 표준연구소의 이재욱 선임연구원, 그리고 KIST의 윤영길, 엄경숙 연구원께 감사드립니다.

#### 參 考 文 獻

- [1] L. Christel et al., "Single-crystal silicon pressure sensors with 500xoverpressure protection," *Sens. Actuat.*, vol. A21-A23, p.84 (1990).
- [2] K. Petersen et al., "Ultra-stable, high-temperature pressure sensors using silicon fusion bonding," *Sens. Actuat.*, vol. A21-A23, p.96 (1990)
- [3] P.W. Barth, "Silicon fusion bonding for fabrication of sensors, actuators and microstructures," *Sens. Actuat.*, vol. A21-23, p. 919 (1990)
- [4] K.W. Lee et al., "SENSIM: A simulation program for solid-state pressure sensors," *IEEE Tr. Electron Dev.*, vol. ED-29, no. 1, p.34 (1982)
- [5] M. Shimbo et al., "Silicon-to-silicon direct bonding method," *J. Appl. Phys.*, vol. 60, no. 8, p. 2987 (1986)
- [6] J.B. Lasky, "Wafer bonding for silicon-on-insulator technologies," *Appl. Phys. Lett.*, vol. 48, no. 1, p. 78 (1986).
- [7] W.P. Maszara, "Silicon-on-insulator by wafer bonding: A review," *J. Electrochem. Soc.*, vol. 138, no. 1, p. 341 (1991)
- [8] K.C. Lee, "The fabrication of thin, free-standing, single-crystal, semiconductor membranes," *J. Electrochem. Soc.*, vol. 137, no. 8, p. 2556 (1990)
- [9] B.K. Ju et al., "Filling-up effect of micro-gap by interfacial oxide growing in SFB process," *J. KITE*, vol. 28-A, no. 8, p. 71 (1991)
- [10] W. Kern et al., "Cleaning solution based on hydrogen peroxide for use in silicon semiconductor technology," *RCA Rev.*, vol. 31, p. 187 (1970)
- [11] C.M. Osburn et al., "Dielectric breakdown in silicon dioxide films on silicon," *J. Electrochem. Soc.*, vol. 119, no. 5, p. 591 (1972)

---

著 者 紹 介

---

朱 炳 權 (正會員) 第28卷 A編 第 8號 參照  
현재 KIST 응용전자연구실  
연구원 및 고려대학교 전자  
공학과 박사과정

車 均 鉉 (正會員) 第25卷 第9號 參照  
현재 고려대학교 전자공학과  
교수



吳 明 煥 (正會員) 第26卷 第11號 參照  
현재 KIST 광전기술센터 센  
터장 및 책임연구원