

QPSK 변조기법을 위한 Digital 수신기의 심볼 동기 알고리즘 성능평가

正會員 宋 在 哲* 正會員 高 晟 燦** 正會員 崔 炯 辰**

Performance Evaluation of Symbol Timing Algorithm for QPSK Modulation Technique in Digital Receiver

Jai Chul Song*, Sung Chan Ko**, Hyung Jin Choi *Regular Members*

要 約

최근에, 디지털 데이터 전송을 위한 수신기 타이밍 검출 회로의 디지털화에 관한 관심이 점점 증가하고 있다. 타이밍 검출 회로의 디지털화의 결과로 인하여, 타이밍 에러 검출을 위한 새로운 디지털 알고리즘이 필요하게 된다.

본 논문에서는, 직접 QPSK 변조 기법에 적용할 수 있는 Angular Form(AF) Algorithm을 제시하였다. AF Algorithm은 기본적으로 복조된 각 (Detected Angle)과 천이논리표(Transition Logic Table)등의 개념을 근거로 하여 개발되었다. Gaussian과 Impulsive 잡음을 모델링하여, 이들 두 잡음환경하에서 Monte-Carlo 시뮬레이션을 통하여 알고리즘 성능평가를 하였다.

성능평가 결과, AF Algorithm이 Gardner Algorithm보다 BER, RMS Jitter, S-curve등에서 성능이 개선됨을 알 수 있었다.

ABSTRACT

Recently, digital realizations of timing recovery circuits for digital data transmission are of growing interest. As a result of digital realization of timing recovery circuits, new digital algorithms for timing error detection are required.

In this paper, we present a new digital Angular Form(AF) algorithm which can be directly applied to QPSK modulation technique. AF algorithm is basically developed on the concepts of detected angle form and transition logic table. We evaluated the performance of this algorithm by Monte-Carlo simulation method under Gaussian and Impulsive noise environments.

From the performance evaluation result, we show that the performance of AF Algorithm is better than that of Gardner in BER, RMS jitter, S-curve.

*仁德工業專門大學 事務自動化科
Dept. of Office Automation, INDUK Junior College
**成均館大學校 電子工學科
Dept. of Electronics Engineering, SungKyunKwan Univ.
論文番號 : 92-129 (接受1992. 8. 24)

I. 서 론

오늘날 digital signal processor와 반도체 특히, VLSI와 통신기술은 기존의 아날로그 방식에서 디지털 방식으로 전환되는 추세에 있다. 이러한 추세로 인하여 통신 시스템, 특히 수신단 모뎀(Modem)의 디지털화는 점점 일반화되어 가고 있다. 또한, 디지털 코히어런트 통신을 위하여, 수신단의 여러가지 회로중에서 타이밍 검출회로에 대한 연구가 많이 이루어지고 있다.[1-7]

타이밍 에러 검출 회로가 디지털화 됨으로 인하여 갖추어야 할 기능은, 효율적인 타이밍 에러 검출을 위한 알고리즘이다. 최근 몇년동안 이러한 타이밍 에러 검출 회로의 알고리즘 연구가 활발히 진행되고 있다.[1-7]

지금까지 타이밍 에러 검출을 위해서 제안된 알고리즘은 다음과 같다. 한심볼당 한개의 표본치를 취하는 방식이 Mueller와 Müller에 의해서 제안되었고 [1], 후에 Early Late Gate 방식과 유사한 WDM (Wave Difference Method) 이 제안되었다.[3] 논문 [4]에서는 심볼당 4개의 표본치를 취하는 WDM 방식에서 Interpolation을 사용하여 표본치를 2개로 줄이는 방법과 개선된 WDM의 성능 분석을 행하였다. 논문 [1-4]에서 제안된 타이밍에러 검출을 위한 알고리즘은 2-level 디지털 베이스 밴드 신호뿐만 아니라 BPSK, QPSK 변조방식에도 적용할 수 있는 알고리즘을 제시하였다.[5] Gardner 알고리즘의 가장 큰 장점은 Carrier Tracking 에러에 독립적으로 동작하므로 Carrier Recovery Loop이 Lock 되기 이전에도 동작이 가능하여 CR(Carrier Recovery)과 STR(Symbol Timing Recovery)이 동시에 동작함으로써 Loop이 보다 빨리 Acquisition 될 수 있다. 이상의 검토로부터 Gardner 알고리즘은 현재 제안된 방법중 가장 좋은 방법이라고 사료 된다.

그러나, 실제 QPSK 수신기에서는 각(angle)의 형태로 심볼을 복조하는것이 일반적인데, Gardner 알고리즘에서는 이러한 각의 형태의 알고리즘을 제시하지 못하였다. 그리고, 실제 통신 시스템에 적용했을때의 구체적인 성능을 평가하지 않았고, 단지 수학적 방법으로만 알고리즘의 타당성을 입증하였다.

본 논문에서는, Gardner 알고리즘으로부터, PSK 변조방법에 직접 적용할 수 있는 복조된 각(Angle)의 형태와 천이 논리표 (Transition Logic Table)를

기본개념으로 하는 Angular Form Algorithm(이후 AF 알고리즘이라 명명)을 제시하였다. 그리고 Gardner의 알고리즘을 실제 시뮬레이션을 통하여 검토해 보았으며, AF 알고리즘과의 성능을 비교하였다.

보다 다양한 채널 환경하에서 성능을 평가하기 위하여, Gaussian 잡음뿐만 아니라 Gaussian 및 Impulsive 잡음이 혼재하는 채널을 모델링하였다. 모델링한 두 잡음환경하에서 Monte-Carlo Simulation 방법을 사용하여 BER Curve, S-Curve, RMS Jitter 등으로 다양한 성능평가를 하였고, 제시된 AF 알고리즘의 타당성을 입증하였다.

II. AF 알고리즘의 배경 및 유도

제안된 여러 알고리즘 중에 현재 가장 관심이고조되고 있는 Gardner의 타이밍 에러 검출 알고리즘은 심볼당 두개의 샘플치가 필요하게 된다. 두개의 샘플은 각각 심볼의 중앙과 심볼의 경계에서 취한다. 심볼의 중앙에서 취한 샘플치 (이후, 짝수 샘플치)는 심볼결정 (symbol decision)에 사용되며, 심볼경계에서 취한 샘플치(이후, 홀수 샘플치)는 심볼 동기 (symbol synchronization)에 사용된다. 본 논문에서는 심볼 타이밍 에러 검출에 관한 알고리즘만을 다루기 때문에, 심볼 동기에 대해서만 고려하기로 한다.

1. 디지털 수신기의 구조

그림 1에서 심볼당 2개의 샘플치가 요구되는 알고리즘을 고려한 디지털 수신기의 구성을 나타내고 있다.[7] 그림 1에서 나타난 표본 보간기의 출력은 심볼당 2개의 샘플치 I_k, Q_k 로 된다. 표본 보간기는 심볼 동기화기의 출력인 타이밍 위상 추정량에 의해서 표본 시간 간격을 조정한다. 심볼 타이밍 acquisition과 동기는 그림 1의 블럭도 밑 부분에서 행해진다. 그림 2에서 심볼 동기화기의 구체적인 블럭도를 나타내고 있다.

그림 2에는, STR를 위한 동기화기로 1차 DPLL (Digital PLL)을 나타내고 있다. 1차 DPLL에 관한 이론은 논문 [7],[10]에 잘 정리 되어 있다. Accumulator에 의해 update된 timing phase output은 식 (1)과 같다.

$$S_n = S_{n-1} + G T_s \epsilon_n \quad (1)$$

여기서, S_n 은 현재 추정된 심볼 phase, G 는 loop gain, T_s 는 심볼 rate, ϵ_n 는 심볼 타이밍 추정량이다.

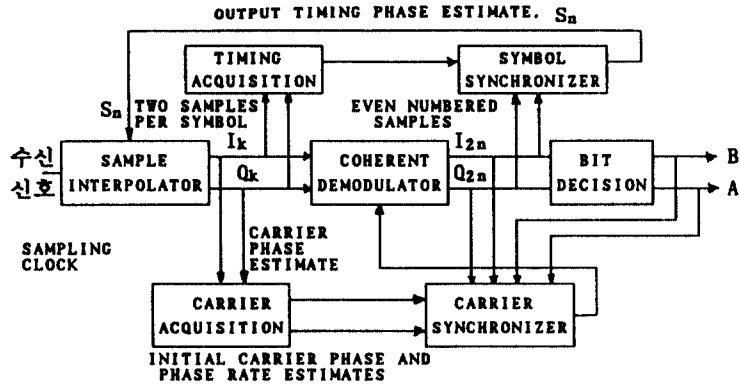


그림 1. 디지털 수신단의 블럭도
Fig. 1. Block Diagram For Digital Receiver

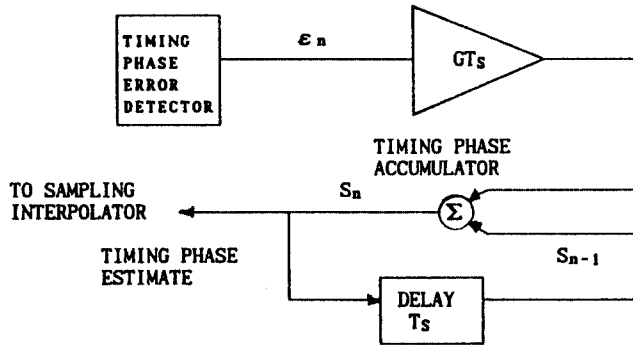


그림 2. 심볼 Tracking을 위한 동기화기
Fig. 2. Synchronizer For Symbol Tracking

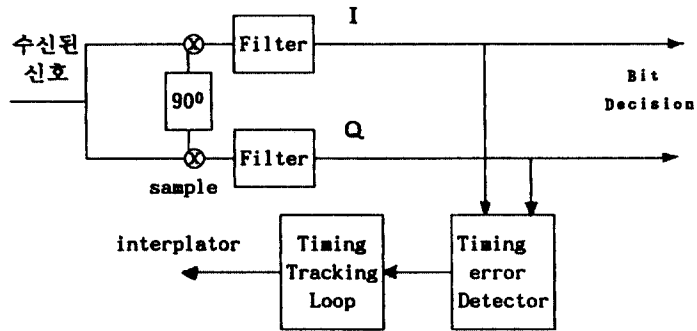


그림 3. MPSK Demodulator
Fig. 3. MPSK Demodulator

타이밍 에러 검출회로를 거친 타이밍 에러 추정량은 accumulator을 거쳐 샘플링 보간기의 입력으로 들어가게 된다.

그림 3는 전형적인 PSK의 수신단 복조기를 나타내고 있다. 본 논문에서는 심볼 타이밍 에러 검출에 관한 알고리즘만을 다루기 때문에, 그림 3에서 캐리어 recovery 부분은 생략되었다.

2. AF 알고리즘의 유도

그림 2에서 나타난 타이밍 에러 검출회로의 출력인 n번째 심볼의 타이밍 에러 추정량을 ϵ_n 으로 나타내면 Gardner의 알고리즘은 다음식과 같다.[5]

$$\epsilon_n = (Q_{2n} - Q_{2n-2}) \times Q_{2n-1} + (I_{2n} - I_{2n-2}) \times I_{2n-1} \quad (2)$$

여기서 I_{2n} , Q_{2n} 은 각각 I, Q-channel의 n번째 심볼 중앙에서 취한 샘플치이며, 심볼 결정에 사용된다.

I_{2n-1} , Q_{2n-1} 은 각각 I, Q-channel의 n번째 심볼 경계에서 취한 샘플치이다. 이 샘플치들은 심볼동기에 사용된다. 식 (2)의 알고리즘은 캐리어 위상 lock과는 독립적으로 타이밍 위상 lock이 이루어진다.[5]

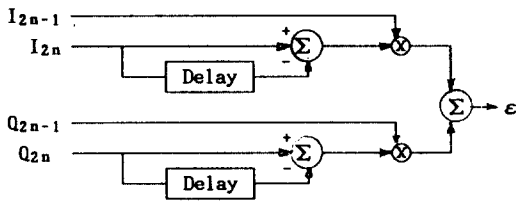


그림 4. Gardner의 알고리즘
Fig. 4. Gardner's Algorithm

$(I_{2n} - I_{2n-2})$, $(Q_{2n} - Q_{2n-2})$ 를 다음 식과 같이 나타내면,

$$X_{2n-1} = I_{2n} - I_{2n-2} \quad (3)$$

$$Y_{2n-1} = Q_{2n} - Q_{2n-2} \quad (4)$$

X_{2n-1} 은 I-channel의 (n-1)번째 심볼과 n번째 심볼 간의 심볼천이(symbol transition)를 나타내고 있고, Y_{2n-1} 은 Q-channel의 (n-1)번째 심볼과 n번째 심볼 간의 심볼천이를 나타내고 있다. 표1, 표2에서

표 1. I-channel에 대한 심볼 천이 논리표

Table. 1. Symbol Transition Logic Table for I-channel

X_{2n-1}		I_{2n}	
		1	-1
I_{2n-2}	1	0	-1
	-1	1	0

표 2. Q-channel에 대한 심볼 천이 논리표

Table. 2. Symbol Transition Logic Table for Q-channel

Y_{2n-1}		Q_{2n}	
		1	-1
Q_{2n-2}	1	0	-1
	-1	1	0

X_{2n-1} , Y_{2n-1} 의 심볼 천이 논리표를 나타내고 있다.

표1, 표2 논리표에서 심볼이 1에서 -1으로, -1에서 1로 천이가 일어나면 X_{2n-1} , Y_{2n-1} 은 모두 1, -1의 값을 갖게 되는 반면, 심볼의 천이가 발생하지 않으면 0의 값을 갖게 된다

그림 5의 개념도에서 나타난 바와 같이, 심볼 천이 값과 심볼의 경계에서 취한 홀수 샘플간의 곱으로 나타나는 n번째 심볼의 타이밍 에러 추정량 ϵ_n 은 항상 같은 부호를 나타내고 있다. 그림 5-(a)는 샘플 시간이 이상적인 샘플 시간보다 leading 했을때를 나타내고 있다. 그림 (b)는 샘플시간이 lagging 했을때를 나타내고 있다. 이경우에는 그림 5-(a)와는 반대로 타이밍 에러 추정량 ϵ_n 은 음(negative)의 값을 나타내고 있다. 타이밍 에러 추정량 ϵ_n 은 타이밍 tracking loop을 거쳐서 심볼의 샘플링 interpolator의 입력으로 들어가게 된다. 만약, 타이밍 에러 추정량 ϵ_n 이 양(positive)의 값이 되면, 샘플링 시간 간격은 빨라지고, 반대로 음의 값이 되면, 샘플링 시간 간격은 늦어지게 된다. 심볼들 간에 천이가 발생하지 않으면, 타이밍 에러 추정량 ϵ_n 은 항상 0의 값을 갖게 되므로 타이밍 위상 지터(timing phase jitter)가 증가하게 되는데, 이 문제는 적절한 코딩 기법을 사용함으로써 해결할 수 있다.[6]

그림 6에 복조된 심볼이 각(angle)의 형태인 PSK 복조기의 블럭 다이어그램을 나타내고 있다. 수신단에서 복조된 작은 채널의 잡음 때문에, QPSK인 경우 정확히 $(2J+1)\pi/M$ ($J=0,1,2,3$, $M=2,4$)중의

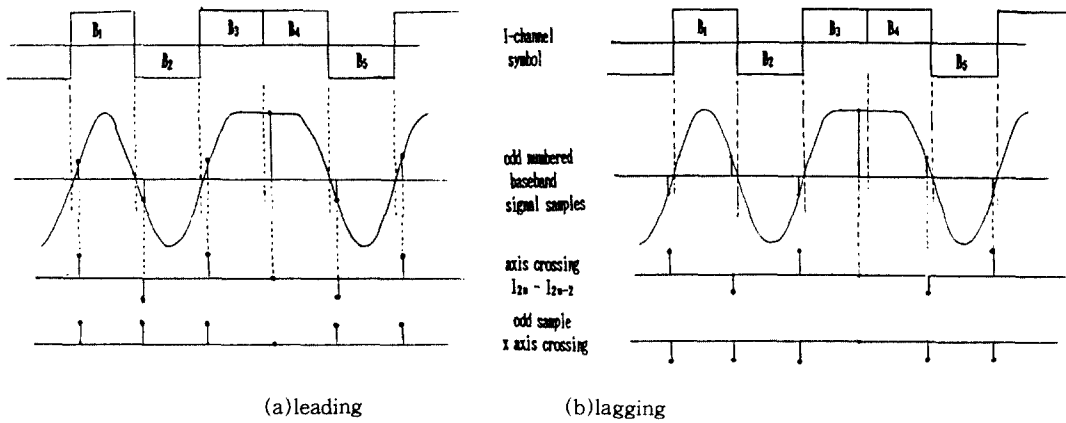


그림 5. 심볼 천이를 위한 개념도
Fig. 5. Conceptual Diagram for Symbol Transition

하나의 각과 일치하지 않는다. 복조된 각을 $(2J+1)\pi/M$ ($J=0,1,2,3, M=2,4$) 중의 하나의 각과 가장 가까운 각을 취하면, 심볼의 천이를 검출하고 있는 부분을 다음식과 같이 변환할 수 있다.

$$X_n = \left[\cos \frac{2K+1}{M} \pi - \cos \frac{2L+1}{M} \pi \right] \times Q_n \quad (5)$$

$$Y_n = \left[\sin \frac{2K+1}{M} \pi - \sin \frac{2L+1}{M} \pi \right] \times Q_n \quad (6)$$

여기서, $(2K+1)/M$ 과 $(2L+1)/M$ 은 각각 n 번째, $(n+1)$ 번째 복조된 각(angle)을 나타내고 있으며, M 은 MPSK의 2,4이고, $K, L=0,1,2,3, Q_n = \sin(\pi/M)$ 이다.

식 (5), (6)에 대한 천이 논리표는 표 3에 나타나고 있다. 표 3에서 θ_{2n} 은 MPSK 복조기에서 복조된 각을 $(2J+1)\pi/M$ ($J=0,1,2,3, M=2,4$) 중의 하나의 각과 가장 가까운 각을 나타낸다.

타이밍 에러 검출 회로의 타이밍 에러 추정량 ϵ_n 은 식 (2)로부터 다음식으로 나타낼 수 있다.

$$\begin{aligned} \epsilon_n &= I_{2n-1} \times X_n + Q_{2n-1} \times Y_n \\ &= I_{2n-1} \times (\cos \theta_{2n} - \cos \theta_{2n-2}) \times Q_n \\ &\quad + Q_{2n-1} \times (\sin \theta_{2n} - \sin \theta_{2n-2}) \times Q_n \end{aligned} \quad (7)$$

$$\begin{aligned} \epsilon_n &= I_{2n-1} \times \left[\cos \frac{2K+1}{M} \pi - \cos \frac{2L+1}{M} \pi \right] \times Q_n \\ &= Q_{2n-1} \times \left[\sin \frac{2K+1}{M} \pi - \sin \frac{2L+1}{M} \pi \right] \times Q_n \end{aligned} \quad (8)$$

식 (8)의 알고리즘을 그림 7에 나타나고 있다. Gardner 알고리즘을 복조된 각의 형태로 변환함으로써, PSK 복조기에서 직접 적용할 수 있다. 그림 7의 알고리즘은 복조된 각의 형태와 천이 논리표를 포함하고 있다.

표 3. MPSK의 천이 논리표
Table. 3. MPSK Transition Logic Table

θ_{2n}	θ_{2n-2}	X_n	Y_n
$\frac{2K+1}{M} \pi$	$\frac{2L+1}{M} \pi$	$Q_n \times \left[\cos \frac{2K+1}{M} \pi - \cos \frac{2L+1}{M} \pi \right]$	$Q_n \times \left[\sin \frac{2K+1}{M} \pi - \sin \frac{2L+1}{M} \pi \right]$

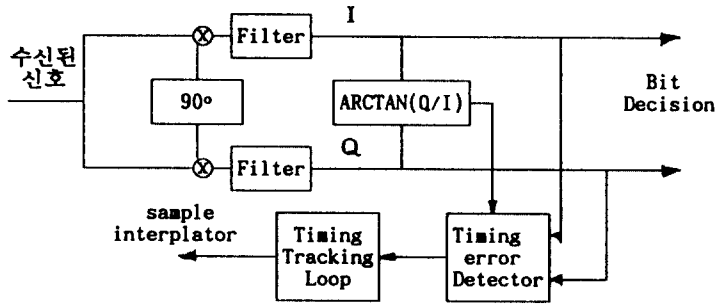


그림 6. MPSK Demodulator Block Diagram
Fig. 6. MPSK Demodulator Block Diagram

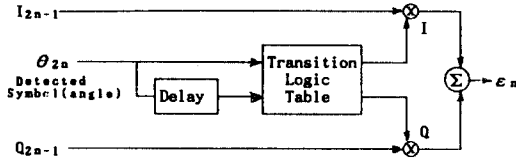


그림 7. PSK 타이밍 에러 검출 알고리즘
Fig. 7. Algorithm for PSK Timing Error Detection

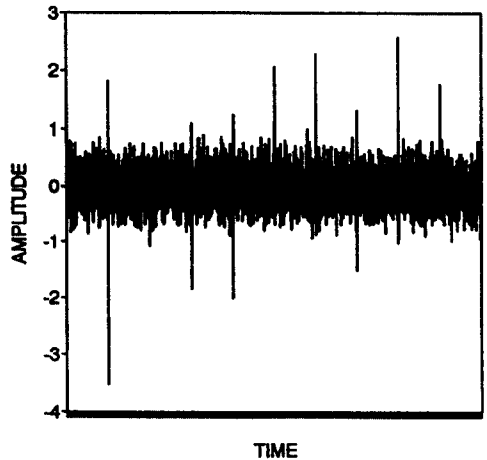
III. 채널 모델링

Monte-Carlo 시뮬레이션 방법에 있어서 잡음의 처리는 시스템의 전체 성능평가에 대단히 큰 영향을 미치기 때문에 대단히 중요하다. 가우스 잡음에 대한 처리 과정은 논문[7]에서와 같고, 임펄스 잡음은 문헌 [7][8]에 주어진 확률분포를 이용하여 모델링하였다. I채널과 Q채널에 대한 Joint Probability Density $P_I(N)$ 은 식 (9)와 같다.

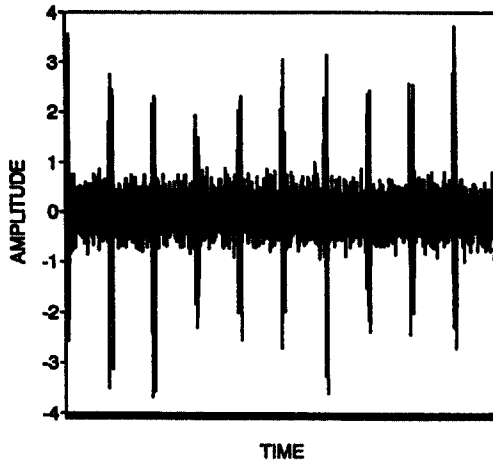
$$P_I(N) = \frac{\text{Exp}(-A)}{W} \sum_{j=0}^{\infty} [A^j N] / [j! \sigma_j^2] \text{Exp}[-N^2 / (2W\sigma_j^2)] \quad (9)$$

W : Gaussian 잡음전력 + Impulsive 잡음전력
A : 단위시간당 존재하는 Impulsive 잡음의 시간비
 σ_j^2 : $(j/A + \Gamma) / (1 + \Gamma)$
 Γ : Impulsive 잡음에 대한 Gaussian 잡음의 전력비
임펄스 잡음은 시간 영역에서 주기적으로 발생한다

고 가정하여 부과하였다. 그림 8은 SNR이 10[dB]일 때 $[A=0.01, \Gamma=0.1 \text{ \& } A=0.1, \Gamma=0.1]$ 인 임펄스 잡음을 시간영역에서 도시한 것이다. 한편 가우스 잡음과 임펄스 잡음 $[A=0.01, \Gamma=0.1 \text{ \& } A=0.1, \Gamma=0.1]$ 이 혼재하는 경우에 대한 확률분포는 그림 9와 같다.



(a) $A=0.01, \Gamma=0.1$



(b) $A=0.1, \Gamma=0.1$

그림 8. 임펄스 잡음의 파형
Fig. 8. Waveform of Impulsive noise

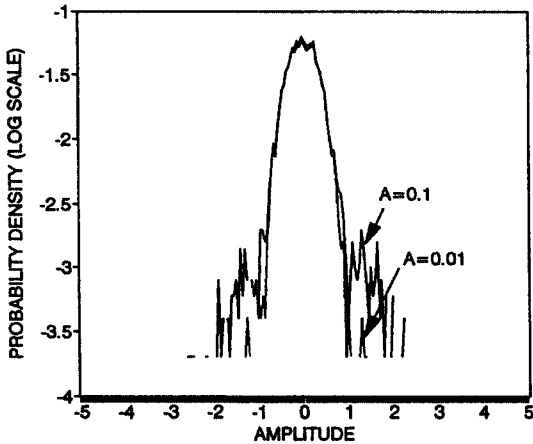


그림 9. Log Scale로 나타낸 잡음의 확률분포($\Gamma=0.1$)
Fig. 9. Log Scaled Probability Density of Noise($\Gamma=0.1$)

IV. 시뮬레이션 결과 및 검토

이미 앞에서 언급한 바와 같이 Gardner 알고리즘은 Carrier Recovery 부분과 독립적으로 STR 부분이 동작하므로, 본 논문에서는 STR에 관한 성능평가만을 하였다. 시뮬레이션에서 심볼당 샘플수를 컴퓨터 수

행능력을 고려하여 36개의 샘플치를 사용하였다.

심볼 동기 알고리즘 성능평가를 위하여, PSK 변조 기법에 대해서 심볼 phase error에 대한 PD(Phase Detector)의 출력인 S-curve, RMS jitter(Root Mean Square Jitter), BER Curve등을 제시하였다.

본 시뮬레이터에서 pulse shaping을 위해 $\alpha=0.5$ 인 raised cosine filter를 FIR filter로 구현하였고, 채널 모델을 이미 3장에서 언급한 gaussian noise와 gaussian & impulsive noise의 두 채널을 모델링하여 사용하였다.

심볼 동기화기로는 그림 2에 나타난 1차 DPLL을 사용하였다. 이때, Loop Bandwidth B_L , Noise Bandwidth B_N 과 Loop Gain G 와의 관계식은 식 (10)과 같다.[7,10]

$$B_L = 0.5 B_N = G / 4 \quad (10)$$

본 시뮬레이터에서 $B_L T_s = 0.01$ 로 하였다.

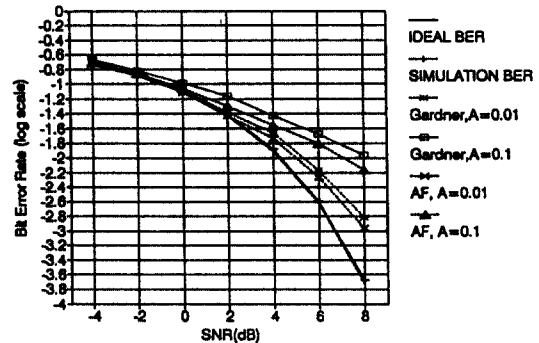


그림 10. Gaussian & Impulsive 잡음하에서의 BER 곡선

Fig. 10. BER curve of Gaussian & Impulsive Noise Environment

먼저, 본 논문에서 행한 시뮬레이터의 정확성을 검토하기 위하여, 본 논문에서 제시한 AF 알고리즘을 적용한 QPSK의 BER(Bit Error Rate) 곡선을 먼저 구하였다. 그림 10에서 나타난 바와 같이 가우시안 잡음환경하에서 시뮬레이터의 BER 곡선이 이상적인 BER 곡선과 거의 일치하고 있음을 확인할 수 있었다. Gaussian & Impulsive 잡음하에서는 AF 알고

리즘의 성능이 Gardner 알고리즘의 성능보다 BER = 10⁻²을 기준으로 A=0.01, Γ=0.01인 경우는 약 0.2dB, A=0.1, Γ=0.1인 경우 약 0.8dB 향상됨을 확인할 수 있었다. Monte-Carlo 방법에서는 10⁻⁴의 BER을 산출하기 위해서는 10⁶개 이상의 데이터를 처리해야만 비교적 신뢰할 수 있는 BER을 얻을 수 있다. 그러므로, 그림 10에서 제시한 BER 곡선을 구하기 위해 low SNR에서는 2×10⁴개의 data를, high SNR에서는 2×10⁶개의 데이터를 처리하였다. 참고로 IBM 486 PC(33MHz Main Clock)를 이용하여 2×10⁶개의 데이터를 처리하는데 약 14시간이 소요되었다.

그림 11에서 SNR에 대한 phase에 대해 정규화된 RMS symbol phase jitter의 관계를 나타내고 있다. AF 알고리즘의 symbol phase jitter가 모든 SNR 범위에서 Gardner 알고리즘의 symbol phase jitter보다 약 0.5 정도가 적어짐을 알 수 있다. A=0.1, Γ=0.1인 경우에는 A=0.01, Γ=0.1인 경우나 Gaussian 잡음하에서 보다 low SNR에서는 jitter의 변화가 거의 없으나, high SNR 특히, SNR=8dB에서는 각각 약 0.1, 0.03 정도가 현저하게 감소함을 확인할 수 있었다. 그림 12에서는 임의의 symbol phase error에 대한 RMS phase jitter를 여러 잡음 환경하에서 구하였다. 그림 11에서 제시한 SNR에 대한 RMS symbol phase jitter 관계를 구하였다. 그림 11에서 제시한 SNR에 대한 RMS symbol phase jitter 관계를 구하기 위해 low SNR에서는 2×10⁴개의 data를, high SNR에서는 2×10⁶개의 데이터를 처리하였다. 그림 12를 검토하면 AF 알고리즘의 jitter는 Gardner 알고리즘을 적용했을때의 jitter보다 적어짐을 확인하였다.

S-curve는 보통 Tracking loop의 성능평가에 있어서 대단히 중요한 요소이다. S-curve의 정의식은 식 (11)과 같다.[11]

$$\epsilon(e) = E[\epsilon(e)] / \{dE[\epsilon(e)] / de\}_{e=0} \quad (11)$$

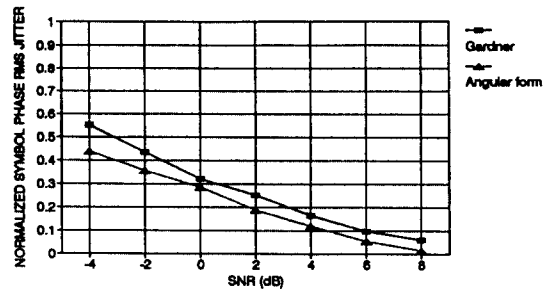
여기서, ϵ 는 PD 출력, E(·)는 기대값, e는 symbol phase error 이다.

그림 13에 phase error를 정규화한 Symbol Phase Detector의 특성, 즉, S-curve를 나타내고 있다.

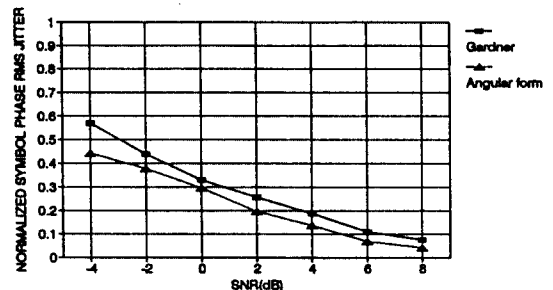
Gardner 알고리즘의 PD 출력은 SNR의 변화에 따라 거의 변화가 없고, 선형특성을 갖는 범위가 좁은 반면, AF 알고리즘에서는 SNR이 커지면 커질수록

PD 출력의 기울기가 커지고, 선형특성을 갖는 범위가 넓어짐을 알 수 있다. A=0.1, Γ=0.1의 경우와 A=0.1, Γ=0.01의 경우보다 SNR의 커짐에 따라 PD 출력의 선형영역이 증가함을 알 수 있다.

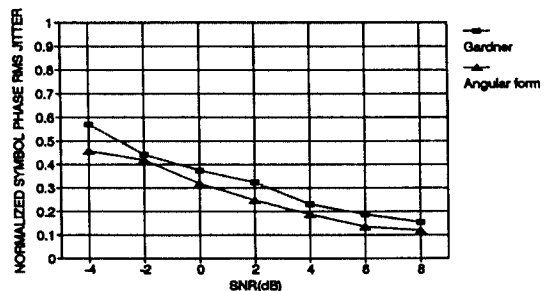
그림 12, 그림 13의 결과를 구하기 위하여 phase error 샘플당 10⁴개의 데이터를 처리하였다.



(a) Gaussian Noise

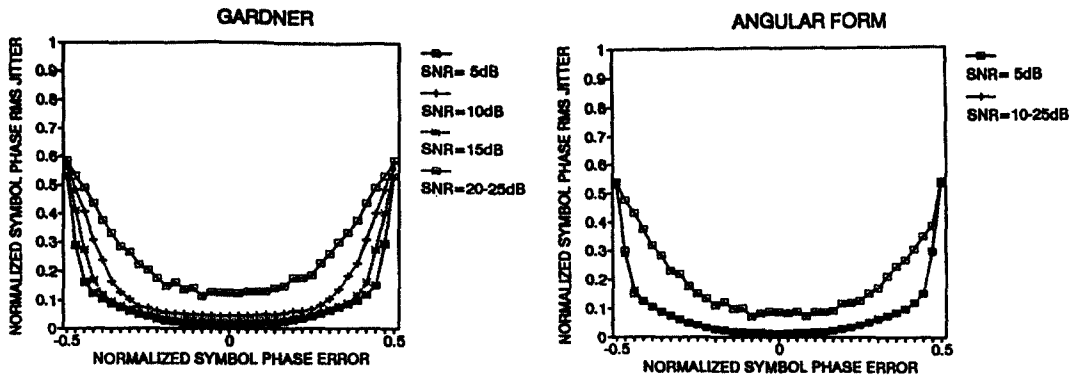


(b) A=0.01, Γ=0.1

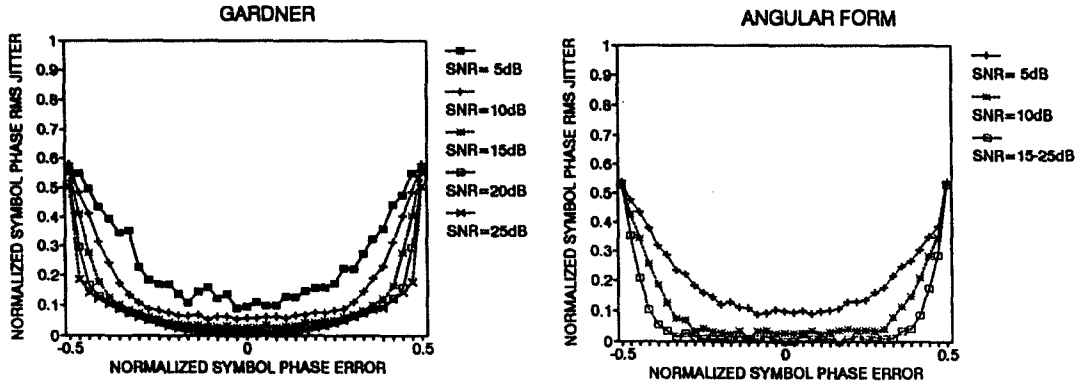


(c) A=0.1, Γ=0.1

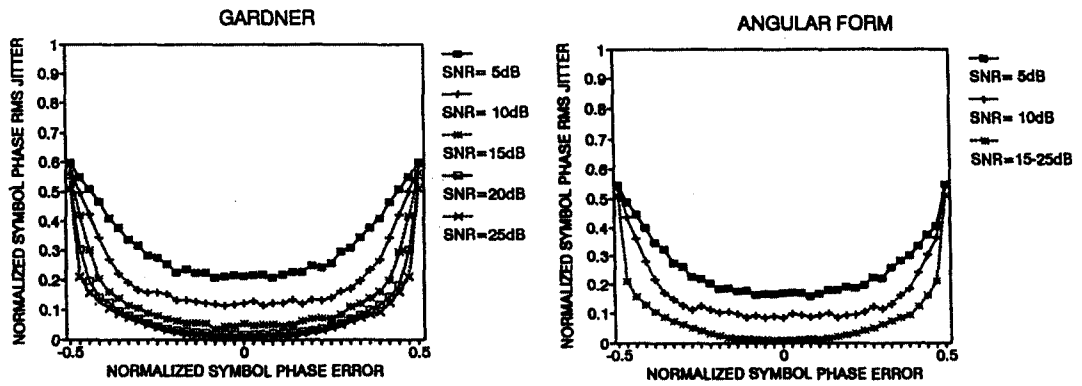
그림 11. SNR 대 정규화된 RMS symbol phase jitter
Fig. 11. SNR vs. Normalized symbol phase jitter



(a) Gaussian Noise



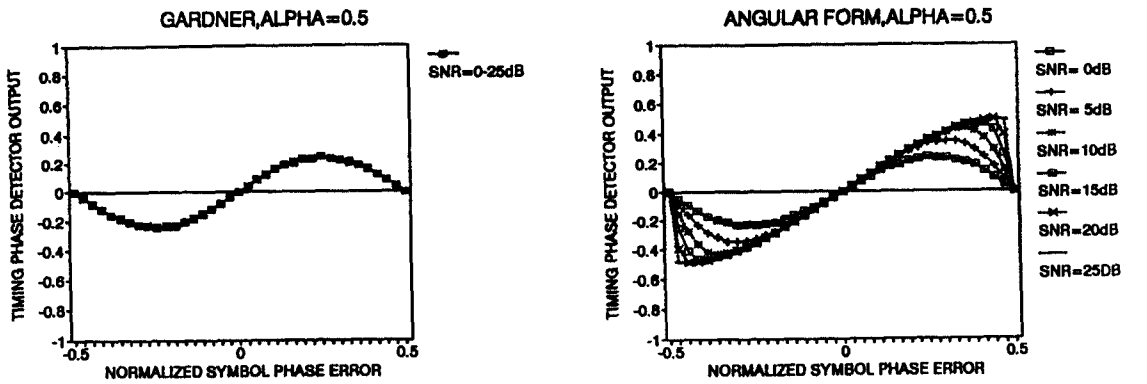
(b) $A=0.01, \Gamma=0.1$



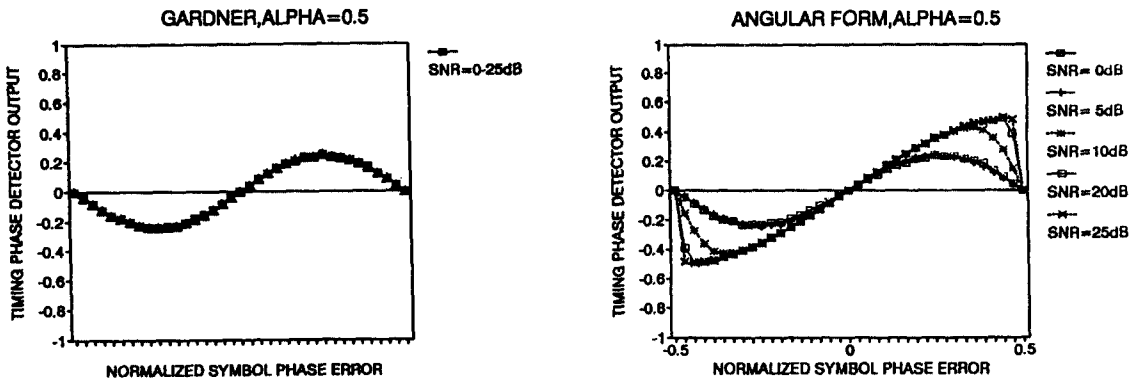
(c) $A=0.1, \Gamma=0.1$

그림 12. 정규화된 symbol phase error에 정규화된 RMS symbol phase jitter

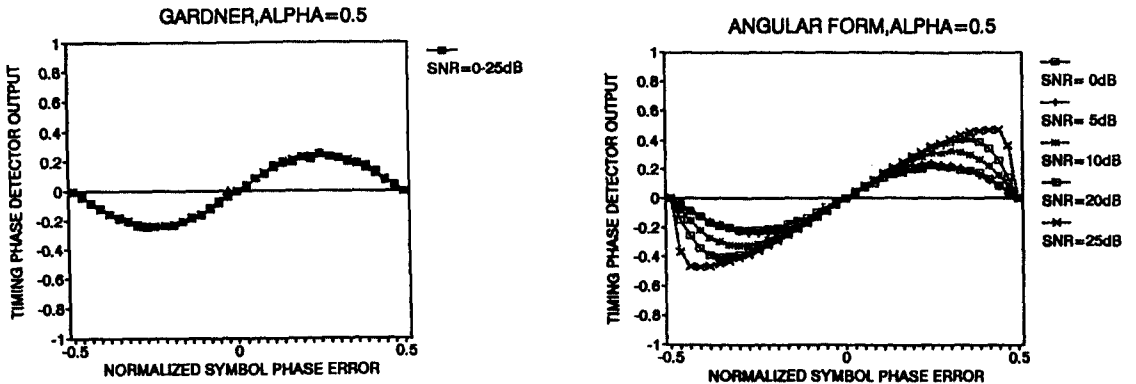
Fig. 12. Normalized phase error vs. Normalized symbol phase jitter



(a) Gaussian Noise



(b) $A=0.01, \Gamma=0.1$



(c) $A=0.1, \Gamma=0.1$

그림 13. Phase Detector 출력특성(S-Curve)

Fig. 13. Phase Detector output characteristics(S-Curve)

V. 결 론

본 논문에서는, QPSK 복조 방법에 직접 적용할 수 있는 복조된 각(angle)의 형태와 천이 논리표 (Transition Logic Table)을 기본 개념으로 하는 심볼 타이밍 에러 검출을 위한 AF 알고리즘을 제시하였고, Gaussian 및 Impulsive 잡음을 모델링하여, 이 두가지 잡음하에서 Monte-Carlo 시뮬레이션 기법을 사용하여 성능평가를 하였다. 또한, Gardner 알고리즘뿐만 아니라 AF 알고리즘을 실제 통신시스템에 적용했을때의 성능을 평가하여 그 결과를 비교 분석하였다.

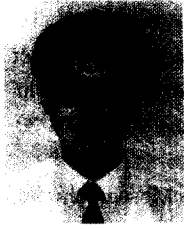
시뮬레이션에 의한 성능평가 결과, 본 논문에서 제시한 AF 알고리즘은 Gardner 알고리즘보다 BER, RMS jitter, S-curve 등에서 개선된 성능을 보였다. BER 성능평가에서 AF 알고리즘이 Gardner 알고리즘보다 BER 특성이 좋아짐을 확인하였고, 특히, 같은 BER 조건에서 Gaussian 및 Impulsive 잡음이 많이 존재하는 채널에서 일수록 SNR의 이득은 점점 커짐을 확인하였다. High SNR에서, AF 알고리즘을 적용한 경우의 RMS jitter 양이 Gardner 알고리즘을 적용한 경우의 RMS jitter 양보다 적어짐을 알 수 있었다. S-curve에서는, AF 알고리즘이 Gardner 알고리즘보다 SNR 변화에 따라 현저하게 PD 출력의 선형부분이 커짐을 확인하였다.

따라서, 본 논문에서 제시한 AF 알고리즘은 실제 QPSK 복조기에 적용했을때 우수한 성능을 보일 것으로 기대된다.

차후의 연구 방향은 QPSK 변조 기법에만 국한된 알고리즘이 아닌, 다양한 여러 변조 기법에 적용할 수 있는 알고리즘을 개발할 계획이다.

참 고 문 헌

1. K.H.Mueller and M.Müller, "Timing recovery in digital synchronous data receivers," IEEE Trans. Communication, vol.COM-14, pp.516-530, May 1976.
2. A.Jennings and B.R.Clarke, "Data-sequence selective timing recovery for PAM systems," IEEE Trans. Communication, vol.COM-33, pp. 792-731, July 1985.
3. T.Suzuki, H.Dakatori, M.Ogawa, and K.Tomooka, "Line equalizer for a digital subscriber loop employing switched capacitor technology," IEEE Trans. Communication vol. COM-30, pp.2074-2082, Sept. 1982.
4. O.Agazzi, C.P.J.Tzeng, D.G.Messerschmitt, and D.A.Hodges, "Timing recovery in digital subscriber loops," IEEE Trans. Communication, vol.COM-33, pp.558-569, Jun 1985.
5. Floyd M.Gardner, "A BPSK/QPSK timing-error detector for samples receivers," IEEE Trans. Communication, vol.COM-34, pp.423-429, May 1986.
6. Martin Oerder, "Derivation of Gardenr's timing-error detector from the maximum likelihood principle," IEEE Trans., vol.COM-35, 684-685, Jun 1987.
7. S.Joseph Campanella, Sayegh, "Onboard multi-channel demultiplexer/demodulator study," Comsat Laboratories, Clarksburg, Maryland, Dec. 1987.
8. 고성찬, 송재철, 최형진, "임펄스 잡음 환경하에서의 TCM 방식 최적화에 관한 연구," 대한전자공학회 논문지 제 29권 A편 제 3호, 1992.
9. D. Middleton, "Statistical Models of Electromagnetic Interference," IEEE Trans. Electromag. Compat., Vol.EMC-19, No.3, Aug. 1977.
10. William C. Lindsey, Chak Ming Chie, "A Survey of Digital Phase Locked Loops," Proceeding of the IEEE, VOL.69, No.4, April, 1981.
11. William C. Lindsey, Telecommunication Systems Engineering, Prentice-Hall, Inc. 1973.



宋在哲(Jai Chul Song) 正會員

1961年 9月 9日生

1985年 2月 : 성균관대학교 전자공학과 졸업(학사)

1989年 2月 : 성균관대학교 대학원 전자공학과 졸업(석사)

1992年 2月 : 성균관대학교 전자공학과 박사과정 수료

1991年 9月 ~ 현재 : 인덕전문대학 OA과 전임강사

※주관심분야 : 디지털 통신, 위성통신, 디지털 동기 등임

高 農 燦(Sung Chan Ko)

正會員

1964年 7月 26日生

1987年 2月 : 성균관대학교 전자공학과 졸업(학사)

1989年 2月 : 성균관대학교 대학원 전자공학과 졸업(석사)

1992年 2月 : 성균관대학교 전자공학과 박사과정 수료

※주관심분야 : 디지털 통신, 무선통신, 이동통신, 위성통신 등임



崔炯辰(Hyung Jin Choi) 正會員

1952年 8月 30日生

1974年 2月 : 서울대학교 전자공학과 졸업(학사)

1976年 2月 : 한국과학기술원 전기전자공학과 졸업(석사)

1976年 3月 ~ 1979年 7月 : 주식회사 금성사 중앙연구소 근무(연구원)

1979年 9月 ~ 1982年 12月 : 미국 University of Southern California 전기공학과 박사(Ph.D)

1982年 10月 ~ 1989年 2月 : 미국 LinCom Corp. 연구원으로 근무

1989年 3月 ~ 현재 : 성균관대학교 전자공학과 근무(교수)

※주관심분야 : 디지털통신, 무선통신, 이동통신, 위성통신 및 동기화이론을 포함한 Modem기술 등임