

진공증착법으로 제조한 CdS 박막의 전기적 및 광학적 성질

Electrical and Optical Properties of CdS Films
Prepared by Vacuum Evaporation

김동섭*, 김선재*, 박정우*, 임호빈*

(Dong-Seop Kim · Sun-Jae Kim · Jung-Woo Park · Ho-Bin Im)

요 약

CdS박막을 5×10^{-7} Torr의 초기 진공하에서 CdS source 온도를 $800 \sim 1100^{\circ}\text{C}$ 로 하고 기판 온도를 $100 \sim 200^{\circ}\text{C}$ 로 하여 corning 7059 glass 기판위에 $0.6 \sim 1.2 \mu\text{m}$ 의 두께로 진공증착 방법으로 제조하였다. CdS source 온도와 기판온도가 증착된 CdS 박막의 미세구조와 결정구조 및 전기적, 광학적 성질에 미치는 영향을 알아 보았다. 기판을 가열하지 않은 경우는 source 온도가 증가할수록 전기비저항과 광투과도가 낮게 나타났다. Source 온도를 1100°C 로 고정하였을 경우 기판의 온도에 따라 전기비저항값과 광투과도값은 증가하였으며 optical band gap도 증가하였다. Source 온도가 1100°C 이고 기판온도가 190°C 일때 전기비저항값은 $2 \times 10^6 \text{ohm-cm}$ 였고 광투과도는 band gap 이상의 파장에서 80% 이상의 값을 가졌다. 증착된 CdS박막의 결정구조는 모두 hexagonal structure를 가지며 source 온도가 낮을수록 기판온도가 높을수록 C축으로 방향성있게 성장하였다.

ABSTRACT

Cadmium sulphide films with thickness of $0.6 \sim 1.2 \mu\text{m}$ were deposited onto corning 7059 glass substrate under a vacuum of 5×10^{-6} Torr. Source and substrate temperature ranges used were $800 \sim 1100^{\circ}\text{C}$ and $100 \sim 200^{\circ}\text{C}$, respectively. The microstructures and semiconducting properties of the films were studied using SEM, X-ray diffraction, UV-VIS-IR spectrophotometer and Hall Measurement unit. Electrical resistivity and optical transmission of the CdS films decrease with an increase in source temperature while they increase with an increase in substrate temperature. The resistivity of the films evaporated at 1100°C varied from $7 \times 10^3 \text{ohm-cm}$ at the substrate temperature of 100°C to $2 \times 10^6 \text{ohm-cm}$ at 190°C . All the films had hexagonal structure and strong texture with c-axis of grains normal to the substrate glass.

*한국과학기술원 전자재료공학과

1. 서 론

박막형태양전지의 소재로서 가장 활발히 연구되고 있는 것 중에 CdS나 $Cd_{1-x}Zn_xS$ 를 window로 이용하는 CuInSe₂ 전지와 CdS와 ITO를 이용하는 CdTe 전지등 II-VI족 화합물 반도체가 주종이다. CuInSe₂/CdS 태양전지는 이미 여러 연구팀들에 의해서 10%이상의 효율이 나온다고 보고되고 있다.¹⁾ 특히 CuInSe₂/ $Cd_{1-x}Zn_xS$ 태양전지는 Boeing group에서 제작하여 변환 효율이 12%가 된다고 보고하고 있다.²⁾ ZnO/CdS/CuInSe₂ system에 사용되는 CdS는 에너지 금지대폭이 2.43 eV인 직접천이형 n-type 반도체로서 주로 태양전지의 광투과층으로 사용되어 온 물질이다. 이것의 제작방법으로는 진공증착법, 스크린프린팅/소결법, 스퍼터링과 전착법(electrodeposition) 등이 보고되고 있는데,^{3, 4)} 전착법의 경우 박막의 불균질성에서 오는 문제, sputtering의 경우 박막표면 손상에서 생기는 문제점등으로 다층막제조를 함에 있어서 전 공정을 이들 방법으로 제조하기에는 문제가 있다고 사료된다. 그래서 주목받고 있는 CdS 박막제조방법이 vacuum evaporation 방법이다.⁵⁾ ZnO/CdS/CuInSe₂ 태양전지에서 CdS 박막은 광투과층과 절연층 역할을 하여 태양전지의 V_{oc} 를 높일 수 있게 하며⁶⁾ 이때 요구되어지는 CdS 박막의 물성은 높은 광투과도와 높은 전기저항값을 가져야 한다. 이러한 물성들은 CdS 박막의 증착조건에 크게 좌우된다.^{7, 8)}

본 연구에서는 진공증착할 때의 각 제조

조건이 CdS 박막의 물성에 미치는 영향을 조사하여 ZnO/CdS/CuInSe₂ 고효율 태양전지에 응용가능한 CdS 박막의 제조조건을 알아보하고자 하였다.

2. 실험방법

2-1. 시편제작

시편제작을 위해서 본 실험에서 사용한 CdS 분말은 Atomergic Chemetal Co. 제품으로 순도가 99.999%이다. CdS 분말을 그대로 source로 사용할 경우 증착시 분말이 튀어나가기(sputtering) 때문에 이를 방지하기 위하여 press를 사용하여 pellet을 제조하였다. Pellet 하나당 무게는 0.6g으로하고 pellet제조시press의 압력은 0.1ton/m²으로 하였다. 기판으로는 borosilicate glass(Corning 7059)를 사용하였으며, trichloroethylene, aceton, methanol의 세척용매를 사용하여 각각 60분씩 세척하였다. 증착전 CdS 분말에 남아있는 흡착 gas를 제거하고 powder의 sputtering을 줄이기 위해서 CdS를 500°C에서 30분간 annealing 하였다. 증착된 CdS 박막의 두께는 0.6~1.2 μ m였다. CdS막의 열처리 200°C의 관상로서 20분간 contact 열처리와 동시에 하였으며 이때 불활성 분위기를 유지하기 위해 200cc/min로 질소를 유입하였다.

Contact 물질로는 Ag paste에 In powder를 20wt% 첨가한 In-Ag paste를 사용하였다. 본 연구에서 사용하기 위해 제작한 진공증착장비의전체적인 외관을 그림[1]에 나

타내었다. 진공증착기의 vacuum system은

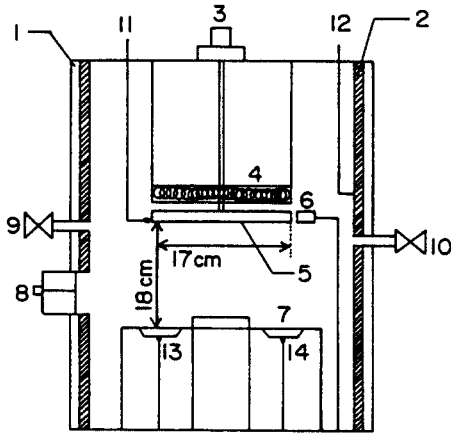


그림1.진공증착장비의 개략도 : (1)냉각 라인, (2)발열체, (3)모터, (4)기판 발열체, (5)기판 호울더, (6)두께측정장비, (7)보우터, (8)투시창, (9)블리드 밸브, (10)가스 주입밸브, (11),(12),(13),(14), 열전대.

Fig.1. Schematic diagram of vapor deposition apparatus : (1)cooling line, (2)heating element, (3)motor, (4)substrate heating element, (5)substrate holder, (6)thickness sensor, (7)boat, (8)view port, (9)chamber bleed valve, (10)input gas valve, (11),(12),(13),(14), thermocouple.

diffusion pump system을 채용하였으며 증착전의 초기 진공도는 5×10^{-7} Torr이었다. 증착할 source물질의 가열을 위해 저항발열체로 텅스텐 boat를 사용하였으며 thermocouple을 텅스텐 boat 아래쪽에 밀착시킬 시편의 온도를 PID(Proportional, Integral, Differential) 조절에 의해 $\pm 5^{\circ}\text{C}$ 오차 이내로 $800 \sim 1100^{\circ}\text{C}$ 로 변화시켰다. 기판 holder 위쪽에 저항발열체를 연결하여 기판 온도를 $100 \sim 200^{\circ}\text{C}$ 로 변화시켰으며 균

일한 박막을 얻기위해 기판 holder를 20rpm으로 회전시켰다. 증착전에 CdS source를 annealing하고 증착 온도까지 시편을 가열하는 도중에 불순물이나 증착물질들이 기판에 증착되는 것을 방지하기 위해서 boat 위쪽에 shutter를 설치하였다. 증착중 기판에 증착되는 물질의 두께와 증착률은 XTC standard sensor(IPN 007-216)로 측정하였다.

2-2. 측정방법

시편의 전기비저항은 4-point probe 방법을 이용하여 판저항을 구한다음 측정된 두께를 곱하여 구하였다. 박막의 전하농도와 이동도는 van der Pauw 방법으로 측정하였다. 시편의 두께는 SEM(Scanning Electron Microscope)과 ellipsometer를 이용하여 구하였다. 광투과도는 Shimadzu(Model #UV-3100S)의 UV-VIS-IR recording spectrophotometer를 이용하여 측정하였다. 시편의 미세구조는 SEM을 이용하여 관찰하였으며 결정구조는 X-ray diffractometer를 이용하여 bulk CdS와 비교하였다.

3. 결과 및 고찰

그림 [2]에는 CdS source의 온도가 $800 \sim 1100^{\circ}\text{C}$ 일때 시간에 따른 CdS의 증착률의 변화를 나타내었다. 전체적으로 시간에 따라 증발률이 감소하고 source 온도가 증가할수록 더 빨리 감소하였다. 시간에 따라 증발률이 달라지는 이유는 CdS는 증발이 일어나기전에 bulk의 표면에서 dissocia-

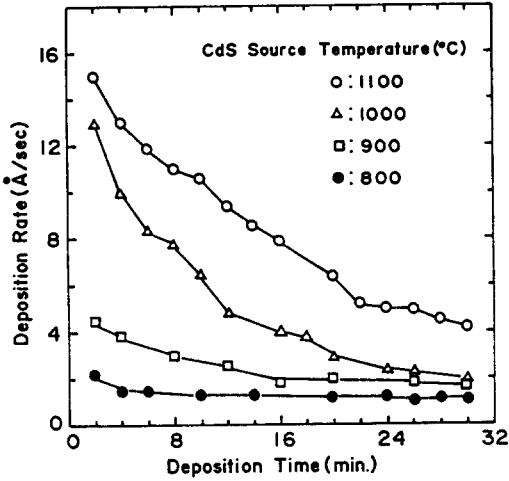


그림 2. CdS 증착 시간에 따른 증착속도
Fig. 2. Deposition rate as a function of CdS deposition time.

tion이 먼저 일어나고 그에 따라 source 표면의 조성이 증착시간에 따라 Cd excess로 변하기 때문에 사료된다.^{8, 9)} 그림 [3]에는 각각의 source 온도에서 증착 시간을 달리하여 제조한 두께가 0.6~1.2 μ m인 시편의 전기 비저항값을 나타내었다. 증착시

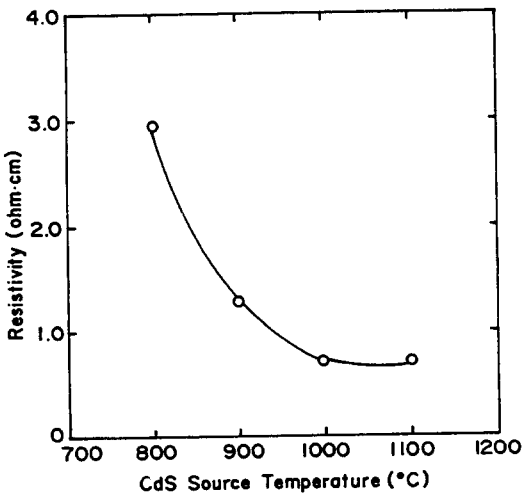


그림 3. CdS source 온도에 따른 CdS

박막의 전기비저항.

Fig. 3. Electrical resistivities of the CdS films as a function of CdS source temperature.

간은 각각 1100°C에서 5분, 1000°C에서 50분, 900°C에서 100분, 800°C에서 150분이었다. Source의 온도가 800~1100°C로 증가함에 따라 전기비저항값이 3~0.7ohm-cm로 감소하는 경향을 나타내었다. 비저항값의 변화를 알아보기 위해서 Hall효과 측정을 하여 전하농도와 전하이동도를 그림 [4]와 그림 [5]에 각각 나타내었다. Carri-

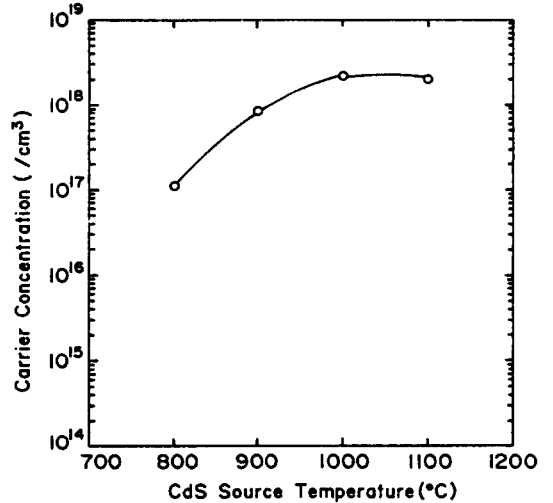


그림 4. CdS source 온도에 따른 CdS 박막의 전하농도.

Fig. 4. Dependence of carrier concentrations of CdS films which were evaporated from 800°C to 1100°C.

er type은 모두 n-type이며 전하이동도는 3~6cm/Vsec값을 가지며 source 온도에 따라 큰 차이를 보이지 않고 전하농도는 source

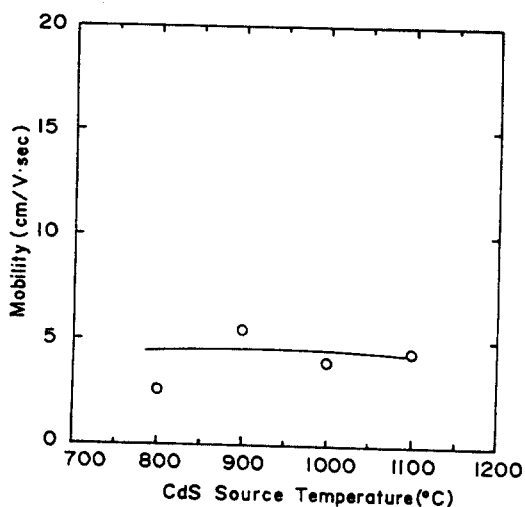


그림 5. CdS source 온도에 따른 CdS 박막의 전하유동도.

Fig. 5. Dependence of mobilities of CdS films which were evaporated from 800 °C to 1100 °C.

온도 증가에 따라 10^{18} 에서 2×10^{19} 으로 증가하는 경향을 나타내고 있다. 따라서 증착된 박막의 전기적 성질은 주로 전하농도의 변화에 기인함을 알 수 있다. 전하농도가 증가하는 이유는 source 온도가 증가함에 따라 Cd의 excess 양이 증가하기 때문으로 생각된다. CdS는 증발이 일어나면서 dissociation이 일어나기 때문에 chamber 내부의 vapor는 Cd, S, S₂, S₃, S₄로 존재하는 것으로 알려져 있으며¹⁰⁾ 이 때의 각 분자의 평형 증기압이 온도에 따라 달라지며 Cd의 기판에 대한 sticking coefficient가 sulfur의 sticking coefficient보다 크기 때문에 이러한 현상이 일어나는 것으로 생각된다. 그림 [6]에는 각각의 온도에서 증착된 박막의 파장에 따른 광투과도를 나타내었

다. 그림에서 알 수 있듯이 CdS source의

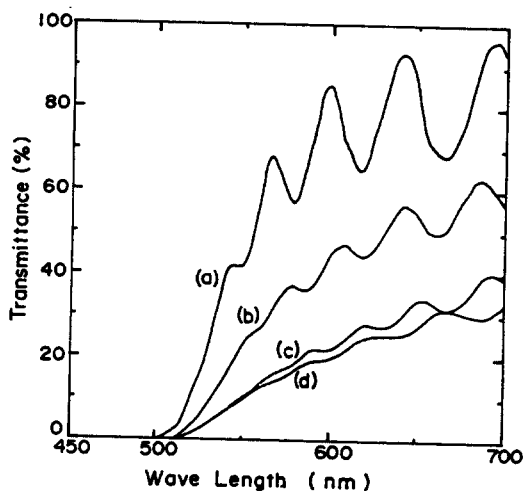


그림 6. CdS source 온도를 변화시켜 증착한 CdS 박막의 광투과도 : (a) 800 °C, (b) 900 °C, (c) 1000 °C, (d) 1100 °C. 기판은 가열하지 않았음.

Fig. 6. The optical transmission spectra of CdS films deposited at different source temperatures: (a) 800 °C, (b) 900 °C, (c) 1000 °C, (d) 1100 °C. Substrates were not heated.

온도가 증가함에 따라 광투과도가 감소함을 볼 수 있다. 실제 가시광선하에서의 시편의 색깔도 source 온도가 증가함에 따라 노란색에서 갈색으로 변하게 된다. 이것은 Cd excess의 양이 증가함을 보여주고 있는데¹¹⁾ 그 정도가 광투과도 감소의 원인으로 생각된다. 그리고 band gap 부근에서 광투과도가 넓은 파장에 걸쳐 서서히 떨어지는 이유는 CdS 박막내에 2차상으로 존재하는 excess Cd 때문으로 생각된다. 증착된 CdS

진공증착 방법으로 제조한 CdS 박막의 전기적 및 광학적 성질

박막의 결정구조를 알아보기 위해서 X-ray 회절 pattern을 조사하여 그림 [7]에 나타내었다. 결정구조는 hexagonal struc-

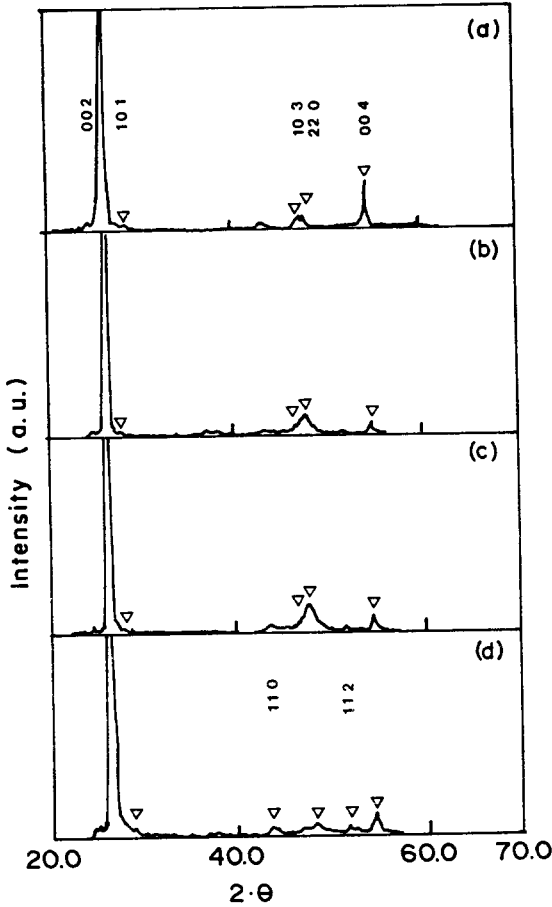


그림7. CdS source 온도를 변화시켜 증착한 CdS 박막의 X-선 회절 형태 : (a) 800°C, (b) 900°C, (c) 1000°C, (d) 1100°C.
Fig. 7. X-ray diffraction patterns of CdS films deposited at different source temperatures of (a) 800°C, (b) 900°C, (c) 1000°C and (d) 1100°C.

ture이며 C축 방향으로 방향성있게 성장하였고 모든 온도범위에서 순수한 Cd 금속 peak는 관찰되지 않았다. CdS source의 온도가 높아질수록 결정구조는 변화가 없고 grain의 방향성 정도가 감소하였다. 그 이유는 박막의 화학량론적 조성이 달라지고 증착속도가 빨라서 C축 방향으로 원자의 확산이 충분히 일어나지 못하여 C축 아닌 다른 에너지적으로 불안정한 방향으로의 성장이 발생하였기 때문으로 사료된다. 그림 [8]에는 각 시편의 SEM사진을 나타내었다. 각 시편의 두께는 ellipsometer로 측

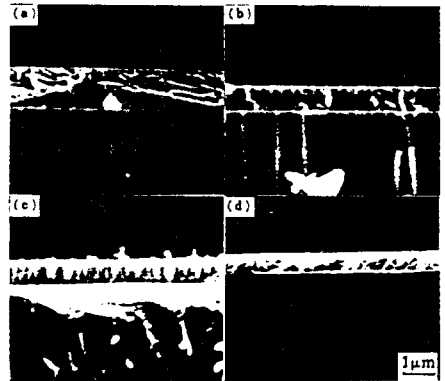


그림8. CdS source 온도를 변화시켜 증착한 CdS 박막의 단면 SEM 사진
Fig. 8. Cross-sectional SEM photographs of CdS films deposited at different source temperatures of (a) 800°C, (b) 900°C, (c) 1000°C and (d) 1100°C.

정한 결과 약 0.6μm~1.2μm이었으며 사진에서 볼 수 있듯이 grain이 기판에 수직인 방향으로 성장함을 알 수 있다. 그림 [9]에는 source온도를 1100°C로 하고 기판을 100°C에서 190°C로 가열했을 때의 전기비저항값을 기판 온도에 따라 나타내었다.

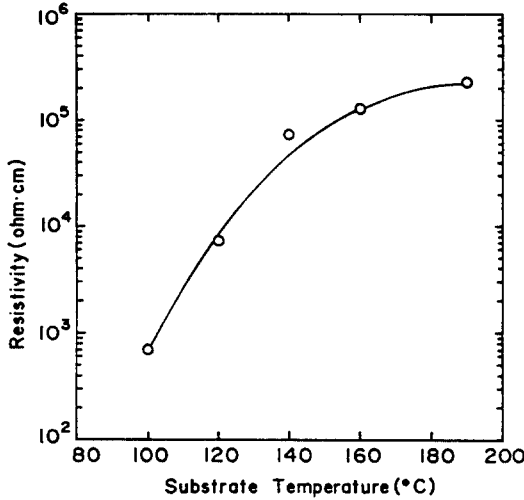


그림9. 1100°C에서 증착한 CdS 박막의 기판 온도에 따른 전기비저항.
 Fig. 9. Dependence of electrical resistivities of the CdS films deposited at the source temperature of 1100°C on the substrate temperature range from 100°C to 190°C.

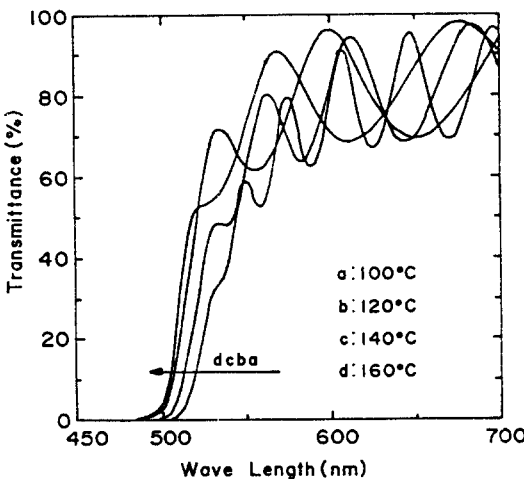


그림10. CdS source 온도가 1100°C 일때 기판온도를 달리하여 증착한 CdS 박막의 광투과도 : (a) 100°C, (b) 120°C, (c) 140°C, (d) 160°C.

Fig.10. The optical transmission spectra of CdS films deposited at the source temperature of 1100°C and at the substrate temperatures of (a) 100°C, (b) 120°C, (c) 140°C, (d) 160°C, respectively.

기판 온도가 증가함에 따라 전기비저항이 증가함을 알 수 있다. 그 이유는 기판 온도를 변화시킴에 따라 각 원소의 sticking coefficient가 달라질 뿐만 아니라 Cd과 S의 함성이 촉진되어 n-type donor로 작용하는 Cd excess의 량이 감소하기 때문으로 생각된다. 그림 [10]에는 source온도가 1100°C일때 기판 온도에 따른 광투과값을 나타내었다. 기판을 가열하지 않았을 때의 그림 [6]과 비교해보면 광투과값이 80% 이상으로 증가했음을 알 수 있다. 기판의 온도가 증가함에 따라 band gap 이하에서의 광투과도는 크게 변하지 않지만 optical band gap이 증가하며 기판온도가 160°C일 때 약 2.48eV 정도로 증가하였다. 기판을 가열했을 때 CdS 박막의 결정구조의 변화를 알아보기 위해서 X-ray 회절 pattern을 그림 [11]에 나타내었다. 기판을 가열하였을 때에도 hexagonal structure를 가지지만 기판의 온도가 증가함에 따라 C축 방향으로의 방향성이 증가하였다. 그 이유는 기판온도가 증가하면서 원자들의 확산속도가 증가하여 에너지적으로 안정한 C축 방향으로의 성장이 쉽게 일어나기 때문으로 생각된다.

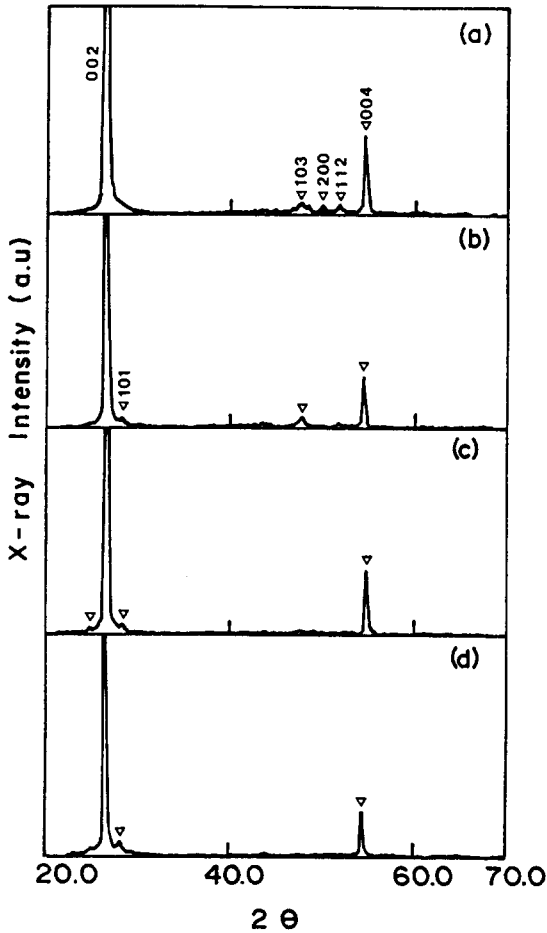


그림 11. CdS source 온도가 1100°C 일때 기판온도를 달리하여 증착한 CdS 박막의 X-선 회절형태 : (a) 100°C, (b) 120°C, (c) 140°C, (d) 160°C.

Fig. 11. X-ray diffraction patterns of CdS films deposited at the source temperatures of 1100°C and at different substrate temperatures of (a) 100°C, (b) 120°C, (c) 140°C, (d) 160°C, respectively.

4. 결 론

CdS source의 온도와 기판온도를 변화시켜서 0.6 μ m~1.2 μ m 두께의 CdS 박막을 제조하고 이때의 증착조건이 CdS 박막의 전기적 및 광학적 성질에 미치는 영향에 대해서 연구하고 다음과 같은 결론을 얻었다.

CdS의 증착율은 증착시간에 따라 CdS source의 조성이 바뀔으로써 감소하는 경향이 있으며 source 온도에 따라서 크게 바뀌었다. 증착된 박막은 기판 온도에 관계없이 모두 n-type 특성을 나타냈고 기판을 가열하지 않은 경우는 CdS source 온도가 증가함에 따라 전기비저항이 감소하고 광투과도가 감소하였다. 이는 CdS 박막이 Cd excess 상태로 증착되기 때문으로 생각된다. 기판온도가 증가함에 따라 전기 비저항값이 증가하였으며 광투과도는 기판을 가열하지 않았을 때보다 전체적으로 증가하였다. 본실험에서 제조한 CdS 박막은 제조조건에 관계없이 hexagonal 구조를 나타내었다.

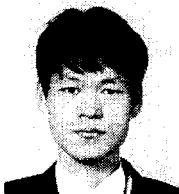
CdS source의 온도를 1100°C로 하고 기판온도를 190°C로 하였을 때 전기비저항값은 2 \times 10ohm-cm였고 광투과도는 80% 이상을 나타내었다.

참 고 문 헌

1. Kapurr, V.K., B. M. Basol, and E.S. Tseng, "High Efficiency, Copper Ternary, Thin Film Solar Cells", SERI/STR (Solar Energy Research Institute) Sub-contractor Annual Report, SERI/STR-211-3030. Golden, (1987).
2. Mickelsen, R. A., and W.S. Chen, "High Photocurrent Polycrystalline Thin-Film

- CdS/CuInSe₂ Solar Cell”, *Appl. Phys. Lett.*, vol.36, No.5, p.371.
3. H.Uda, “Stability of Screen Printed CdS/CdTe Solar Cells”, *J.J. Appl. Phys.*, 22, No.12, p.1822 (1983).
 4. G.Fulop, M.Doty, P.Meyers, J.Bertz and C.H.Liu, “High-Efficiency Electrodeposited Cadmium Telluride Solar Cells”, *Appl. Phys. Lett.*, 40, p.327 (1982).
 5. A.Smith, “Dependence of Structural and Electrical Properties of CdS Film for Solar Cells”, *J. Vac. Sci. Tech.*, 15, p. 352 (1978).
 6. A.L.Fahrenbruch and R.H.Bube, “Fundamentals of Solar Cells”, Academic Press, New York London (1983).
 7. R.R.Arya, R.Beaulieu, M.Kwietniak, J.Loferski and L.Kazmerski, “Undoped low Resistivity CdS Thin Film Deposited on Low Temperature (~200°C) Substrates by Single Source Evaporation”, *J. Vac. Sci. Tech.*, 20, No.3, p.306 (1982).
 8. S.Chaudhuri, J.Bhattacharyya, D.De and A.K.Pal, “Characterization of CdS Film Prepared by Hot Wall Technique”, *Solar Energy Materials*, 10, p.223 (1984).
 9. G.A.Somorjai and D.W.Jepsen, “Evaporation Mechanism of CdS Single Crystals. I.Surface Concentration and Temperature Dependence of the Evaporation Rate”, *J. Chem. Phys.* 21, No.5, p. 1389 (1964).
 10. R.W.Buckley and J.Woods, “Variations in the Resistivity of Evaporated Films of Cadmium Sulfide”, *J. Phys. D: Appl. Phys.*, 6, p.1084 (1973).
 11. Leon I.Maissel and Reinhard Glang, “Handbook of Thin Film Technology”, *McGraw Hill, Inc*, Hew York (1983).
 12. Vecht, A., in G.Hass and R.E.Thun (eds.), “Physics of Thin Films”, 3, p. 165, Academic Press, New York (1966).

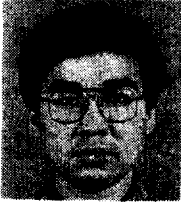
(1991년 10월 1일 접수)



김동섭
1966년4월8일생. 1988년2월
서울 대학 금속공학과 졸업.
1990년2월 한국과학기술원
재료공학과(석사) 1992년2
월 현재 한국과학기술원 전
자재료공학과 박사과정.



김선재
1963년1월7일생. 1986년2월
서울 대학 금속공학과 졸업.
1988년2월 한국과학기술원
재료공학과(석사). 1992년2
월 현재 한국과학기술원 전
자재료공학과 박사과정



박정우
1965년8월19일생. 1987년2월
서울 대학 금속공학과 졸업.
1992년2월 현재 한국과학기술원
전자재료공 학과 박사
과정.



임호빈
1934년12월23일생. 1959년2월U.
C. L. A. 물리학과 졸업. 1962년2
월U. C. L. A. 응용물리학과(석사).
1969년8월 Ampex Memory Div. 책
임연구원. 1977년9월 한국과학
기술원 전자재료공학과 교수(현재). 1981년9월
Stanford 대학 객원교수. 1985년9월 U. C. L. A.
객원교수.