

Sol-Gel법으로 제조된 Ta₂O₅ 박막의 유전특성과 누설전류 특성

오태성 · 이창봉 · 이병찬 · 오영제* · 김윤호

한국과학기술연구원 정밀요업연구소

*한국과학기술연구원 무기재료연구소

(1991년 11월 18일 접수)

Dielectric Properties and Leakage Current Characteristics of Ta₂O₅ Thin Film Prepared by Sol-Gel Process

Tae-Sung Oh, Chang-Bong Lee, Byeong-Chan Lee, Young-Jei Oh* and Yoon-Ho Kim

Fine Ceramics Lab., Korea Institute of Science and Technology

*Inorganic Materials Lab., Korea Institute of Science and Technology

(Received November 18, 1991)

요 약

Tantalum penta-n-butoxide를 사용하여 sol-gel법으로 제조한 Ta₂O₅ 박막의 산소분위기에서의 열처리 온도에 따른 상전이, 유전특성 및 누설전류 특성을 연구하였다. Ta₂O₅ 박막은 700°C 이하의 온도에서 1시간 열처리시 비정질 상태였으나, 750°C 이상의 온도에서 orthorhombic phase인 β-Ta₂O₅로 결정화되었다. Ta₂O₅ 박막의 유전상수는 열처리 온도가 500°C에서 900°C로 증가함에 따라 Ta₂O₅/Si 계면에서의 SiO₂층 두께 증가에 기인하여 17.6에서 15.3으로 감소하였다. 500~800°C의 온도범위에서 산소분위기 중 1시간 열처리시 열처리 온도가 증가할수록 누설전류가 현저히 감소하며 breakdown strength가 증가하여, 800°C에서 열처리한 시편에서는 30×10⁶ V/cm의 전기장에서도 breakdown이 일어나지 않았으며 누설전류도 10⁻⁸ A/cm² 이하로 유지되었다.

ABSTRACT

Phase transition, dielectric properties, and leakage current characteristics of Ta₂O₅ thin film fabricated by sol-gel process with tantalum penta-n-butoxide were studied as a function of annealing temperature in O₂ atmosphere. Although Ta₂O₅ thin film annealed at temperatures below 700°C for 1 hr was amorphous, it was crystallized to β-Ta₂O₅ of orthorhombic phase by annealing at temperatures higher than 750°C. With increasing annealing temperature from 500°C to 900°C, dielectric constant of sol-gel processed Ta₂O₅ thin film was changed from 17.6 to 15.3 due to the increase of SiO₂ thickness at Ta₂O₅/Si interface. For Ta₂O₅ thin film annealed at 500°C to 800°C for 1 hr in O₂ atmosphere, leakage current was remarkably reduced and breakdown strength was increased with higher annealing temperature. For Ta₂O₅ film annealed at 800°C, breakdown did not occur even at electric field strength of 30×10⁶ V/cm and leakage current was maintained lower than 10⁻⁸ A/cm².

1. 서 론

최근 반도체 기술의 눈부신 발달로 기억소자의 고집적화가 급격히 증가함에 따라 기억소자내 MOS(Metal Oxide Semiconductor) storage capacitor의 크기의 축소와 더불어 소자의 작동에 필요한 정전용량의 유지를 위해 MOS 구조내 SiO₂층 두께의 감소가 요구되고 있다¹⁻⁸⁾. 일 예로 1 M DRAM에서는 storage capacitor의

형성에 10 nm 두께의 SiO₂ 산화막이 필요한 반면에 4 M DRAM의 경우에는 6 nm 두께의 산화막이 요구되고 있다^{3,8)}. 그러나 64 M DRAM 이상의 고집적 기억소자에서는 유효 두께 5 nm 이하의 절연막이 요구됨으로써 새로운 고유전 재료, 특히 Ta₂O₅ 박막에 대한 개발 필요성이 급격히 대두되었다¹⁻⁸⁾.

Ta₂O₅는 유전상수가 25로 현재 DRAM의 MOS 캐패시터용 유전 재료인 SiO₂의 유전상수인 3.8보다 6배 높

으며 또한 dielectric breakdown strength가 비교적 높아 차세대 MIS(Metal Insulator Semiconductor) 캐패시터의 유전 재료로 많은 연구가 되고 있으나, 누설전류가 높아 실제 소자에의 응용에 문제점으로 되고 있다¹⁻⁴⁾ Ta₂O₅ 박막의 형성기법으로는 열산화법, 반응성 스퍼터링법 및 화학증착법 등이 주로 연구되어지고 있다⁵⁾. 이에 반해 sol-gel법에 의한 Ta₂O₅ 박막 연구는 세계적으로 초보적인 단계에 머물고 있으나, 박막 형성의 용이성, 신속성 및 경제성 등에 의해 최근 관심이 고조되고 있다⁶⁾.

본 연구에서는 sol-gel법에 의한 Ta₂O₅ 유전 박막의 메모리 소자용 MIS 캐패시터로서의 사용 가능성을 분석하기 위하여, tantalum penta-n-butoxide를 사용하여 제조한 Ta₂O₅ 박막의 열처리 온도에 따른 상전이, 유전 특성 및 누설전류 특성에 관하여 연구하였다.

2. 실험방법

박막 코팅용 용액의 제조에 비중 13 g/cm³, 순도 99.999%의 tantalum penta-n-butoxide(TPBN), Ta(O-n-C₄H₉)₅를 사용하였으며, 용매로는 TPBN과 반응을 일으키지 않는 n-propanol을 선택하였다. H₂O에 의한 TPBN의 가수분해 속도를 조절하기 위해 1 M의 순수한 증류수와 1 M HNO₃ 및 1 M NH₄OH 수용액을 각각 포함한 n-propanol의 hydrolysis 용액을 제조하여 TPBN 1 M 용액과 혼합하였다.

H₂O/TPBN mole비가 0.01에서 0.8인 경우에는 hydrolysis 용액의 pH에 관계없이 투명한 용액을 얻을 수 있었다. 그러나 H₂O/TPBN mole비가 1 이상일 때, 염기성 촉매 및 중성의 hydrolysis 용액인 경우에는 흰색의 겔 전물이 급속히 생성되었으며, 산성 촉매의 사용시에는 gellation이 진행되었다. 1 M HNO₃를 사용하여 제조한 H₂O/TPBN mole비 1의 용액의 경우 한달 이상 안정된 sol 상태의 유지가 가능하였으나, Si 기판에 스프인코팅시 기판 주위에 백색층이 코팅 즉시 형성되는 것으로 보아 용액내 TPBN의 함유량이 적정 수준 이상으로 판단되었다. 따라서 본 연구에서는 1 M HNO₃를 사용하여 제조한 H₂O/TPBN mole비 0.8의 용액을 사용하여 Ta₂O₅ 박막을 형성시켰다. 기판으로서는 boron이 doping된 비저항 2 Ω·cm의 p-type (100)실리콘 웨이퍼를 세척하여 사용하였다. 코팅 용액을 기판 위에 적하시킨 다음 코팅 용액이 기판에 완전히 wetting될 수 있도록 30 sec 유지시킨 후 3000 rpm으로 30 sec 회전시켰다. 스프인코팅된 박막을 공기 중 300°C의 온도에서 10분간 유지시킨 다음,

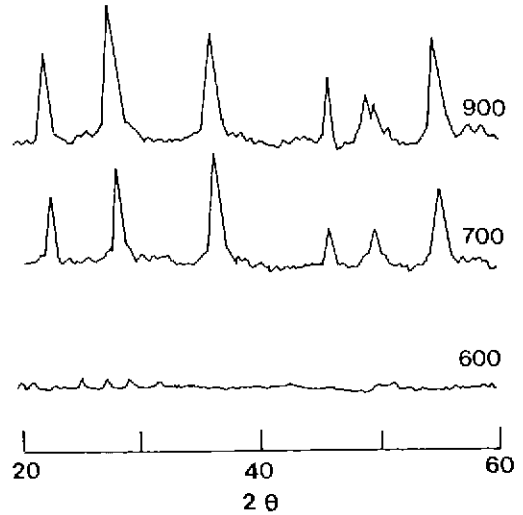


Fig. 1. XRD patterns of sol-gel derived Ta₂O₅ powders annealed at various temperatures.

이를 다시 산소분위기 중에서 5°C/min의 승온속도로 500~900°C의 온도범위에서 1시간 유지시켜 열처리하였다.

Ta₂O₅ 박막의 정전용량은 CV 측정장치(HP4280A)를 이용하여 1 MHz의 주파수에서 측정하였다. Ta₂O₅ gate oxide 위에 Al을 직경 1.26 mm의 dot 형태로 마스크를 통하여 100 nm의 두께로 진공증착함으로써 gate 전극을 형성하였다. 대향전극 형성을 위해 Si 웨이퍼 뒷면에 50% HF 용액을 한방울 떨어뜨려 열처리 중 생성된 SiO₂층을 제거 후 Al을 100 nm 두께로 진공증착하였다. Ta₂O₅ 박막의 누설전류는 pA Meter(HP4140A)를 사용하여 측정하였다. 이때 Al gate 전극에 부(negative)의 전압을 걸어주어 Si 기판을 accumulation으로 하여 인가 전장을 30×10⁶ V/cm까지 증가시켰다. 각 온도에서 열처리한 Ta₂O₅ 박막의 미세구조는 Scanning Electron Microscopy를 사용하여 관찰하였으며, 박막과 분말의 결정상은 X-선 회절분석을 이용하여 분석하였다.

3. 결과 및 고찰

3.1. Ta₂O₅의 결정상

Fig. 1에 각 온도에서 열처리한 Ta₂O₅ 분말의 X-선 회절분석 결과를 나타내었다. 600°C의 온도에서 열처리시 sol-gel법으로 제조한 Ta₂O₅ 분말은 비정질이었으나 700°C 이상의 온도에서 1시간 유지시 orthorhombic phase인 β-Ta₂O₅로 결정화되었다. Fig. 2에 산소분위기에서 1시간

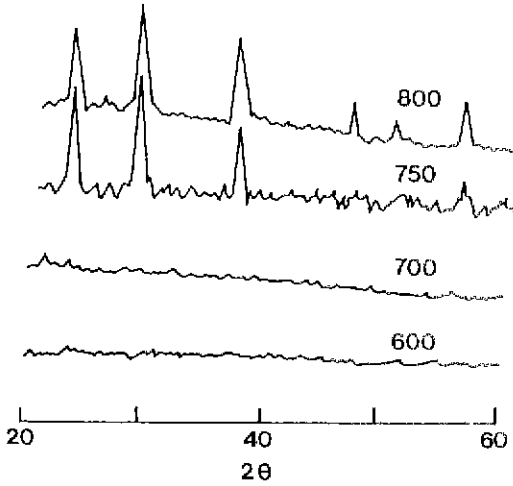


Fig. 2. XRD patterns of sol-gel derived Ta₂O₅ films annealed at various temperatures.

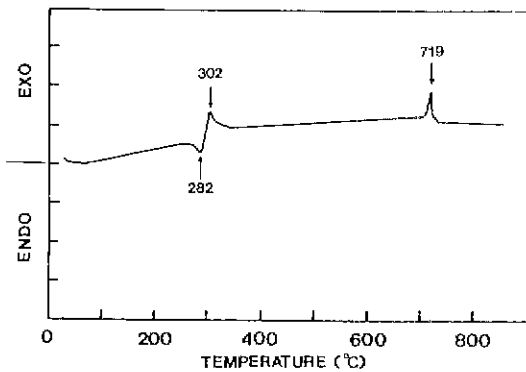


Fig. 3. DTA curve of dried Ta₂O₅ gel.

열처리시 열처리 온도에 따른 Ta₂O₅ 박막의 X-선 회절 분석 결과를 나타내었다. Ta₂O₅ 분말의 X-선 회절분석 결과인 Fig. 1과는 달리 700°C까지의 온도에서도 비정질이었으며 750°C의 온도에서 1시간 열처리시 β-Ta₂O₅로 부분적인 결정화가 진행되었으나, 열처리 온도를 800°C로 유지시 완전히 결정화되었다. 기판상에 형성된 박막의 결정화 거동은 기판/박막 계면에서의 계면 stress 등 기판에 의해 억제되어 박막의 결정화 온도가 분말에 비해 고온으로 이동한다⁹⁾. Tantalum penta-n-butoxide로 형성한 Ta₂O₅ 박막의 결정화 거동은 열처리 분위기에 무관하여, 질소분위기외 대기 중에서 700°C의 온도에서 1시간 열처리시 산소분위기 열처리와 같이 비정질을 유지하였다.

진조된 Ta₂O₅ gel 분말을 공기 중에서 5°C/min의 승

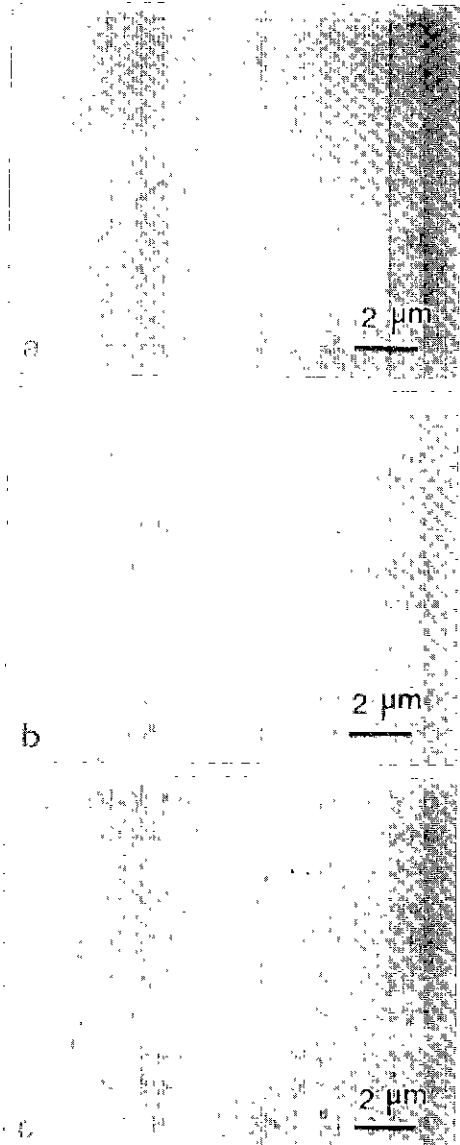


Fig. 4. Scanning electron micrographs of Ta₂O₅ films annealed at a) 500°C, b) 800°C, and c) 900°C.

온속도로 900°C까지 시차열분석한 결과는 Fig. 3과 같다. 여기서 282°C에서의 흡열피크는 Ta₂O₅ gel 구조내에 잔존되어 있는 알콜과 organic의 분해에 기인하며, 곧이어 이들의 연소에 의하여 302°C에서 발열피크가 나타났다. 719°C에서의 발열피크는 Ta₂O₅의 결정화에 기인한 것이다.

3.2. 미세구조

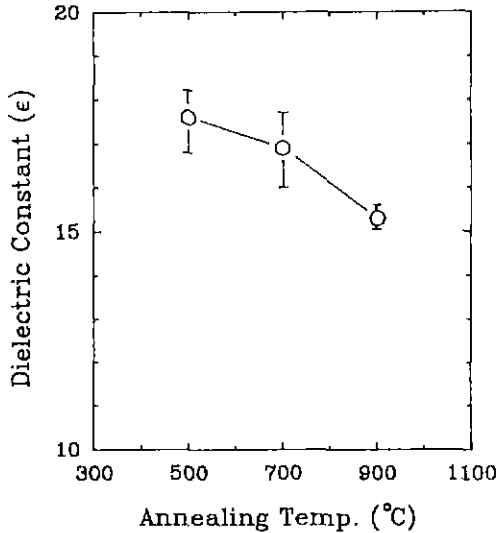


Fig. 5. Dielectric constant of Ta₂O₅ films annealed at various temperatures.

Fig. 4에 산소분위기에서 1시간 열처리시 각 열처리 온도에서의 Ta₂O₅ 박막의 SEM 미세구조를 나타내었다. 각 온도에서 열처리한 박막에서 미세균열이나 거대균열이 전혀 관찰되지 않았으나, XRD 분석(Fig. 2)에서 밝혀진 열처리 온도에 따른 Ta₂O₅ 박막의 결정화에 따른 미세구조의 변화를 SEM으로는 관찰할 수 없었다. 500°C에서 800°C의 온도범위에서 열처리한 시편에서는 0.3 μm 이하 크기의 작은 pinhole이 있긴 하였으나 전체적으로 치밀한 박막을 얻을 수 있었으며, pinhole의 밀도는 열처리 온도가 증가할수록 감소하였다. 그러나 900°C에서 열처리시 Ta₂O₅ 박막은 0.3 μm 이하 크기의 pinhole을 다량 함유하고 있는 구조로 변화하였다. 반응성 스피터링법에 의한 Ta₂O₅ 박막에서 보고된 바와 같이¹⁾ 이와 같은 pinhole 밀도의 증가는 박막의 결정화에 따른 결정입계에서의 미세결함의 생성 및 성장에 기인한 것으로 생각된다. Fig. 4의 열처리 온도에 따른 미세구조의 변화는 Ta₂O₅ 박막의 전기적 특성, 특히 누설전류 특성에 큰 영향을 미칠 것으로 판단된다.

시편의 절단면에 대한 SEM 관찰 결과 일회 스펙코핑 후 각 온도에서 열처리한 박막의 두께는 약 100 nm로 확인되었다.

3.3. 유전특성

Ta₂O₅ 박막을 산소분위기에서 1시간 열처리시 열처리 온도에 따른 유전상수의 변화를 Fig. 5에 나타내었다. Ta

금속 박막을 산화 열처리법으로 제조한 Ta₂O₅ 박막에서 Ta₂O₅ 박막의 유전상수가 결정화에 의해 비정질 박막의 유전상수보다 50% 정도 향상된다는 보고에 반해⁹⁾, sol-gel법으로 제조한 Ta₂O₅ 박막의 유전상수는 열처리 온도가 500°C에서 900°C로 증가함에 따라 17.6에서 15.3으로 감소하였다. 이와 같은 열처리 온도에 따른 유전상수의 감소는 열처리 온도의 증가에 따른 Ta₂O₅/Si 계면에서의 SiO₂층의 성장에 기인한다고 생각된다.

Tantalum ethoxide를 사용하여 sol-gel법으로 제조한 Ta₂O₅ 박막을 450°C 이하의 온도에서 열처리시 물(ε=78.2 at 1 MHz)과 ethanol(ε=24.5 at 1 MHz)의 분리에 의해 유전상수가 급격히 감소한다고 보고되었다⁹⁾. 그러나, Fig. 3의 DTA 결과에서와 같이 282°C 부근의 온도에서 gel화된 TPBN내 알콜과 organic의 분해가 일어나며 350°C 이하의 온도에서 이들의 연소가 완료되는 본 연구에서는, 500°C 이상의 온도에서의 열처리에 의한 Fig. 5의 결과에서 물과 butanol의 분해에 의한 영향을 배제할 수 있다.

산화 열처리법에 의한 Ta₂O₅ 박막의 900°C에서의 유전상수는 열처리 시간의 증가에 따라 Ta₂O₅/Si 계면에서의 SiO₂층의 두께 증가에 의해 감소하며, 열처리 온도가 증가할수록 열처리 시간에 따른 유전상수의 감소율이 증가한다고 보고되었다⁹⁾ 또한 CVD법으로 제조한 두께 20 nm의 Ta₂O₅ 박막을 400°C에서 오존(O₃) 열처리시에도 Ta₂O₅/Si 계면의 SiO₂층의 두께가 native oxide의 1 nm에서 1.5 nm로 증가함에 따라 유전상수가 20에서 17로 감소하였다⁴⁾. Ta₂O₅/Si 계면에 SiO₂층 형성시, MIS 캐패시터의 정전용량은 Ta₂O₅ gate 박막과 SiO₂층의 double structure에 의하여 결정되며, 아래 식으로 표시될 수 있다¹⁰⁾.

$$\epsilon = \frac{\epsilon_1 \epsilon_2 (d_1 + d_2)}{\epsilon_1 d_1 + \epsilon_2 d_2}$$

여기서 ε은 double layer 구조로 된 MIS 캐패시터의 유효 유전상수, ε₁는 Ta₂O₅ 박막의 유전상수, ε₂는 SiO₂ 박막의 유전상수, d₁는 Ta₂O₅ 박막의 두께이고 d₂는 SiO₂층의 두께이다.

본 연구에서 TPBN를 사용하여 sol-gel법으로 형성한 Ta₂O₅ 박막의 유전상수 ε₁를 22 또는 20, 두께를 100 nm, SiO₂의 유전상수 ε₂를 3.8로 가정하였을 경우, 윗 식을 이용하여 구한 열처리 온도에 따른 SiO₂층의 형성두께 d₂의 변화는 Fig. 6과 같다.

Sol-gel법에 의한 Ta₂O₅ 박막의 유전율을 20으로 가정시 SiO₂층의 두께는 500°C 열처리시의 3.3 nm에서 900

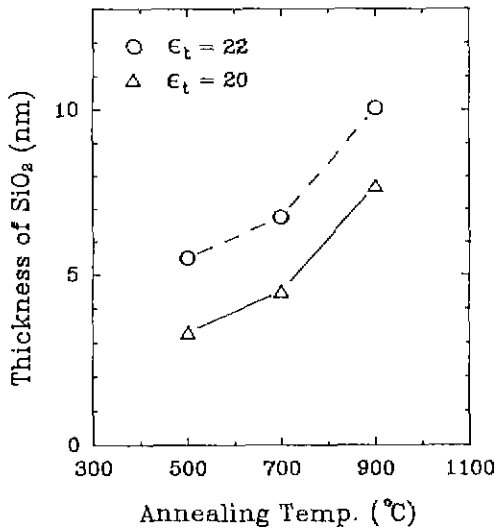


Fig. 6. Estimated thickness of SiO₂ layer at Ta₂O₅/Si interface as a function of annealing temperature of Ta₂O₅ films.

℃ 열처리시 7.8 nm까지 증가한다. 반응성 스퍼터링법으로 Ta₂O₅ 박막 제조시 열처리 전에도 Ta₂O₅/Si 계면에서 2.4 nm 두께의 SiO₂가 형성되었으며¹⁰⁾, CVD법으로 제조한 Ta₂O₅ 박막을 오존(O₃) 분위기에서 1시간 열처리시 1 nm의 native SiO₂층의 두께가 300℃에서는 1.8 nm로, 500℃에서는 2.5 nm로 증가하였다¹¹⁾. 많은 잔류 유기 group이 남아있는 aerogel에서 잔류 수분과 유기물의 제거 및 이에 따른 다공성 구조의 치밀화에 의하여 이루어지는 sol-gel법에 의한 Ta₂O₅ 박막은 그 제조공정상 Ta₂O₅를 통한 산소의 Ta₂O₅/Si 계면으로의 확산이 열산화법, 반응성 스퍼터링법 또는 CVD법에 의해 치밀한 구조로 형성된 Ta₂O₅ 박막에 비해 훨씬 수월하게 된다. 따라서 Ta₂O₅의 유전상수 ε_t를 20으로 가정하고 구한 Fig. 6의 SiO₂층의 두께는 매우 신뢰도가 높다고 판단할 수 있으며, 열처리 온도 증가에 따른 Ta₂O₅ 박막의 유전상수의 감소는 Ta₂O₅/Si 계면에서의 SiO₂층 두께 증가에 기인한다고 할 수 있다. 또한 sol-gel법에 의한 Ta₂O₅ 박막의 유전상수는 그 제조공정의 특성상 반응성 스퍼터링법, CVD법 또는 열산화법에 의한 Ta₂O₅의 유전상수보다 낮아진다고 판단할 수 있다. 그러나 이와 같은 결론의 확인을 위해서는 차후 cross-sectional TEM을 이용한 열처리 온도에 따른 계면 SiO₂층의 두께 변화 관찰이 요구된다.

3.4. 누설전류 특성

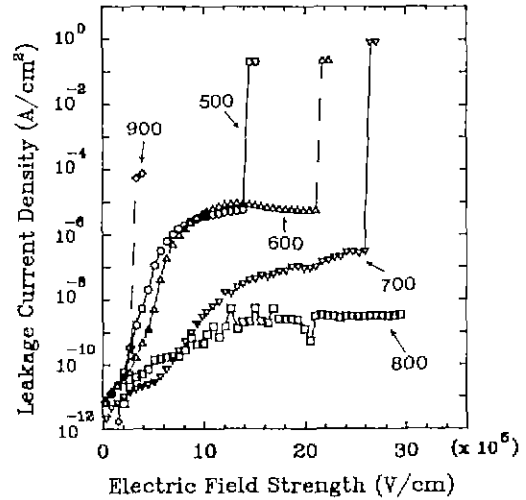


Fig. 7. Leakage current characteristics of Ta₂O₅ films annealed at various temperatures.

Fig. 7에 산소분위기에서 500~900℃의 온도로 1시간 열처리한 Ta₂O₅ 박막의 누설전류 특성을 나타내었다. 열처리 온도가 증가할수록 누설전류가 현저히 감소하며 breakdown strength가 증가하여, 800℃에서 열처리한 시편에서는 30×10⁶ V/cm의 전기장에서 breakdown이 일어나지 않았으며 누설전류도 10⁻⁸ A/cm² 이하로 유지되었다. 이와 같은 열처리 온도의 증가에 따른 누설전류 특성의 향상 및 breakdown strength의 증가는 본 연구에서 박막의 제조에 사용한 sol-gel법의 특성상 열처리 온도의 증가에 따른 박막내 잔류 유기물의 완전한 분리 및 박막구조의 치밀화에 기인하는 것으로 판단된다.

Fig. 2의 X-선 회절분석에서 700℃까지의 온도에서 열처리한 박막은 비정질이었으나, 800℃에서 열처리한 박막은 orthorhombic phase인 β-Ta₂O₅로 결정화되었음이 밝혀졌다. 열산화법이나 반응성 스퍼터링법으로 제조한 Ta₂O₅ 박막은 비정질 구조에서는 낮은 누설전류 특성을 보이나, 열처리 등에 의해 박막구조가 다결정체로 변할 경우 누설전류가 급격히 증가한다고 보고되었^{1-3,5)}. 그러나 Fig. 7에서와 같이 sol-gel법에 의한 본 연구에서는, 다결정체인 800℃에서 열처리한 박막이 비정질을 유지하고 있는 700℃까지의 온도에서 열처리된 박막보다 우수한 누설전류 특성을 나타내었다. 따라서 sol-gel법에 의한 다결정 Ta₂O₅ 유전박막에서는 열처리 온도 증가에 따른 박막구조의 치밀화에 의한 누설전류의 감소와 결정입자를 통한 누설전류의 증가가 서로 상쇄되어 800℃에서 최적의 누설전류 특성을 나타내는 것으로 판단된다.

900°C에서 열처리한 시편에서는 Fig. 4의 미세구조에서와 같이 pinhole의 급격한 증가에 기인하여 누설전류가 급격히 증가하였다. 800°C까지의 온도에서 열처리한 박막의 누설전류 특성은 열산화법이나 반응성 스퍼터링법으로 제조한 Ta₂O₅ 박막^{1-3,5)}보다 우수하였다.

4. 결 론

Tantalum penta-n-butoxide를 사용하여 sol-gel법으로 제조한 Ta₂O₅ 박막의 열처리 온도에 따른 상전이, 유전 특성 및 누설전류 특성을 분석함으로써 다음과 같은 결론을 얻었다.

1. Sol-gel법으로 제조한 Ta₂O₅ 분말은 600°C 이하의 온도에서 1시간 열처리시 비정질 상태이었으나, 700°C 이상의 온도에서 1시간 유지시 orthorhombic phase인 β-Ta₂O₅로 결정화되었다. Ta₂O₅ 박막의 β-Ta₂O₅로의 결정화는 분말에 비해 늦게 진행되어 완전한 결정화에 800°C 이상의 온도가 요구되었으며, Ta₂O₅ 박막의 결정화 거동은 산소, 질소 또는 대기 등 열처리 분위기에 무관하였다.

2. Sol-gel법으로 제조한 Ta₂O₅ 박막의 유전상수는 열처리 온도에 따라 변화하며, 제조공정의 특성상 반응성 스퍼터링법, CVD법 또는 열산화법에 의한 Ta₂O₅ 박막의 유전상수보다 낮아진다. 즉, Ta₂O₅ 박막의 유전상수는 열처리 온도가 500°C에서 900°C로 증가함에 따라 Ta₂O₅/Si 계면에서의 SiO₂층 두께 증가에 기인하여 17.6에서 15.3으로 감소하였다.

3. 500~800°C의 온도로 산소 분위기에서 1시간 열처리한 Ta₂O₅ 박막에서는 열처리 온도가 증가할수록 누설전류가 현저히 감소하고 breakdown strength가 증가하여, 800°C에서 열처리한 시편에서는 30×10⁵ V/cm의 전기장에서도 breakdown이 일어나지 않았으며 누설전류도 10⁻⁸ A/cm² 이하로 유지되었다.

REFERENCES

1. S. Kimura, Y. Nishioka, A. Shintani, and K. Mukai, "Leakage-Current Increase in Amorphous Ta₂O₅ Films due to Pinhole Growth during Annealing below 600°C," *J. Electrochem. Soc.: Solid-State Science and Technology*, **130**(12), 2414-2418 (1983).
2. G.S. Oehrlein and A. Reisman, "Electrical Properties of Amorphous Tantalum Pentaoxide Thin Films on Silicon," *J. Appl. Phys.*, **54**(11), 6502-6508 (1983).
3. G.S. Oehrlein, F.M. d'Heurle, and A. Reisman, "Some Properties of Crystallized Tantalum Pentaoxide Thin Films on Silicon," *J. Appl. Phys.*, **55**(10), 3715-3725 (1984).
4. C. Isobe and M. Saitoh, "Effect of Ozone Annealing on the Dielectric Properties of Tantalum Oxide Thin Films Grown by Chemical Vapor Deposition," *Appl. Phys. Lett.*, **56**(10), 907-909 (1990).
5. S. Banerjee, "Conduction Mechanisms in Sputtered Ta₂O₅ on Si with an Interfacial SiO₂ Layer," *J. Appl. Phys.*, **65**(3), 1140-1146 (1989).
6. G.S. Oehrlein, "Oxidation Temperature Dependence of the dc Electrical Conduction Characteristics and Dielectric Strength of Thin Ta₂O₅ Films on Silicon," *J. Appl. Phys.*, **59**(5), 1597-1595 (1986).
7. T. Kato and T. Ito, "Interfacial Oxidation of Silicon Substrates through Ta₂O₅ Films," *J. Electrochem. Soc.: Solid-State Science and Technology*, **135**(10), 2586-2590 (1988).
8. 이경수, 이병현, "차세대 기억소자의 캐패시터 형성기술," *대한전자공학회지*, **17**(4), 56-61 (1990).
9. L.A. Silverman, G. Teowee, and D.R. Uhlmann, "Characterization of Sol-Gel Derived Tantalum Oxide Films," *Mat. Res. Soc. Symp. Proc.*, Vol. 73, 725-730 (1986).
10. Y. Nishioka, S. Kimura, H. Shinriki, and K. Mukai, "Dielectric Characteristics of Double Layer Structure of Extremely Thin Ta₂O₅/SiO₂ on Si," *J. Electrochem. Soc.: Solid-State Science and Technology*, **134**(2), 410-415 (1987).