

## 전력용 트랜지스터의 직렬연결시 스위칭 특성

### The Switching Characteristics of Series-Connected Power Transistors

徐 範 錫\* · 李 宅 基\* · 玄 東 石\*\*  
 (Beom-Seok Seo · Taeck-Kie Lee · Dong-Seok Hyun)

*Abstract* - The series connection of power switching semiconductor elements is essential when a high voltage converter is made, so researches are being conducted to further develop this technology. In the series connection of power switching semiconductor elements, the main problem is that simultaneous conduction at turn-on and simultaneous blocking at turn-off together with voltage balancing are unattainable because of the difference of their switching characteristics.

In this paper a novel series connection algorithm is proposed, which can implement not only the synchronization of the points of turn-on and turn-off time but the dynamic voltage balancing in spite of the difference of each switching characteristics. The proposed method is that the compensated control signal is attained from the voltage feedback signal and applied to the series-connected power transistors independently. Computer simulation and experimental results verify its validity.

**Key Words** : Power Transistors(전력용트랜지스터), Compensation Pulse(보상펄스), Series Connection(직렬연결), Turn-on(점호), Turn-off(소호), High Voltage Converters (고압전력변환장치)

#### 1. 서 론

\*正 會 員 : 漢陽大 大學院 電氣工學科 博士課程

\*\*正 會 員 : 漢陽大 工大 電氣工學科 教授 · 工博

接 受 日 字 : 1992年 1月 6日

1 次 修 正 : 1992年 5月 1日

최근 산업의 대규모와 추세에 따른 전력변환장치의 용량증가로 고압전력변환장치의 필요성이 더욱 증대됨에 따라 성능향상을 위한 연구가 활발히 진행되고 있다. 이와 더불어 전력전자 공학의 발

전은 전력용 반도체분야의 기술향상을 촉진하여 전력용 반도체소자의 용량과 스위칭속도 등에 상당한 진보가 이루어졌다.

그러나 아직까지는 각종 산업분야의 적용에 만족되지 못하고 있는 실정이며 특히, 고압전력변환 장치에 알맞는 내압과 용량을 지닌 소자의 부재와 그리고 이에 따르는 제어의 어려움을 감안할 때 전력용 반도체소자의 직렬연결기술이 절실하게 요구되고 있는 실정이다. 한 방법인 스너버회로의 개선으로 스위칭 궤적을 변화시키는 종래의 방법 [1, 2]으로는 콘덴서 용량증가에 따른 효율감소 및 경제성 저하 그리고 전력용 반도체소자들의 고유성능저하 등을 수반하고 있다.

본 논문에서는 직렬접속된 각 소자들의 스위칭동특성을 감안하여 항상 동적인 전압균형을 이룰 수 있는 게이트제어신호를 구현하여 신뢰성 향상은 물론 스너버 콘덴서용량을 최소화 시킬 수 있는 새로운 직렬연결방법을 제안하였다. 우선 전력용 트랜지스터의 스위칭동작을 자세히 고찰하여 불균등 전압분배의 원인을 분석하고, 본 논문에서 제안한 각 소자들의 소호지점 동기화 알고리즘을 설명하였다. 끝으로 PSpice를 이용한 시뮬레이션과 실험결과에 의하여 직렬연결된 전력용 트랜지스터들의 동적인 전압균형에 본 연구의 결과가 유용함을 입증 하였다.

2. 전력용 트랜지스터의 스위칭 동작

그림1은 전력용 트랜지스터의 단면도와 포화상태를 나타낸 것이다. 트랜지스터의 점호상태는 과잉소수캐리어가 콜렉터 드리프트 영역과 베이스층에서 포화상태를 유지하는 것이고, 소호상태는 이러한 과잉캐리어가 완전히 제거된 상태로 있는 것이다. 일반적으로 말하는 트랜지스터의 점호상태 동안, 과잉소수캐리어의 포화정도는 소자의 스위칭특성에 중요한 trade-off를 존재케 한다[3]. 점호상태에서의 전압강하와 소호시간의 증가가 그것인데 특히 대용량 전력변환장치에 있어서, 점호상태에서의 전압강하는 소자에 치명적인 영향을 미칠 수 있고, 소호시간의 증가는 스위칭 소자의 직렬연결시 불균등 전압분배의 주원인이 되기 때문에 주의를 해야한다. 이를 감안한 전력용 반도체소자의 제어로서 본 연구에서는 점호상태에서의 전압강하를 최소로 하는 과포화(hard saturation) 상태로 전력용 트랜지스터를 제어한다.

스위칭시 불균등 전압분배가 나타나는 것은, 점호신호에 의해 베이스 영역을 통하여 과잉소수캐

리어가 과포화상태로 이르는데 소모되는 시간이 각 소자마다 차이 ( $\Delta t_{on}$ )가 있으며, 소호신호에 의해서 과잉소수캐리어가 제거되는 시간에도 각 소자마다 차이 ( $\Delta t_{off}$ )가 존재하기 때문이다. 그러므로 전력용 반도체소자의 직렬연결시에는 이러한  $\Delta t_{on}$ 과  $\Delta t_{off}$ 를 고려하여 점호 및 소호시에 균등한 전압분배가 이루어질 수 있도록 해야만 한다. 그러나 실제로 각 스위칭 소자들의 점호시간은 매우 작아  $\Delta t_{on}$ 의 존재가 미소하며, 또 여전히 차단상태로 유지되고 있던 소자의 스너버캐패시터와  $di/dt$ 를 제한하는 회로내의 인덕스텐스성분에 의해  $\Delta t_{on}$ 이 흡수될 수 있기 때문에 점호시에는 별 문제가 없다[1]. 이와는 대조적으로 소호시의 불균등 전압분배는 신중히 고려되어야 한다. 과잉소수캐리어의 제거는 소자내에서의 재결합과 역바이어스에 의한 휩쓸림에 의해서 이루어지는데, 온도에 따라 변화하는 소수캐리어의 수명시간, 부하전류의 증감및 온도에 의한 전류이득의 변화 그리고

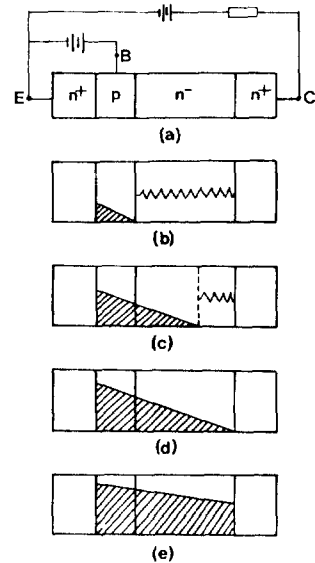


그림 1 전력용 트랜지스터의 베이스와 콜렉터 드리프트 영역에 축적된 전하분포: (a) 전력용 트랜지스터의 단면도, (b) 활성포화, (c) 준-포화, (d) 포화, (e) 과포화

Fig. 1 Stored charge distribution in the base and collector drift regions of a power transistor; (a) cross section of power transistor, (b) active saturation, (c) quasi-saturation, (d) saturation, (e) hard-saturation

제한이 따르는 소호신호의 제어문제등을 고려하여 볼 때, 수십  $\mu s$  정도까지 나타날 수 있는 소호시간이 각 소자마다 다르게 나타타 소호시간의 차이는 전압분배의 불균형에 중요한 영향을 준다. 다시 말해서 이러한 불균형으로 특정한 소자에 절연 파괴전압(breakdown vlotage)이 발생할 수 있기 때문이다. 이러한 문제를 해결할 수 있는 근본적인 방안은 베이스신호를 제어하여서 직렬연결된 각 소자들의 과잉소수캐리어가 제거되는 시점을 일치시키는 것이다. 즉, 소호시간이 늦은 소자에 소호신호를 먼저 인가해 주고 반대로 빨리 소호되는 소자는 늦게 소호신호를 인가하여 이들 소자들의 소호지점을 동기화 시키면 된다. 물론 이를 위해선 스위칭시마다 소자간의  $\Delta t_{off}$ 를 감지하여 동적인 제어를 해야만 할 것이다.

본 논문에서는 스위칭 구동회로의 지연시간을  $\Delta t_{off}$ 를 발생시키는데 지배적인 역할을하는 축적시간에 포함시켜서 기술한다.

### 3. 소호지점 동기화 알고리즘

직렬로 연결된 전력용 반도체소자들은 동일한 소호신호를 동시에 인가할지라도 각기 다른 소호시간을 보이며 상이한 시점에서 전류차단을 하게 된다. 따라서, 이들 소자들에 연산된 게이트신호를 인가하여 동일한 시점에서 전류차단을 구현하기 위해서, 먼저 소호신호 인가시 각소자의 양단간 전압 상승시점을 정확히 감지하여 실제 축적시간을 알아낸다. 그러면 실제 소호시점을 예상할 수 있는 제어신호를 구현할 수 있게 되므로, 점호 제어신호를 인가하여 불균등 전압상승을 억제시키고 연산된 시점에서 전압상승이 이루어지도록 다시 소호제어신호를 인가하는 것이다.

그림2는 제어 알고리즘을 설명하는 구성도이다. 기준 소호신호와 전압 감지신호를 입력으로 받아들이는 제어기에서 축적시간을 추정하여 보정펄스를 제어하게 되며, 전압 감지신호와 제어기에 의해서 만들어지는 보정펄스는 직렬로 연결된 각 스위칭 소자들을 독립적으로 제어함으로써 소호시점을 동기화시켜 동시에 전류차단이 이루어지게 할 것이다. 정확한 제어를 하기위해선 보정펄스의 폭은 이전의 제어상태를 고려하여서 결정 해야한다. 즉 소호시간 지연을 감소시키려는 의도로 가능한 짧게 선택함과 동시에 이전의 소호신호에 의한 트랜지스터 상태와 같게 되기까지 필요한 시간동안 보정펄스를 계속 인가해야 한다. 이는 제어대상을 같은 조건으로 유지시키기 위함이다. 본 논

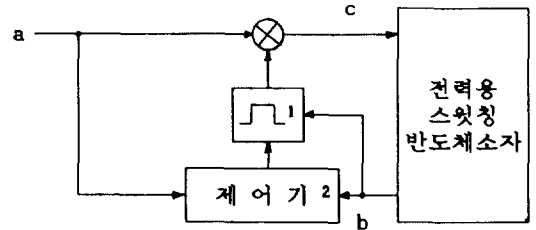


그림 2 구성도

- 1. 보상펄스
- 2. 축적시간 추정
- a. 기준 소호신호
- b. 전압 감지신호
- c. 실제 소호신호

Fig. 2 Schematic diagram

- 1. Compensation pulse
- 2. Estimation of the storage time
- a. Reference control signal
- b. Voltage sensing signal
- c. Actual control signal

문에서는 과포화 상태를 기준으로 설정하였다.

직렬연결된 전력용 트랜지스터의 차단동작은, 트랜지스터의 자체특성뿐만 아니라 외부의 많은 변수 때문에 소호시 언제나 불균등 전압분배가 나타나지만, 동적인 전압균형을 실현하는 위의 알고리즘으로 손실을 감소하고  $dv/dt$ 를 제한하기 위해 제안된 스너버회로 만으로도 스위칭 소자의 보호를 충분히 할 수 있을 것이다.

### 4. 제어기와 보정펄스

그림3은 제어기의 구성도를 나타낸 것이다. 기준제어신호 즉 소호신호 인가시점부터 적분기가 동작하여 시간에 대한 전압의 양이 샘플앤홀드(sample and hold)시스템으로 인가된다. 축적시간 이후 전압감지신호가 샘플앤홀드시스템으로 들어오면 그 순간의 전압의 양으로 축적시간을 감지할 수 있게 되며 실제 소호시점을 설정하는 시간제어기의 출력과 기준제어신호가 합산되는데 이 합산기의 출력이 축적시간을 포함한 점호시간으로 되는 것이다. 합산기의 출력신호에 의한 적분기 출력전압이 차동증폭기의 출력전압보다 높게되는 시점에서 비교기가 동작하게 되어 실제 소호 신호가 나오게 된다. 즉 보상펄스가 끝나게 된다. 동기화 시키고자 하는 시점은 기준 제어신호에서  $50\mu s$  이후로 지정하였는데, 이 시간은 다음을 고려한 것이다.

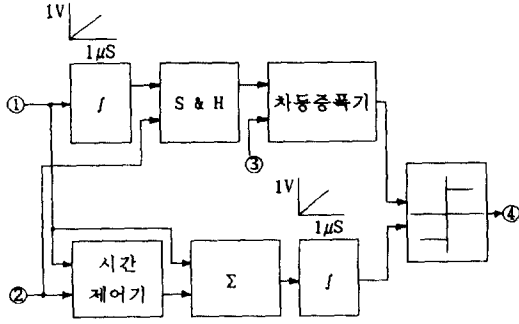


그림 3 제어기  
 ① 기준 소호신호      ② 전압 감지신호  
 ③ 기준전압          ④ 보상펄스 제어신호

Fig. 3 Controller  
 ① Reference turn-off signal  
 ② Voltage sensing signal  
 ③ Reference voltage  
 ④ Control signal of compensation pulse

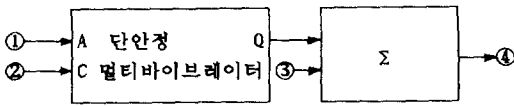


그림 4 보상펄스와 실제 소호신호 발생기  
 ① 전압 감지신호    ② 보상펄스 제어신호  
 ③ 기준 소호신호    ④ 실제 소호신호  
 A. 보상펄스 발생    B. 클리어          Q. 보상펄스

Fig. 4 Compensation pulse and actual turn-off signal generator  
 ① Voltage sensing signal  
 ② Control signal of compensation pulse  
 ③ Reference turn-off signal  
 ④ Actual turn-off signal  
 A. Compensation pulse generation  
 C. Clear  
 Q. Compensation pulse

① 다시 트랜지스터가 과포화상태로 되기까지 계속 인가해 주어야 하는 베이스 전류의 지속시간.

② 인버터에서 단락시 트랜지스터가 견딜수 있는 최대 지속시간.

이러한 두 조건은 서로 상반관계에 있는데, 적절한 상태에서  $30\mu s$ 까지도 줄여질 수 있다. 본 논문의 실험에서는 제한한 알고리즘이 타당성을 입증하려는 의도로 최대폭을 설정하였다.

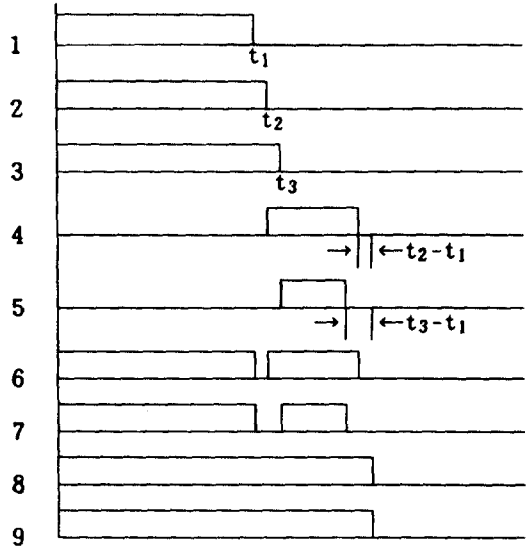


그림 5 크로노그램

1. A, B소자에 인가되는 기준 소호신호
2. A소자의 실제 소호시점
3. B소자의 실제 소호시점
4. A소자를 제어하는 보상펄스
5. B소자를 제어하는 보상펄스
6. A소자에 인가되는 실제 소호신호
7. B소자에 인가되는 실제 소호신호
8. 보상펄스가 인가되었을때 A소자의 실제 소호시점
9. 보상펄스가 인가되었을때 B소자의 실제 소호시점

Fig. 5 Chronogram

1. Turn-off signal into two elements A, B
2. Actual point of turn-off time in element A
3. Actual point of turn-off time in element B
4. Compensation pulse of element A
5. Compensation pulse of element B
6. Actual turn-off signal of element A
7. Actual turn-off signal of element B
8. Actual point of turn-off time with compensation pulse in element A
9. Actual point of turn-off time with compensation pulse in element B

보상 펄스를 구현하는 것은 그림4에서처럼 단안정 멀티바이브레이터(monostable multivibrator)를 사용하였다. 전압감지신호를 입력으로 펄스를 발생시키고 제어기에서 연산한 신호를 클리어(clear)신호로 사용하였으며, 이렇게 만들어진 보상펄스와 기준소호신호를 합성하여 전력용 트랜지

스터를 제어 하였다.

그림5는 직렬연결된 2개의 전력용 트랜지스터 (A&B)를 제안한 알고리즘으로 제어하고 있는 스위칭 신호들이다.

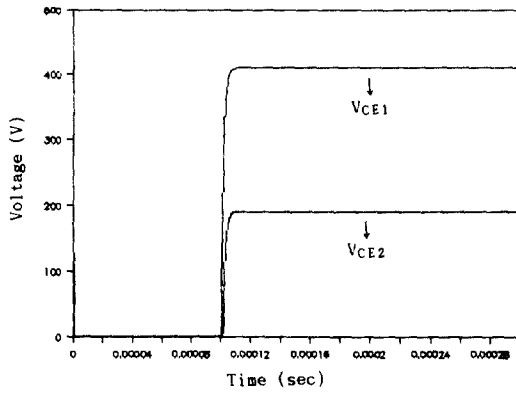
### 5. 시뮬레이션과 실험결과

전력용 트랜지스터 SDT 13305 소자와 SDT 40305 소자의 모델로 PSpice 를 이용하여 시뮬레이션 하였다. 이론적으로 모델링이 된 2개의 소자를 직렬연결하고 동일한 베이스신호를 인가하였으므로 예상대로 소호시에 약 1.2μs 정도의 축적시간 차이가 나타났다. 이 정도의 시간차이는 한 소자에 과다한 전압강하를 발생시키기에 충분하여

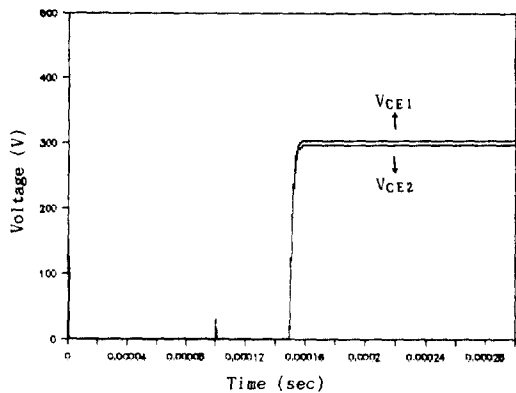
그림6(a)에서 처럼 전압분배에 많은 불균형을 나타내고 있다.

그림6(b)는 같은 조건에서 보상펄스를 이용하여 베이스신호제어를 하였을 때의 소호시 전압분배 파형으로 두 소자의 과잉소수캐리어가 제거되는 종료시점을 정확하게 일치시킬 수 가 있었다.

정상상태에서의 다소 일치하지 않는 전압분배는 소호시 소자에 흐르는 전류의 하강시간 때문이다. 스너버회로가 있는 경우 소호시 소자양단간의 전압은 커패시터에 축적되는 전하량으로 결정되는데 소자가 지니고 있는 전류 하강시간에 의해서 전하



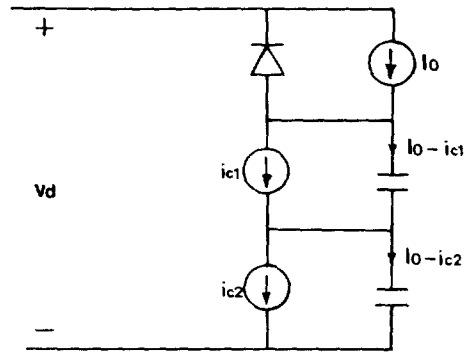
(a) 보상펄스를 인가하지 않은 경우  
(a) without compensation pulse



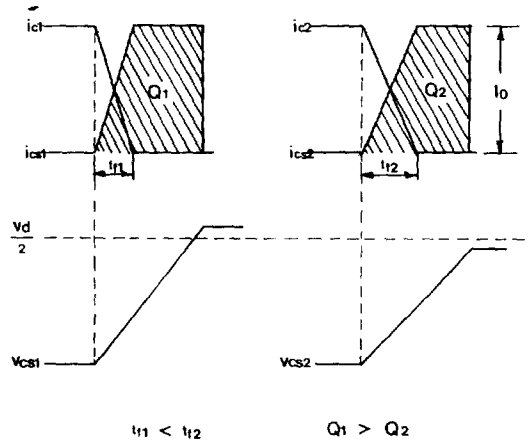
(b) 보상펄스를 인가한 경우  
(b) with compensation pulse

그림 6 이론적인 전압분배

Fig. 6 Theoretical voltage distributions across series-connected power BJTs



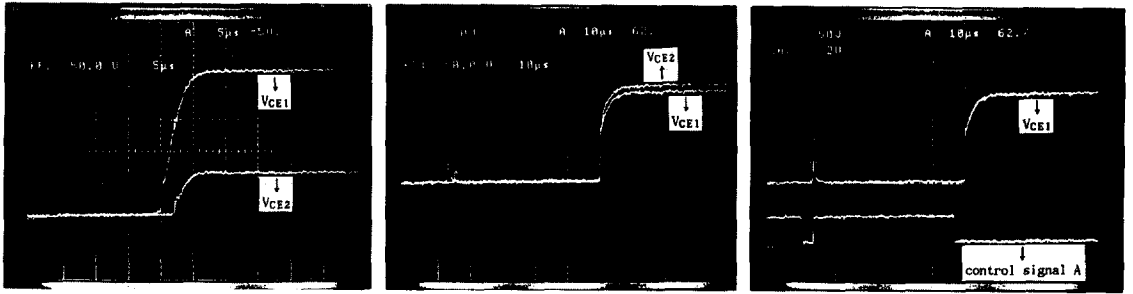
(a) 소호과도상태 동안의 등가회로  
(a) equivalent circuit during the transient state (turn-off)



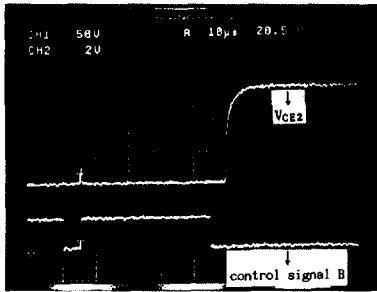
(b) 스너버커패시터에 축적되는 전하량  
(b) stored charge in snubber capacitor

그림 7 전류 하강시간차이에 의한 정상상태에서의 불균등 전압분배

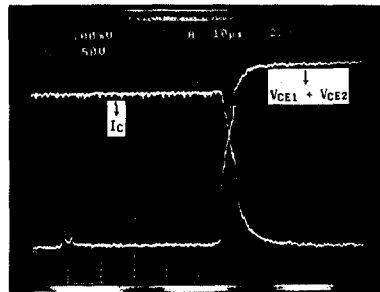
Fig. 7 Unbalancing voltage distribution according to the difference of the current falling time during the steady state



(a) 보상펄스를 인가하지 않은 경우 전압분배 (b) 보상펄스를 인가한 경우 전압분배 (c) 한 소자의 제어신호와 전압파형  
 (a) voltage distributions without compensation pulse (b) voltage distribution with compensation pulse (c) Control signal and voltage waveform in element A



(d) 다른 한 소자의 제어신호와 전압파형  
 (d) control signal and voltage waveform in element B



(e) 두 소자의 전체 전압전류파형  
 (e) Current and voltage waveforms across series-connected devices (A & B)

그림 8 실험파형

Fig. 8 Experimental waveforms across series-connected power BJTs

량은 다소 변화한다. 이것은 베이스층의 과잉소수 캐리어가 제거되고 다시 전위장벽이 형성되는데 걸리는 시간으로 이에 따른 불균등 전압분배가 그림 7의 전압전류파형에서 설명되고 있다. 그러나 전류의 변화가 급속한 음의 기울기를 갖고 있으며 그 차이도 미소하여 이것에 의한 영향은 무시할 수 있다.

컴퓨터 시뮬레이션의 결과를 입증하기 위하여 전력용 트랜지스터 2SC3030 두 소자를 직렬연결하여 초퍼(chopper) 실험을 하였다. 먼저 적당한 보호회로를 구성하고 각 소자에 동일한 베이스신호를 인가한 경우 소호시 전압분배가 그림 8(a)와 같이 나타났다. 측정시간에 2.2 $\mu$ s 정도의 차이가 나타나 전압분배에 4:1 정도의 불균형이 생긴 결과이다.

다음은 본 논문에서 제안한 제어알고리즘을 적용하여 실험을 하였다. 5V 클리핑 회로(clipping circuit)를 구성하여 각 소자 양단간의 전압을 감지하고 이 전압을 제어기에 캐환시켰다. 실험결과

그림 8(b)에서 처럼 과잉소수캐리어의 제거시점이 일치된 소호시 전압분배가 나타났다.

그림 8(c) 8(d)는 각 소자의 베이스 구동신호와 소호시 전압파형이다. 베이스 신호에 따른 전압파형을 보고 각 소자의 축적시간을 추정할 수 있으며, 이것에 따라서 독립된 보상펄스가 인가되고 있음을 알 수 있다.

그림 8(e)는 직렬연결된 두 소자의 전체 전압전류파형이다. 스너버회로와 freewheeling diode가 있는 초퍼실험에서 보상펄스 인가시점에서 나타나는 전압강하가 부하전류에는 아무런 영향도 미치지 않음을 알 수 있다.

6. 결 론

본 연구에서는 전력용 트랜지스터의 점호 및 소호시 동특성을 고려하여 보상펄스를 생성. 이를 직렬연결된 전력용 트랜지스터의 제어신호에 부가하여 인가함으로써 동시에 전류를 차단할 뿐만 아

나라 소자 양단간의 전압분배의 균형을 이룰 수 있었다. 더우기 제어회로의 지연시간까지도 보상할 수 있는 제어기를 구성하였고 TTL level의 전압검출장치로 실용에 부합될 수 있는 동적제어를 구현하였다.

앞으로의 연구에서 실제 소호시간을 감소시키는 보상펄스폭(duration)의 제어와 대용량 소자(GTO thyristor)를 대상으로 할 때 보상펄스 인가시 나타나는 과도상승 문제를 고려하여 게이트 구동회로에서 속응성있는 점호신호가 인가될 수 있도록 하는것이 필요할 것으로 사료된다.

**참 고 문 헌**

[1] S. Saadate, R. Le Doeuff and R. periot,

“High voltage chopper for electrical traction application using series-connection of large GTO Thyristors,” 15th Annual Conference of IEEE Industrial Electronics Society, pp. 177~185, 1989.

[2] Andrejak Jean-Marie and Lescure Marc, “High voltage converters promising technological developments,” European Conference on Power Electronics and Applications, pp. 159~162, 1987.

[3] Ned Mohan, Tore M. Undeland and William P. Robbins, Power Electronics: Converters, Application and Design, John Wiley & Sons, 1989, pp. 435~534

**저 자 소 개**



**서범석(徐範錫)**

1966년 10월 5일생, 1989년 한양대 공대 전기공학과 졸업. 1991년 동 대학원 전기공학과 졸업(석사). 현재 한양대 대학원 전기공학과 박사과정.



**현동석(玄東石)**

1950년 4월 8일생. 1973년 한양대 공대 전기공학과 졸업. 1978년 동 대학원 전기공학과 졸업(석사). 1986년 서울대 대학원 전기공학과 졸업(공박). 1984~85년 미국 토레도 대학 교환교수. 1988~89년 독일 뮌헨공과대학 교환교수. 현재 한양대 공대 전기공학과 교수. 당학회 평의원.



**이택기(李宅基)**

1963년 9월 4일생. 1987년 한양대 공대 전기공학과 졸업. 1989년 동 대학원 전기공학과 졸업(석사). 현재 한양대 대학원 전기공학과 박사과정.