

## Hall 소자를 이용한 자기 연산 증폭기 설계

白京一\*, 李相勳\*, 南泰喆\*\*

## Design of Magneto-Operational Amplifier Using Hall Device

Kyoung IL Baek, Sang Hun Lee, and Tae Chul Nam

## 요 약

Hall 소자 및 OP-앰프의 장점을 동시에 살린 'Hall 소자를 이용한 자기연산증폭기'를 구성하였다. 이 자기연산증폭기는 높은 입력임피던스 회로와 두 신호의 차 신호를 하나의 신호로 변환하는 회로를 반드시 필요로 하고, 또 이것을 연산처리하기 위해 제한 입력을 받아 들일 수 있어야 한다. 본 논문에서는 이러한 특성을 만족하는 새로운 '두 신호의 차 신호를 하나의 신호로 변환하는 연산증폭기(DSCOP)'를 제안하였다. 그리고 제안된 DSCOP와 Hall 소자를 이용하여 자기연산증폭기를 설계하여 그 특성을 시뮬레이션하였으며, 실제로 시스템을 개별소자로 구성하여 측정하였다.

## Abstract

We have constructed the magneto-operational amplifier(MOP) using the advantages of Hall device and an operational amplifier. The MOP necessarily requires a high impedance circuit, a differential-to-single-ended conversion circuit and feedback-input-element for operational amplifier characteristics. We have presented a new differential-to-single-ended conversion operational amplifier(DSCOP) having such characteristics. We have designed the MOP using the DSCOP and Hall device and simulated its characteristics, and finally we have constructed the system with discrete elements, and measured its magnetic characteristics.

## I. 서 론

자동화의 발달에 있어서 자기 센서는, 센서부의 많은 부분에서 널리 사용되고 있으나 마이크로프로세서를 핵으로 하는 제어부의 발달에 비해서 크게 뒤떨어져 이 분야의 자동화에 한계를 가져오고 있다. 자기 센서에 있어서 최근의 연구 분야는 다기능을 지닌 센서를 만들기 위한 연구와 미세한 자장을 측정할 수 있는 고감도의 센서를 만들기 위한 연구로 크게 구별할 수 있다.

다기능을 지닌 센서 개발의 연구 중, 종래의 고정

소자(일정한 특성, 단일화 기능을 지닌 소자)의 개념을 초월한 범용화 소자로서 제안된 것 중의 하나가 자기연산증폭기(MOP: Magneto-Operational Amplifier)이다.<sup>[1]</sup>

MOP는 OP앰프와 같은 특성을 갖고 있으며, 자기 입력에 대하여 출력을 전압으로 변환시키는 기능을 갖는다. 이에 비해 종래의 자기 소자는 고정된 단일한 특성을 지니므로 그에 합당한 일정한 목적에만 이용될 수 있었으나 이 MOP는 자기 입력에 대해 출력 변화 특성이 연산증폭기와 같으므로 연산증폭기의 이용 분야로 알려진 선형증폭회로, 적분기, 필터, 스위칭 회로 등의 각종 응용회로에 적용 될 수 있는, 범용화의 목적을 지닌 소자이다. 즉, 자장의 입력 신호에 따라 그 출력으로서 선형증폭, 적분, 필터링, 스위칭 특성 등의 전압 신호로 변환할 수 있음을 의미하는 범용화 소자이다. 따라서 이 MOP는 기존의 연산증폭기를

\* 嶺南大學校 電子工學科  
(Dept. of Electronics, Yeungnam Univ.)

\*\* 正會員: 嶺南大學校 電子工學科  
(Dept. of Electronics, Yeungnam Univ.)  
<접수일자: 1992년 5월 28일>

적용할 수 있는 전자 회로 시스템에는 어느 곳이나 쉽게 이용될 수 있는 특징을 갖는다.

K. Maenaka<sup>[1]</sup> 등은 MOP의 자기 감지부로서 자기 트랜지스터(SSIMT, VMT 등)를 이용하였는데 이러한 자기 트랜지스터는 자장에 의해 발생된 차동 출력 전류를 감지량으로 하고 또 그 구조가 차동 증폭기의 능동 부하 구조와 유사하기 때문에 OP앰프의 차동 증폭기의 능동부하로 사용함으로써 MOP를 구성할 수 있다는 장점을 지닌 반면에 온도에 대한 감도의 변화가 크다는 점과 자기를 벡터로 취급할 때의 방향 지향성이 Hall 소자에 비해 현저히 떨어진다는 점과 양산에서의 트리밍처리가 복잡해 진다는 것이 단점으로 지적된다.<sup>[2]</sup>

본 논문에서는 위에서와 같은 문제점을 개선하기 위해 온도 특성이 자기트랜지스터보다 우수하고 방향 지향성이 뛰어난 Hall 소자를 자기 감지 부분으로 하는 MOP를 실현하고자 한다. 그러나 Hall 소자는 구조상 OP앰프의 차동증폭기의 능동부하로 사용될 수 없기 때문에 MOP를 구성하기 위해서는 별도의 회로 수단이 필요하다. 즉, 소자의 회로적인 등가 구조가 두 개의 전압원으로 되어 있고 이것의 차신호가 연산증폭기의 입력신호로 되어야 하므로 기존의 OP앰프회로의 일부로 수용, 적용될 수 없다는 치명적인 단점과, 그 두개의 검출 입력단은 똑같은 임피던스이면서도 Hall 소자에 영향을 전혀 주지 않게 하기 위해서는 높은 임피던스(Hall 소자의 내부 저항에 비해 매우 큰 값) 회로수단으로 되어야만 한다는 점 등이 해결될 수 있어야 한다. 그리고 집적화 회로 설계에 있어서는 Hall 소자와 회로가 동시에 표준 바이폴라 기술로 집적화를 할 수 있는 구조로 되어야 하며, 회로 규모는 가능한 한 줄여 단순화시키는 것이 요망된다.<sup>[3~8]</sup> 따라서 본 논문에서는 이와같은 회로 수단으로서 새로운 연산증폭기인 Differential-to-Single-ended Conversion Operational Amplifier(DSCOP)를 제안하며, 이 특이한 연산증폭기인 DSCOP를 이용하여 자기연산증폭기를 설계하고 그 특성을 측정, 분석하였다.

## II. Hall 소자의 특성

MOP회로의 설계 단계에 앞서, Hall 소자의 자기 변환 신호 발생과 출력의 특성을 충분히 고려해야 한다.<sup>[9,10]</sup>

### 1. Hall 소자의 구조 및 온도 안정 특성

Hall 소자는 크게 중형 및 횡형의 두 가지로 구분되며 이들의 동작 원리는 모두 Hall 효과에 그 기초를 두고 있다.

그림 1에는 횡형 Hall 소자의 구조를 나타내고 그림 2에는 중형 Hall 소자의 출력 특성, 그림 3(a) 및 (b)에는 Hall 소자와 SSIMT의 온도에 따른 감도의 특성을 나타내었다. 그림 3(a)의 Hall 소자와 그림 3(b)의 SSIMT를 비교할 때  $-20^{\circ}\text{C}\sim 60^{\circ}\text{C}$ 범위에서 Hall 소자는  $-0.0625\%/^{\circ}\text{C}$ 인 반면에 SSIMT는  $-1\%/^{\circ}\text{C}$ 의 큰 차이를 나타내며 이것은 매우 비선형적인 변화로서 회로적인 보상이 극히 어려운 것임을 알 수 있다.

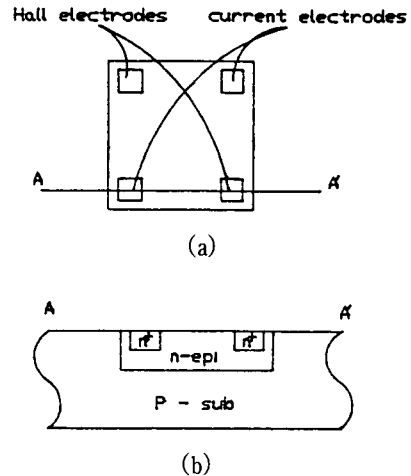


그림 1. Hall 소자의 구조

(a) 상면 (b) 단면

Fig. 1. Schematic structure of Hall device.

(a) top. (b) cross-section.

Hall 소자에서 이러한 온도에 따른 감도의 변화는 다음과 같다.

$$\begin{aligned} \delta S_H / \delta T &= \delta G \cdot (\gamma_H / qnd) \delta T \\ &\cong G / (qnd) \delta \gamma_H / \delta T \text{ (실온부근)} \end{aligned} \quad (1)$$

여기서  $G$ 는 형상계수,  $\gamma_H$ 는 산란계수,  $n$ 은 캐리어 밀도,  $q$ 는 전기소량,  $d$ 는 에피택셜층의 두께이다. 비교적 낮은 농도( $5 \times 10^{14} \text{cm}^{-3}$  정도)를 갖는 에피택셜층에서, 캐리어 밀도는 실온부근에서 거의 일정하므로 감도의 온도의존성은 산란계수의 온도변화에 의하여 정해진다고 볼 수 있다. 저농도의  $n$ 형 실리콘에 대한

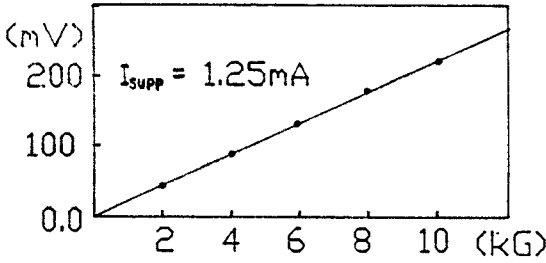


그림 2. Hall 소자의 출력 특성  
Fig. 2. Output characteristics of Hall device.

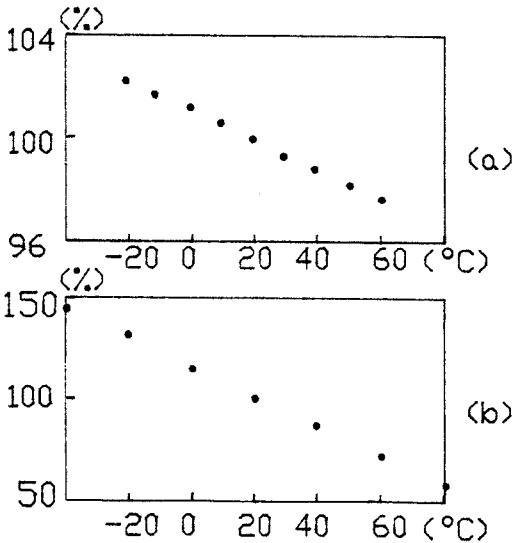


그림 3. 자기 감도의 온도 의존성  
(a) Hall 소자 (b) SSMIT  
Fig. 3. Magnetic sensitivity dependence on temperature. (a) for Hall device and (b) for SSMIT.

산란계수의 온도의존성  $\delta\mu/\delta T$ 는 실온부근에서  $10^{-3}K^{-1}$  정도<sup>[11]</sup>로 작으며, 따라서 Hall 소자의 감도는 매우 양호한 온도 안정성을 갖게 된다.

2. Hall 전압 검출을 위한 전압원으로서의 모델화

Hall 소자는 일반적으로 구동 전류의 유입, 유출용 단자와 Hall 전압 검출 단자로 이루어져 있다. 이들 단자간은 구동 전류만이 흐를 때는 그림 4에서의 같이 단자간에 4개의 저항 성분으로 이루어진 브릿지 회로로 나타낼 수 있다. 여기서 오프셋전압의 발생은

Hall 소자에 가해진 불균일한 압력과 얼라이언트오차에 따른 저항 성분의 차이로 인한 것이며 그 크기는 흐르는 전류와 재료의 저항값에 비례하는 성질을 갖는다.

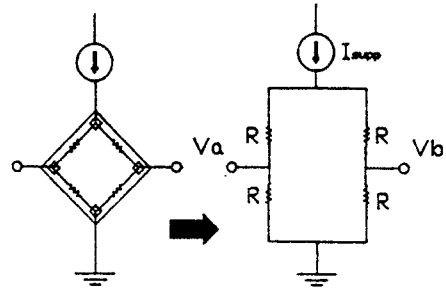


그림 4. 무(無) 자계에서의 Hall 소자의 등가 모델  
Fig. 4. Equivalent model of Hall device in zero magnetic condition.

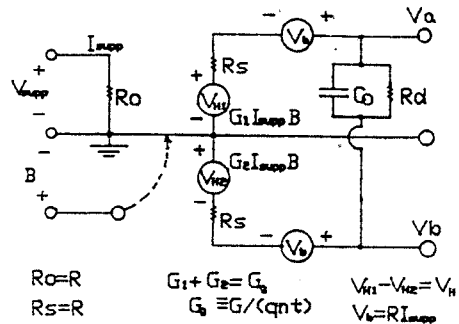


그림 5. 자계가 가해진 Hall 소자의 등가 모델  
Fig. 5. Equivalent model of Hall device in magnetic field.

Hall 소자에 구동 전류와 자장이 동시에 가해지면 그 등가적인 회로 모델은 그림 5와 같이 각 단자간에는 구동 전류의 흐름에 의한 전압 발생 이외에, 자장에 의해 변화되는 전압원이 새롭게 주어진다. 이것은 구동 전류의 흐름에 의해 발생하는 직류 전압원과 자장에 의해 변화되는 전압원을 동시에 포함하는  $V_a$ 와  $V_b$ 의 Hall 단자의 두 전압원이므로 그 등가 회로 모델은 그림 5와 같이 최종적으로 얻을 수 있다. 이 모델에서 Hall 전압  $V_H$ 는  $V_a - V_b$ 이고, 내부 저항  $R_s$ 는  $R$ 이 된다.

3. Hall 전압 검출상의 조건

자장의 벡터적 성분과 그 절대치를 감안한 정확한 Hall 전압을 검출하기 위해서는 Hall 전압 단자로부터

증폭회로의 입력으로 유출되는 신호 및 바이어스 전류 등을 무시할 수 없다. 이러한 검출을 감안한 회로 설계의 주요 방향은 먼저 그림 5에서와 같은 두 개의 전압원을 차동으로 검출하여 하나의 신호로 변환하여야 하고, 두 입력단으로 유출되는 전류의 양이 작도록 하기 위해 증폭 회로의 두 입력단은 높은 임피던스로 되어야 하며, 두 입력단으로 유출되는 전류의 양이 같게 하여 똑같은 조건에서 구동되게 하기 위해 그 두 입력 임피던스는 같도록 해야 한다.

### III. MOP 설계

MOP로 동작하기 위해서는 그림 6에서와 같은 비반전출력의 예에서 F의 계환을 'V<sub>in</sub><sup>-</sup>' 단자로 가하면 출력 값은

$$V_{out} = V_{in}/F \quad (\text{無자장에서}) \quad (2a)$$

$$V_{out} = V_H/F \quad (\text{有자장, } V_{in}=0\text{에서}) \quad (2b)$$

을 만족해야 한다. 여기서 V<sub>H</sub>는 자장 B에 비례하는 Hall 전압이고 이것은 그림 5에서와 같은 두 개의 전압원의 차동신호를 등가적으로 나타낸 것이다.

연산증폭기의 출력은 계환 F가 없을 때

$$V_{out} = A(V_{in}^+ - V_{in}^-) \quad (3a)$$

이고 open-loop gain A는 이론적으로 A=∞이므로 이대로 본다면 연산증폭기 출력 V<sub>out</sub>은 ±∞로 되는 불안정한 증폭기이다. 그러나 연산증폭기는 바로 이러한 점을 이용하여 계환 F를 가하여 계환 F에 따른 안정된 출력값을 얻고, 또 실수, 허수를 모두 포함할 수 있는 이 계환 F의 성분과 크기에 따라 선형 증폭 회로,

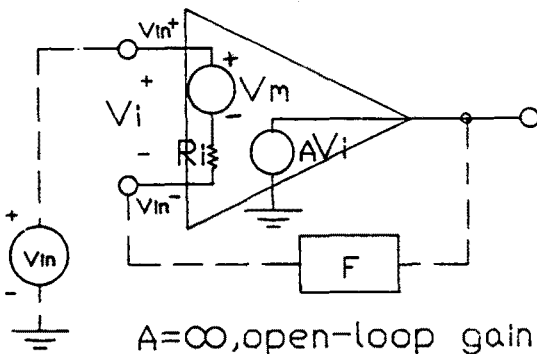


그림 6. MOP의 등가 회로  
Fig. 6. Equivalent circuit of the MOP.

적분기, 필터, 비교기, 스위칭 회로 등 각종 서로 다른 특성의 회로로 쉽게 응용할 수 있는 증폭기가 된 것이다. 즉 그림 7에서와 같은 비반전 출력의 예에서 F의 계환을 'V<sub>in</sub><sup>-</sup>' 단자로 가하면 출력 값은

$$V_{out} = V_{in} \{ (1/A) + F \} \approx V_{in}/F \quad (3b)$$

이 되어 안정된다.

Hall 소자를 이용하는 MOP는 바로 이러한 OP앰프가 범용화될 수 있었던 장점을 이용하기 위하여 무(無)자장에서는 OP앰프와 똑같이 식(3a), (3b)의 특성이 나타나게 하고 유(有)자장에서는 식(2b)와 같이 계환 F에 따른 Hall 전압이 출력될 수 있어야 하는 것이다.

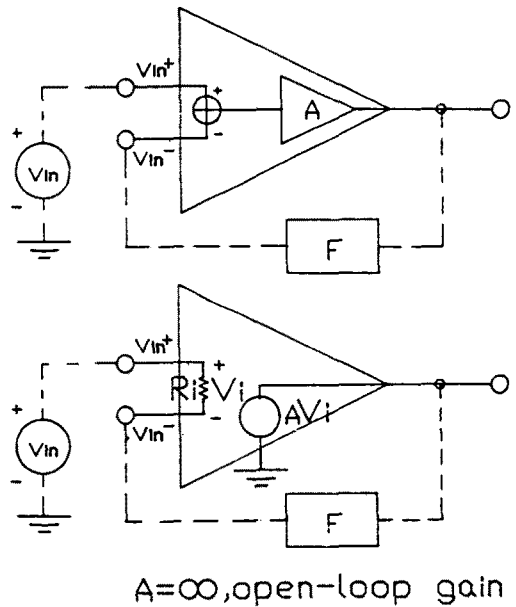


그림 7. OP-amp의 등가 회로  
Fig. 7. Equivalent circuit of the OP-amp.

#### 1. DSCOP의 설계

정전류로 구동되는 Hall 소자의 Hall 전압단자는 그림 5에서와 같이 독립된 두 개의 자기신호전압원으로 나타나고 Hall 전압은 바로 이 두 신호의 차신호로 된다. 따라서 이것을 드라이브하는 회로는 두 신호를 취하여 그 차신호를 하나의 전압원으로 변환하여 OP앰프의 차동 및 동상 입력 임피던스에는 영향을 미치지 않는 동시에 그림 6과 같이, MOP 내부에 등

가격으로 포함되어야 한다. 따라서, 본 연구에서는 이러한 MOP 성질을 만족하게 나타내기 위하여 DSCOP를 설계하였으며 이를 Hall 소자와 결합하여 식 (2a), (2b)를 만족하는 자기연산증폭기를 구성하였다.

본 논문에서 제안하는 DSCOP의 등가 회로도도 그림 8에서와 같이 2쌍의 차동 증폭단자와 그 signal end 단자에서 나오는 신호를 합해서 내부에 충분히 큰 증폭도를 갖는 증폭기에 연결되어 있다. 이러한 DSCOP의 입력과 출력의 관계는 게환 F가 없을 때

$$V_{out} = A \{ (V_{in1}^+ - V_{in1}^-) + (V_{in2}^+ - V_{in2}^-) \} \quad (4a)$$

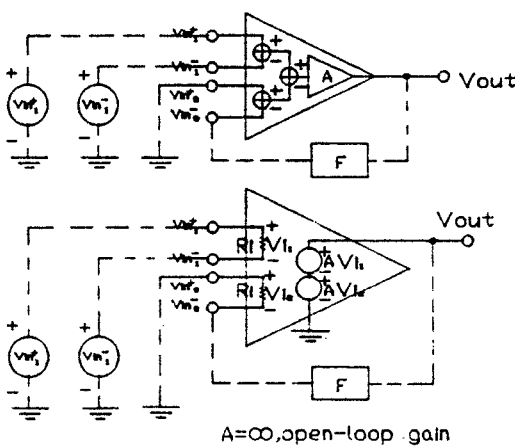


그림 8. DSCOP의 등가 회로  
Fig. 8. Equivalent circuit of the DSCOP.

으로 나타나며, 여기서 연산증폭기의 오픈루프이득 A는  $A \gg 1$ 으로서 이론적으로는  $\infty$ 이다. 그리고 그림 8에서와 같이 게환 F를 가할 때 식 (4a)는

$$V_{out} = (V_{in1}^+ - V_{in1}^-) / (1/A + F) \approx (V_{in1}^+ - V_{in1}^-) / F \quad (4b)$$

로 되어 본 논문에서 제안하는 DSCOP는 일반적인 OP앰프에서와 같이 게환 변수F의 변환에 의해 선형 증폭 회로, 적분기, 필터, 비교기 회로, 스위칭 회로 등의 각종의 회로로 이용될 수 있다.

그러나 DSCOP가 종래의 연산증폭기와 다른 점을 그림 7, 8에서 보는 바와 같은 비반전 출력의 경우에 일반적인 OP앰프가 식 (3b)에서와 같이 1개의 신호에 대해서 게환 F에 따른 연산 증폭을 행하는 출력( $V_{out} \approx$

$V_{in1}^+ / F$ )하는 반면에 DSCOP는 식 (4b)에서와 같이 2개 신호의 차신호에 대하여 게환 F에 따른 연산 증폭을 행하여 1개의 신호로 변환하여 출력( $V_{out} \approx (V_{in1}^+ - V_{in1}^-) / F$ )하는 연산증폭기라는 것이다. OP앰프를 이용하여 식 (4a)를 만족하고 높은 임피던스 특성을 갖는 DSCOP를 구성하기 위해서는 그림 9와 같은 많은 수의 OP앰프를 필요로 하고 직접화도 어렵게 되기 때문에 단일한 소자로서의 DSCOP를 구성하기가 매우 힘들다는 것을 알 수 있다. 그리고 식 (4a)에서 보는 바와 같이 DSCOP는 OP앰프에 비해 보다 더 다양한 기능을 가지고 있다는 것을 알 수 있다.

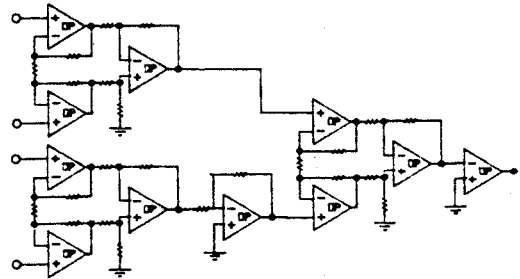


그림 9. OP-amp로 구성된 DSCOP  
Fig. 9. DSCOP using the OP-amps.

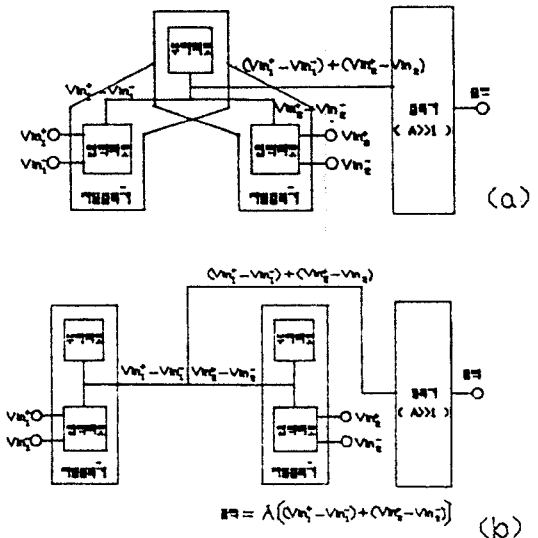


그림 10. DSCOP의 블럭도  
(a) 1개의 부하에 2개 입력회로로 구성  
(b) 2개의 차동 증폭기로 구성  
Fig. 10. Block diagram of DSCOP.  
(a) with one active load and two input circuits.  
(b) with two differential amplifiers.

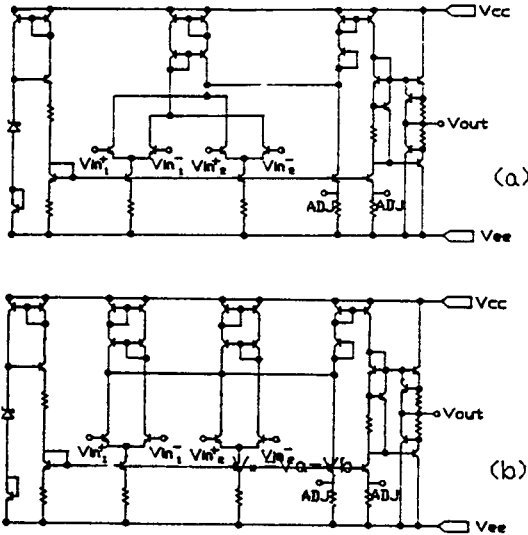


그림 11. DSCOP의 회로도

- (a) 1개의 부하에 2개 입력회로로 구성
- (b) 2개의 차동 증폭기로 구성

Fig. 11. Circuit diagram of DSCOP.

- (a) with one active load and two input circuits.
- (b) with two differential amplifiers.

DSCOP의 회로를 구성하기 위한 보편적인 방법 2가지를 그림 10(a), (b)에 블럭도로 나타내었다. 먼저 그림 10(a)에서는 일반적인 차동 증폭기에 사용되는 한 개의 부하 회로에 각각 쌍으로 된 두 개의 차동 입력 단자가 있는 차동 증폭기와 증폭기가 매우 큰 증폭기로 구성하였다. 이 차동 증폭기는 두 쌍의 차동 입력 단자로부터 각각 수신된 신호의 차(差) 신호를 각각 발생시키며, 이들 차동 신호 출력이 합해져서 검출되는 부하 회로와 차동 입력 회로 사이의 단자에서 합(合) 신호가 검출되게 한다. 그리고 이 합신호는 내부 증폭도가 충분히 큰 증폭기(증폭도 A; open-loop gain)의 입력 단자에 연결하여 증폭되게 하였다. 그림 10(b)는 일반적인 차동 증폭기 두 개를 사용하여 두 쌍의 차동 입력 단자로부터 각각 수신된 신호의 차 신호를 각각 발생케 하고, 그 두 차 신호 출력 단자를 함께 연결하여 두 신호를 합하고, 그 합해진 신호를 역시 내부 증폭도가 충분히 큰 증폭기(A≫1)에 보내 증폭하는 것이다. 위에서 블럭도로 보인 그림 10(a), (b)의 실제의 전회로의 구성을 그림 11(a), (b)에 각각 보였다.

구성된 회로가 식 (4a), (4b)을 만족하는지를 알기 위해서 그림 11(a)의 회로를 개별 소자로 실지로 구

성하여 선형 증폭 특성을 측정하였고 PSPICE의 시뮬레이션 결과와도 비교하였다. 이 결과를 그림 12 및 13에 선형 증폭 특성과 주파수 이득 특성을 나타내었다. 여기서 실선은 시뮬레이션 결과이고 점은 측정결과이다.

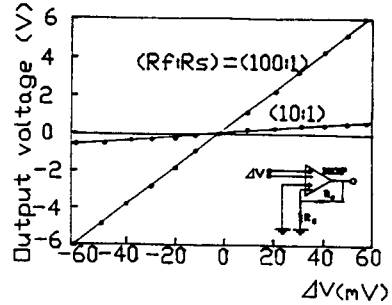


그림 12. DSCOP의 선형 증폭 특성

Fig. 12. Linear amplification characteristics of the DSCOP.

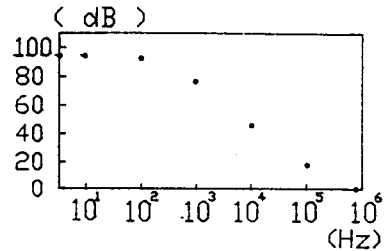


그림 13. DSCOP의 주파수 이득 대역

Fig. 13. Gain bandwidth of the DSCOP.

## 2. MOP의 설계

자기연산증폭기를 실현함에 있어서 자기 감지 소자로는 Hall 소자를 이용하고 증폭 회로 수단으로는 DSCOP를 이용하였다. Hall 소자를 이용한 MOP의 등가회로를 그림 14에 나타내었다. 그림 14에서  $V_m$ 은 자장에 의해 선형적으로 가변하는 물리량으로서 여기서는 Hall 소자에서 검출된 Hall 전압을 가리킨다. 이것의 입력과 출력의 관계는 식 (4a), (4b)에서 ( $V_{in1+} - V_{in1-}$ )을  $V_m$ 으로 바꾸어 다음과 같이 나타낼 수 있다.

$$V_{out} = A\{V_m + (V_{in2+} - V_{in2-})\} \quad (5a)$$

그리고 그림 14에서와 같이 레환 F를 가할 경우

출력은

$$\begin{aligned} V_{out} &= V_m / \{ (1/A) + F \} \\ &\approx (V_m) / F \end{aligned} \quad (5b)$$

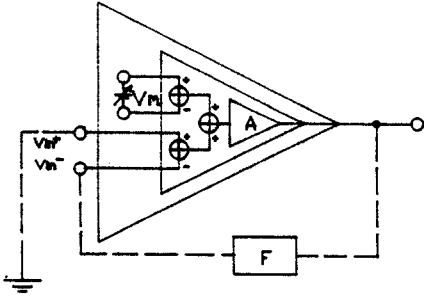


그림 14. Hall 소자를 이용한 MOP

Fig. 14. The MOP using Hall device.

으로 된다. 위 식이  $V_m$ 은 인가되는 자속 밀도  $B$ 에 의해 가변되는 전압원이므로  $S_b$ 를 입력 환산 자기 감도( $V/T$ )라 할 때

$$V_m = BS_b \quad (6)$$

가 되며, 이것을 식 (5b)에 대입하면

$$\begin{aligned} V_{out} &= BS_b \{ (1/A) + F \} \\ &\approx BS_b / F \end{aligned} \quad (7)$$

가 된다. 이 식에서 볼 때, MOP의 출력은 인가 자장  $B$ 에 대하여 궤환  $F$ 에 따라 얻어짐을 알 수 있다. 즉, 본 논문에서 설계하고 MOP는 입력으로 자장을 가했을 때 궤환  $F$ 에 의해서 OP앰프의 경우 ( $V_{out} \approx V_{in} + F$ )와 똑같은 모양으로 출력을 얻을 수 있음을 알 수 있다.

### 3. MOP의 회로 구성 및 특성

위에서 얻어진 결과를 실지의 MOP로 구현하기 위해서는 소자의 구동 전류를 열적으로 안정하게 공급하는 것이 가장 중요한 문제이다. 자기감지부로 사용된 소자는 그림 1에 나타낸 Hall 소자이다. 그 특성은 그림 2에 나타낸 바와 같이 전류 및 자장에 대해서 매우 선형적인 특성을 지니고 온도의 변화에 대해 감도의 변화는 매우 적게 감소( $-0.145V/AT^\circ C$ ,  $-0.0625\%/C$ ; 적감도 기준)한다. 따라서 구동 전류는

온도의 증가에 따라 역비례로, 매우 작은 폭으로 증가하도록 설계하였다. 자기 감지소자의 적감도는  $232 V/AT$ , 구동전류  $0.862 mA$ 에서 절대감도는  $200 mV/T$ , 온도에 따른 절대감도의 변화는  $-0.125 mV/T^\circ C$  ( $-0.0625\%/C$ ; 절대감도 기준)로서 나타났기 때문에 이에 대한 보상 최적치가 약  $0.54\mu A/C$ 가 되도록 설계하였다. 그림 15에서는 자기 감지소자와 DSCOP를 결합한 MOP의 회로를 나타낸 것이다. 그림에서 H는 Hall 소자를 나타낸 것이고 그 오른쪽 부분은 DSCOP를 나타낸다.

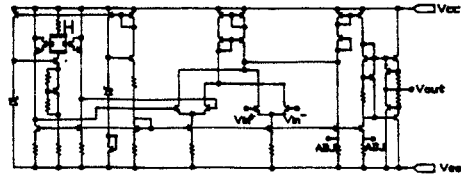


그림 15. Hall 소자를 이용한 MOP의 회로도

Fig. 15. Circuit of the MOP using Hall device.

그림 15의 회로를 개별 소자로 실지로 구성하여 자기적 특성을 측정하였고 그 결과를 표 1에 나타내었다. 회로 구성에 사용된 개별 소자 중 current-mirror 회로 등에 사용된 트랜지스터는 그 특성이 매우 정밀하게 똑같은 것을 사전에 파라미터 측정을 통해서 엄선하여 사용했다. 또한 외부적 요인으로 발생할 수 있는, 불균일한 열분포 및 외부 잡음을 방지하기 위해 5mm 구리판으로 된 밀봉 케이스에 넣어 측정했다. 그림 16은 MOP의 대역주파수 특성을 측정한 것으로서 단위 이득에서 약 10kHz까지 안정된 특성을 보인다. 그림 17은 MOP의 온도에 따른 감도 변화를 측정한 것으로 MOP의 입력환산 자기 감도는  $200 mV/T$ , 섭씨 20도에서의 감도를 100%로 하였을 때 온도에 대한 감도의 변화는  $\pm 0.0184\%/C$ 로 매우 작게 나타났다. 그리고 그림 18은 MOP로 구성된 선형 증폭회로의 특성을 나타낸 것으로서 입력 자장에 따라 실수적인 궤환을  $R/R_s$ 의 값에 따라 선형적인 출력을 보였다. 그 특성은 시뮬레이션과 잘 일치하는 것을 알 수 있다.

표 1. MOP의 특성

Table 1. Characteristics of the MOP

Characteristics	Typical value	Unit
전원 전압	$\pm 5 \sim \pm 15$	V
소비전력 (전원전압 $\pm 15V$ )	73	mW
대역 주파수	0~10	kHz
open-loop 이득	95	dB
입력 오프셋 전압	$\sim 10$	mV
자장 입력 범위	0.025~1000	mT
실용 최대 감도	203	V/T
온도에 따른 감도 변화	$\pm 0.0184$ ( $-20 \sim 60^\circ C$ ) 0.00013 (시뮬레이션)	%/C %/C

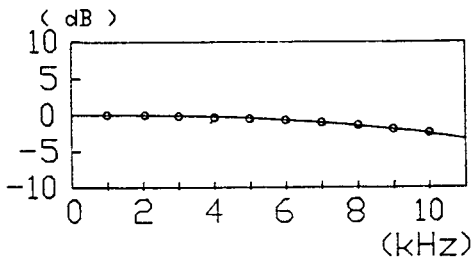


그림 16. MOP의 대역주파수  
Fig. 16. Bandwidth of the MOP.

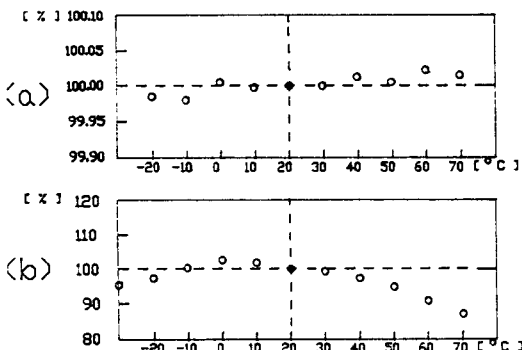


그림 17. 온도에 따른 MOP의 자기감도 변화  
(a) Hall 소자를 이용  
(b) SSIMT를 이용  
Fig. 17. Variation of magnetic sensitivity of the MOP on temperature.  
(a) using the Hall device.  
(b) using the SSIMT.

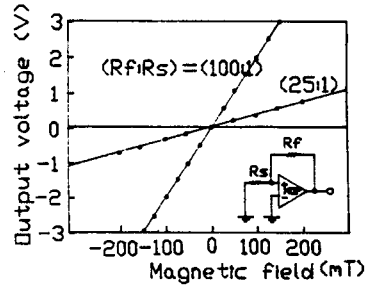


그림 18. MOP의 선형 증폭 특성  
Fig. 18. Linear amplification characteristics of the MOP.

IV. 결 론

본 연구에서는 새로운 differential-to-single-ended conversion Operational Amplifier(DSCOP)를 이용하고, 자기 감지부로는 가장 일반화되고 특성이 안정된 Hall 소자를 이용한 새로운 MOP의 설계를 가능하게 하여 MOP의 궁극적 목적인, 자기 소자의 범용화의 길을 더 크게 열었다. 온도에 대한 감도의 변화는  $-20 \sim 60^\circ C$  범위에서 SSIMT를 이용한 경우보다 개별 소자로 구성된 측정에서는 약 1/95배, 시뮬레이션에서는 약 1/10000배로 줄일 수 있었다. 따라서 이러한 MOP의 이용 분야는 이미 일반화된 Hall 소자의 이용 분야를 더 한층 넓혀, 기존의 고정된 특성의 한계를 넘어선 범용화 소자로서의 새로운 장을 열어 줄 것으로 생각된다.

앞으로 보다 높은 S/N과, 감도와 함께 오프셋 역시 온도에 안정된 특성을 얻을 수 있는 MOP를 가능하게 하기 위해, 소자 잡음을 제거하기 위한 연구와 온도 변화에 따른 오프셋의 보정에 대한 연구를 계속 진행하고 있다.

참 고 문 헌

[ 1 ] K. Maenaka, H. Okada, and T. Nakamura, "Universal magneto-operational amplifier(MOP)," *Sensors and Actuators*, vol. A21-A23, pp.807-811, 1990.  
[ 2 ] K. Maenaka, T. Ohgusu, M. Ishida, and T. Nakamura, "Novel vertical Hall cells in standard bipolar technology," *IEEE Electron.Device Lett.*,



- vol.23, pp.1104-1105, 1987.
- [ 3 ] T. Nakamura and K. Maenaka, "Integrated magnetic sensors," *Sensors and Actuators*, vol.A 21-A23, pp.762-769, 1990.
- [ 4 ] D. Misra, T.R. Viswanathan, and E.L. Heasell, "A novel high gain MOS magnetic field sensor," *Sensors and Actuators*, vol.9, pp.213-221, 1986.
- [ 5 ] P.R. Gray and R.G. Meyer, *Analysis and Design of Analog Integrated Circuits*, John Wiley & Sons, 2nd Edition, pp.233-348, 1984.
- [ 6 ] R.L. Geiger and S.S. Edgar, "Operational amplifier gain-bandwidth product effects on performance of switched-capacitor networks," *IEEE, Trans. Circuits Syst.*, vol.CAS-29, no.2, pp.96-106, 1982.
- [ 7 ] B.M. Wasfy and M. Sherif, "Composite operational amplifiers generation and finite-gain applications," *IEEE Trans. Circuits Syst.*, vol.CAS-34, no.5, pp.449-460, 1987.
- [ 8 ] R.J. Widlar, "Some circuit design techniques for linear integrated circuits," *IEEE Trans. Circuit Theory*, vol.CT-12, p.586, no.12, 1965.
- [ 9 ] 李載玉, 白英熙, 李征垣, 南泰喆, "Silicon 磁氣感知 素子の 製作 및 特性," 電子工學會 夏季論文發表集, 제14권, 제1호, pp.275-278, 1991.
- [ 10 ] Y. Sugiyama, "半導體磁氣 센서의 開發動向과 將來展望," 電總研集報, vol.54-1, pp.65-95 1989.
- [ 11 ] Landolt-Bornstein, *Numerical Data and Functional Relationships in Science and Technology, Semiconductors*, Berlin, Germany, Springer-Verlag, vol.III/17a, p.380, 1982.

---

 著 者 紹 介
 

---



## 白 京 一

1960年 8月 22日生. 1990年 2月 영남대학교 전자공학과 졸업(공학사). 1991年 3월~현재 영남대학교 전자공학과 석사과정. 주관심분야는 반도체 자기센서 개발, 회로 및 시스템 설계.

VLSI설계, 패턴인식 등임.



## 李 相 勳

1967年 6月 7日生. 1992年 2月 영남대학교 전자공학과 졸업(공학사). 1992年 3월~현재 영남대학교 전자공학과 석사과정. 주관심분야는 반도체 자기센서, 회로 및 시스템설계 등임.



## 南 泰 喆

1946年 4月 27日生. 1969年 2月 서울대학교 물리학과 졸업(이학사). 1979年 2月 경북대학교 대학원 전자공학과 졸업(공학석사). 1986年 2月 경북대학교 대학원 전자공학과 졸업(공학박사). 1986年 9월~1987年 8月 미국 Stanford대학교 연구교수. 1980년~현재 영남대학교 전자공학과 교수. 주관심분야는 반도체 자기센서의 개발 및 집적화에 관한 것임.