

ISDN 패킷 단말기용 PC 접속기 구현에 관한 연구

正會員 趙 炳 錄* 正會員 朴 炳 哲*

A Study on the Implementation of PC Interface for Packet Terminal of ISDN

Byung Lok CHO*, Byung Chul PARK* *Regular Members*

要 約 본 논문에서는 ISDN(Integrated Services Digital Network) 환경에서 PC(Personal Computer)를 상호 연결하여 컴퓨터 간에 정보를 교환하여 패킷 통신망을 구현하기 위하여 ISDN 패킷 단말기용 PC 접속기를 설계하고 구현하였다.

ISDN 패킷 단말기용 PC 접속기는 ISDN 계층 1기능과 ISDN 계층 2기능을 수행하는 S 인터페이스 처리부와 X.25 프로토콜의 패킷 레벨의 서비스를 수행하는 ISDN 패킷 처리부로 구성되어 있다. 여기서 ISDN 계층 1 기능은 전기적, 기계적 특성 규정과 계층 2에 서비스를 제공하며, ISDN 계층 2기능은 LAPD(Link Access Procedure on D channel)의 절차 기능과 X.25에 서비스를 제공하며, X.25는 패킷 모드에서 수행하는 터미널을 위해 DTE(Data Terminal Equipment)와 DCE(Data Circuit Terminating Equipment) 간의 접속을 규정하고 있다.

S 인터페이스 처리부는 AMD사의 Am79C30칩을 사용하였으며, ISDN 패킷 처리부는 D 채널에 AMD 사의 AmZ8038의 FIFO(First In First Out)칩을 사용하였으며, D 채널의 전반적인 신호절차 제어를 위해 인텔사의 8086 마이크로프로세서를 사용하였다.

S 인터페이스 처리부는 ISDN 계층 1,2로 구성되어 있으며, 계층 간 통신을 위해 메일박스(mail box)를 사용하였다. ISDN 패킷 처리부는 X.25 레벨에서 모듈별로 구성되어 있으며, S 인터페이스 처리부와 ISDN 패킷 처리부 간 통신을 위하여 인터페이스 제어기를 사용하였다.

ABSTRACT In this paper, The PC interface for packet terminal of ISDN is designed and implemented in order to build packet communication networks which share computer resources and exchange informations between computer in the ISDN environment.

The PC interface for packet terminal of ISDN constitutes S interface handler part which controls function of ISDN layer1 and layer2, constitutes packet handler part which controls services of X.25 protocol in the packet level. Where, The function of ISDN layer 1 provides rules of electrical and mechanical characteristics, services for ISDN layer 2. The function of ISDN layer 2 provides function of LAPD procedure, services for X.25. The X.25 specifies interface between DCE and DTE for terminals operating in the packet mode.

The S interface handler part is organized by Am 79C30 ICs manufactured by Advanecd Micro Devices. ISDN packet handler part is organized by AmZ8038 for FIFO for the purpose of D channel. The common signal procedure for D channel is controlled by Intel's 8086 microprocessor.

The S interface handler part is based on ISDN layer1, 2 is controlled by mail box in order to communicate between layers. The ISDN packet handler part is based on module in the X.25 level. The communication between S interface handler part and ISDN packet handler part is organized by interface controller.

I. 서 론

ISDN은 현재 우리가 여러가지 다른 목적으로

사용하고 있는 망을 하나로 통합하여 전화, 텔렉스, 팩시밀리, 텔리텍스, 비디오텍스 등의 여러가지 서비스를 하나의 망을 통하여 가입자에게 제공하는 문자 그대로 종합 서비스를 의미한다.¹⁾

*成均館大學校 電子工學科
Dept. of Electronics Engineer, Sung Kyun Kwan Univ.
論文番號 : 91-126 (接受1991. 8. 5)

(3)

상기와 같은 ISDN에서는 가입자 상호 간을 접

속시켜 주는 교환 시스템의 역할도 중요하지만 기존의 가입자와 달리 가입자 영역에서 다양한 데이터를 어떻게 효과적으로 처리하느냐 하는 문제가 교환 시스템 못지않게 중요한 문제로 대두된다.

ISDN에서는 기존의 단말기가 가지고 있는 단순한 기능 이외에 ISDN에서 제공하는 다양한 서비스를 효율적으로 처리해 줄 수 있는 단말기의 개발이 시급한 과제이다.^{[4][5]}

현재 해외에서는 ISDN 교환기에 패킷교환 기능을 구현하기 위해 활발히 연구가 진행 중이거나 일부는 상용화 시험 중이다. 국내에서는 DA COM사에서 DSP-25 패킷교환을 도입하여 DA COMNET를 구성하여 서비스를 제공하고 있으며, TDX-10 시스템에 패킷교환 기능을 구현하고자 개발하고 있는 중이다.^{[6][7]}

따라서 ISDN 진화 과정에서 사용이 보편화 되고 효율적인 사용과 데이터의 자유로운 정보 교환 및 다양한 서비스를 제공하는 PC를 접속기로 이용하면 ISDN 패킷교환망에서 다양한 부가 서비스를 처리해 줄 수 있는 단말기가 될 것이다.^{[8][9]}

본 논문에서는 전기적, 기계적 특성 규정을 하고 계층 2에 서비스를 제공하는 ISDN 계층 1과, LAPD의 절차 기능과 X.25에 서비스를 제공하는 ISDN 계층 2는 S 인터페이스 처리부가 담당하며, 패킷 모드에서 수행하는 터미널을 위해 DTE와 DCE간의 접속을 제공하는 X.25는 ISDN 패킷 처리부가 담당하고 있다. S 인터페이스 처리부는 AMD사의 Am79C30칩을 사용하고, ISDN 패킷 처리부는 D채널에 AMD사의 AmZ8038의 FIFO칩을 사용하고, D채널의 전반적인 신호절차 제어를 위해 인텔사의 8086 마이크로프로세서를 사용하여 ISDN 패킷 단말기용 PC 접속기를 직접 설계하고 구현하였다.

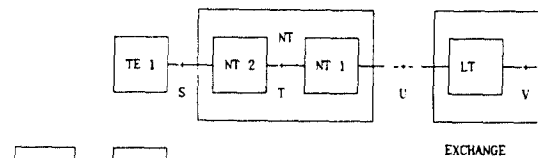
본 논문의 구성은 서론에 이어 제 2장에서는 ISDN 가입자 구조와 X.25 프로토콜에 대해 기술하였으며, 제3장에서는 ISDN 패킷 단말기용 PC 접속기 구현방안을 제시하고, 제4장에서는 실험방법 및 결과고찰을 서술하였다. 끝으로 제5

장에서는 결론으로 본 연구의 끝맺음을 하였다.

II. ISDN 가입자 구조 및 X.25 프로토콜

II-1. 기본 가입자 구조

ITU(International Telecommunication Union) 산하 국제 전신 전화 자문위원회(CCITT : International Telegraph and Telephone Consultative Committee)에서 권고하고 있는 I.400 계열 권고안^{[10][11]}에 ISDN 가입자 구조에 관하여 기본적으로 그림 1과 같은 구조를 권고하고 있다.



- : Reference Point
- : Functional Grouping
- TE : Terminal Equipment
- TA : Terminal Adaptor
- NT : Network Termination
- LT : Line Termination

그림 1. ISDN 가입자 구조
Fig 1. ISDN subscriber structure.

II-2. X.25 프로토콜

X.25는 전용회선에 의해 공중전화망에 접속되고, 패킷모드로 동작하는 단말기에 대한 DTE 사이의 인터페이스 규격으로서 OSI(Open System Interconnection)의 하위 3계층에 해당하는 3개의 계층으로 구성되어 있으며, X.25 인터페이스 구조는 그림 2와 같으며 DTE와 DCE간 서비스하는 패킷 타입은 Incoming call, Outgoing call 등이 있다. 또한 ISDN 패킷교환 가입자-망간 프로토콜 계층 구성은 그림 3과 같다.^{[12][13]}

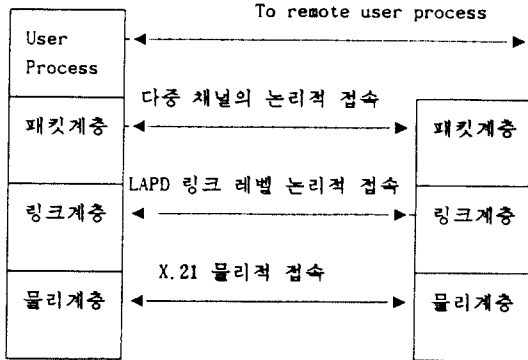
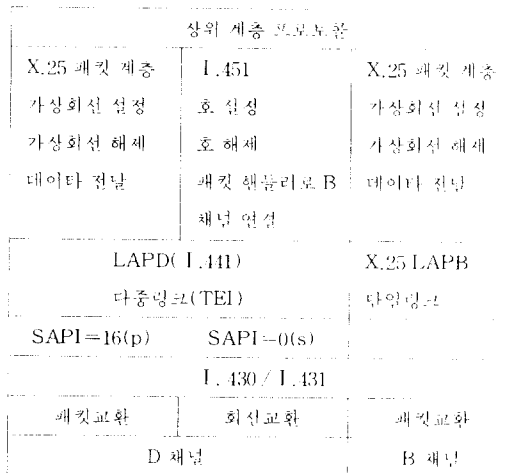


그림 2. X.25 인터페이스 구조
Fig 2. X.25 interface structure.



TEI : Terminal Endpoint Identifier
SAPI : Service Access Point Identifier
LAPB : Link Access Protocol on B Channel

그림 3. ISDN 패킷교환 가입자 망간 프로토콜 계층구성
Fig 3. Protocol architecture at the user network for ISDN packet switching.

III. ISDN 패킷 단말기용 PC 접속기 구현방안

ISDN 계층 1,2, X.25 프로토콜에 따라 D 채널을 통해 메시지 형태로 된 정보신호를 상호교환하거나, 저속 패킷 데이터를 처리해 주는 ISDN 패킷 단말기용 PC 접속기를 우선적으로 구현함

에 있어 설계의 목표 및 기본 환경을 다음과 같이 선정하였다.

1) 설계의 목표

ISDN 계층 1기능, 계층 2기능의 프로토콜에 따라 제어 처리가 가능하도록 하고, ISDN 프로토콜에 따라 X.25 프로토콜이 수용되도록 하는데 있다.

2) 기본환경 설정

패킷 데이터 전송은 PC를 기본으로하고, 데이터 패킷 교환은 D채널을 우선적으로 구현하고, 가입자 망간 프로토콜은 CCITT ISDN 관련 권고안을 충실히 이행하도록 하고, D 채널 패킷 교환 처리부와 연동하여 테스트하도록 한다.

III-1. 시스템 하드웨어 구조

ISDN 패킷 단말기용 PC 접속기 하드웨어는 크게 S 인터페이스 처리부, ISDN 패킷 처리부로 대별될 수 있으며, 이에 대한 전체 시스템의 블록

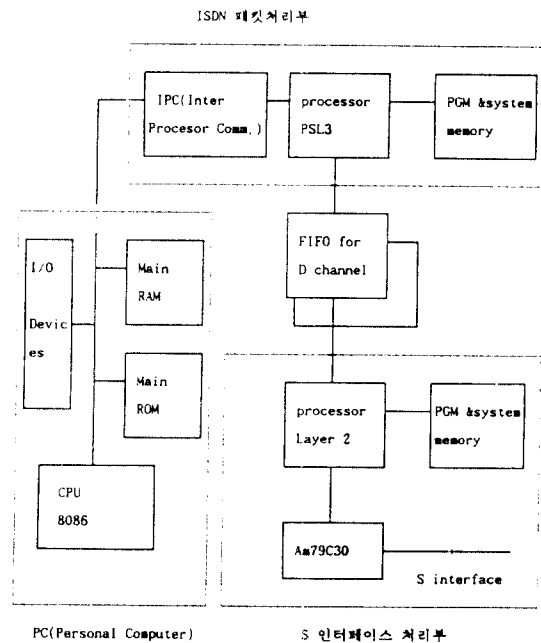


그림 4. 전체 시스템의 블록 구성도
Fig 4. System block diagram.

구성도는 그림 4에 도시하였다. S 인터페이스 처리부는 ADM사의 Am79C30를 사용하고, ISDN 패킷 처리부는 ADM사의 AmZ8038의 FIFO칩, D채널의 전반적인 신호절차 제어를 위해 인텔사의 8086 마이크로프로세서를 사용하였다.

ADM사의 Am79C30은 고신뢰도 다기능의 ISDN용 초집적회로 2B+D 채널 프레임의 정렬, 프레임 복구, 기동/정지 과정의 수행, 2B 채널 간의 스위칭 기능등을 제공한다. ADM사의 AmZ8038은 중앙처리장치 간이나 중앙처리장치와 주변장치 간에 비동기식으로 128 바이트 FIFO 버퍼를 제공한다. 또한 병렬로 연결하면 단어 길이를 임의로 확장할 수 있고, 직렬로 연결하면 스택의 깊이를 임의로 확장할 수 있다.

III -1-1. ISDN 패킷 처리부(IPCA : ISDN Packet Communication Adaptor)

마이크로프로세서 PS L3(Packet Switched Layer 3)은 X.25를 사용하여 패킷교환 호 제어를 함으로 B 채널로 패킷 데이터를 전송할 수 있는 기능, D 채널로 패킷 데이터를 전송할 수 있는 기능이 있는데 우선적으로 D 채널로 패킷 데이터를 전송할 수 있는 기능만 수행한다.

이와같은 ISDN 패킷 처리부는 X.25 패킷 제어를 위한 마이크로프로세서부, S 인터페이스 처리부와 메시지 교환을 위한 시스템 메모리부, D 채널 제어를 위한 LAPD 제어부, PC와 ISDN 패킷 처리부 제어를 위한 IPC부로 구성되어 있으며 각 블록별 기능은 다음과 같다.

- 1) D 채널용 FIFO
 - ① D 채널 정보를 프로세서 계층 2와 제어 정보를 상호 교환
 - 2) IPC(Inter Processor Communication)
 - ① PC와 ISDN 패킷 처리부 간 제어정보를 교환
- 3) 마이크로프로세서 PS L3
 - ① D 채널인 경우 : 계층 3(X.25) 신호 절차를 제어
 - ② 인터페이스의 전반적인 제어를 담당
- 4) PGM(Program) & 시스템 메모리

- ① 수신 패킷 데이터 및 송신 패킷 데이터를 저장
- ② 시스템 프로그램을 저장

III -2. 전체적인 소프트웨어 구조

III -2-1. 계층별 설계 개요

ISDN 패킷 단말기용 PC 접속기가 제공하는 서비스로는 패킷 데이터 전달을 위한 데이터 서비스가 있다. 데이터 서비스는 D 채널을 통한 정보교환 메시지와 16Kbps 패킷 데이터 전송 등이 있다. 계층 1,2는 CCITT 권고안에 따라 수행되어 있으며, 다중처리 방법(MTOS : Multi-Tasking Operating System)을 사용하여 계층과 ME(Management Entity)간 통신을 메일박스로 하였다. X.25 레벨에서 요구되는 기능을 실현하기 위해서 소프트웨어를 기능별로 모듈화로 구성하고, 계층 1,2와 X.25간 통신을 위하여 인터페이스 프로토콜을 사용하였다. 이에 대한 전체적인 소프트웨어 구조는 그림 5와 같다.¹⁸⁾ X.25 레벨 프로그램은 8086 어셈블리 언어를 사용하고 계층 1,2의 프로그램은 68000 어셈블리 언어를 사용하여 구성하였다.

III -2-2. X.25 패킷 레벨

PC측의 X.25는 패킷 레벨에서 서비스하고 있다. D 채널을 통하여 가상 흐름 설정하고 해제하며, 데이터를 전송하기 위한 모듈 별 기능은 다음과 같다.

- 1) 베이스 레벨(base level) : X.25와 관련된 전반적인 흐름을 총괄 제어한다.
- 2) 패킷 수신(Packet RX) : 계층 2에서 메일박스 9번을 통하여 데이터를 받는 기능을 한다.
- 3) 패킷 송신(Packet TX) : X.25에서 메일박스 3번을 통하여 패킷 데이터를 전송하는 기능을 한다.
- 4) 패킷 발생기(Packet Generator) : 패킷 타입을 생성하는 기능을 한다.
- 5) X.25 패킷 레벨 제어기(X.25 Packet level controller) : 패킷 흐름을 제어하는 기능을 한다.

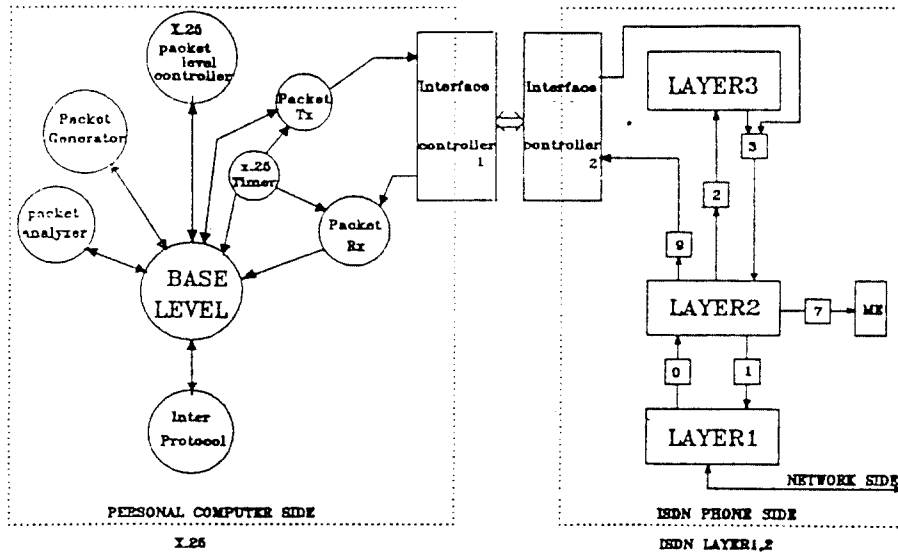


그림 5. 전체적인 소프트웨어 구조
Fig 5. software structure

6) 패킷 해석기(Packet Analyzer) : 수신된 패킷을 분석하는 기능을 한다.

7) X.25 타이머(X.25 Timer) : 송 수신하는 패킷 데이터에 타임아웃을 관장하는 기능을 한다.

8) 상호 프로토콜(Inter protocol) : Interface controller, I, Interface controller II와 통신하기 위해 상호 파라미터를 교환하는 기능을 한다.

III -2-3. D채널을 이용한 데이터 전송

사용자가 PC를 사용하다가 D 채널을 통해 데이터를 통신하고 싶을 때는 통신 모드로 빠져나온다. 이때 데이터 전달 요청 신호를 ISDN 패킷 처리부의 마이크로프로세서에게 알리면 마이크로프로세서는 S 인터페이스의 상태를 확인한 후 계층 1에 연결되도록 요청하면 데이터 링크 연결이 된다. 따라서 패킷 교환 호 제어가 이루어져 패킷 데이터 전송이 이루어진다. 데이터 전송이 완료되면 패킷 교환 호 제어를 해제한 후 링크도 해제하고, 계층 1도 정지(deactivation)한 후 PC 운영체제로 복귀한다. 이에 대한 흐름은 그림 6, 그림 7과 같다.

1) Outgoing Call인 경우 설정 및 해제 과정
Outgoing Call의 경우 흐름도는 그림 8, 그림 9와 같다.

1. PC측의 DTE는 링크를 설정하기 위해 Interface Controller I로 상호 파라미터를 전송한다.

2. 링크가 설정되면 Call Request 패킷을 전송한다.

3. Call Connected 패킷을 받게 되면 Data Packet을 전송한다.

4. 더 이상 전송할 패킷 데이터가 없으면 Clear Request 패킷을 전송한다.

5. Clear Confirmation을 받게 되면 링크를 해제하기 위해 Interface Controller I로 상호 파라미터를 전송한다.

2) Incoming Call인 경우 설정 및 해제과정
Incoming Call의 경우 흐름도는 그림 10, 그림 11과 같다.

1. 상대 PC의 DTE는 Incoming Call 패킷을 받게 되면 링크를 설정하기 위해 Interface Controller II로 상호 파라미터를 전송한다.

2. 링크가 설정되면 Call Accepted 패킷을

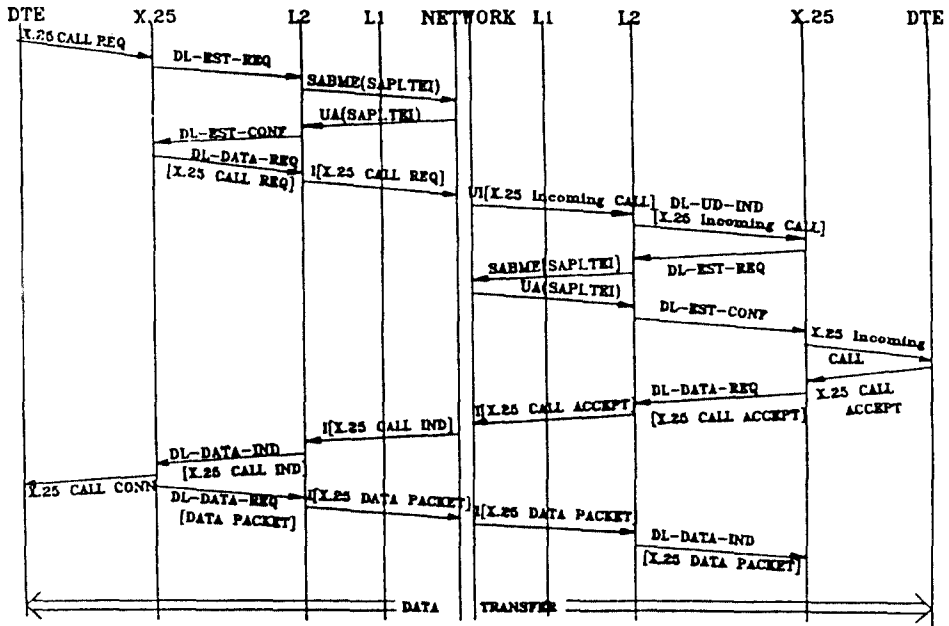


그림 6. D 채널에서 가상회선 설정 순서도
Fig 6. Procedure for set up of virtual call via the D channel

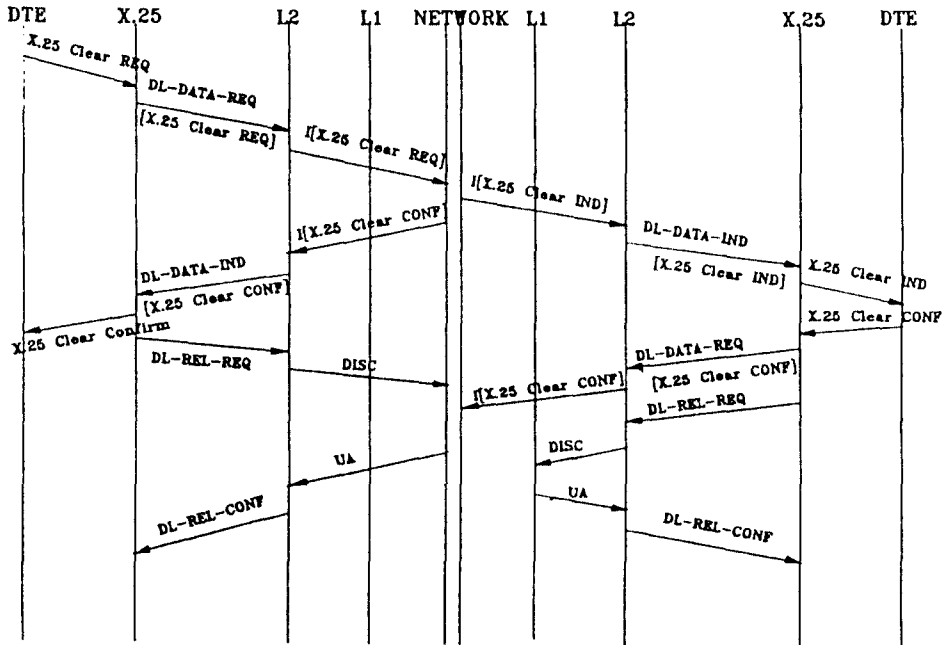


그림 7. D 채널에서 가상회선 해제 순서도
Fig 7. Procedure for clearing of virtual call via the D channel

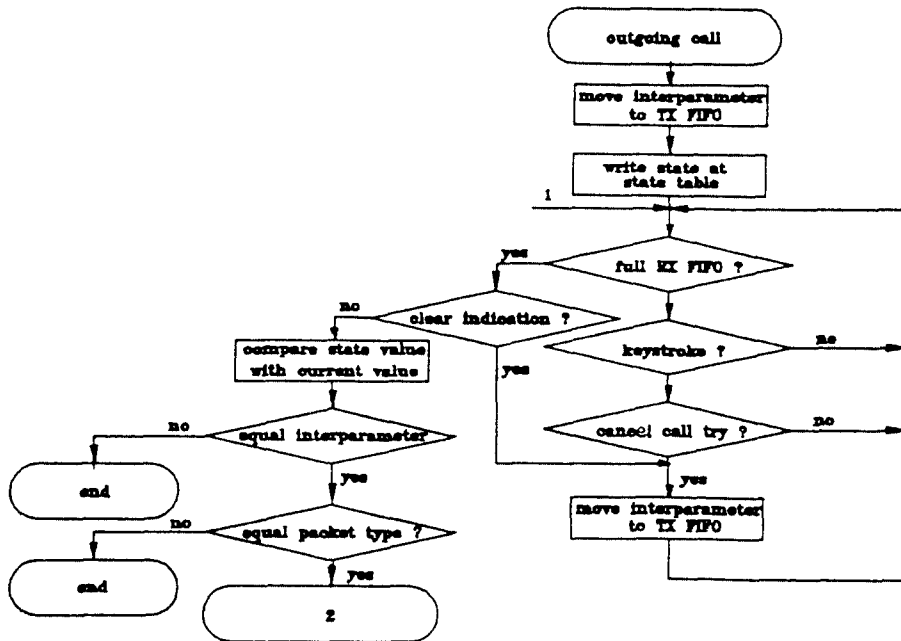


그림 8. Outgoing Call 흐름도 I
Fig 8. Outgoing Call flow chart I

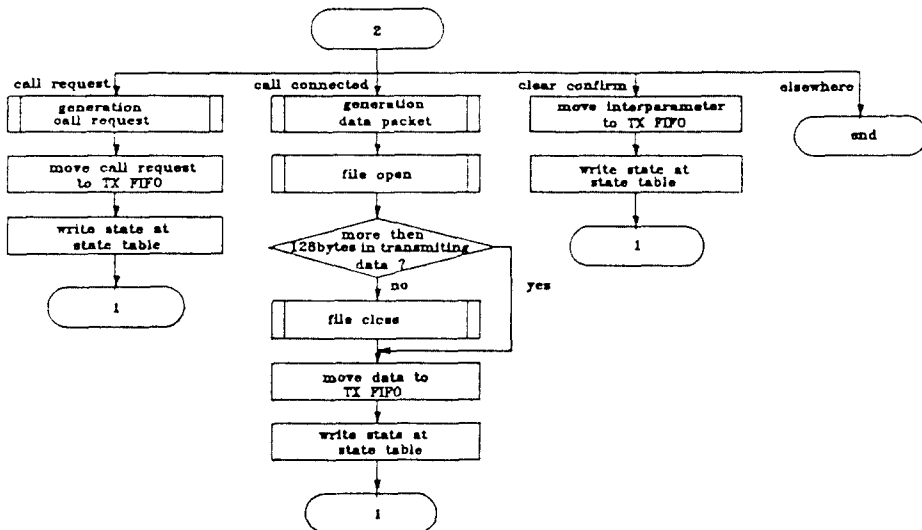


그림 9. Outgoing Call 흐름도 II
Fig 9. Outgoing Call flow chart II

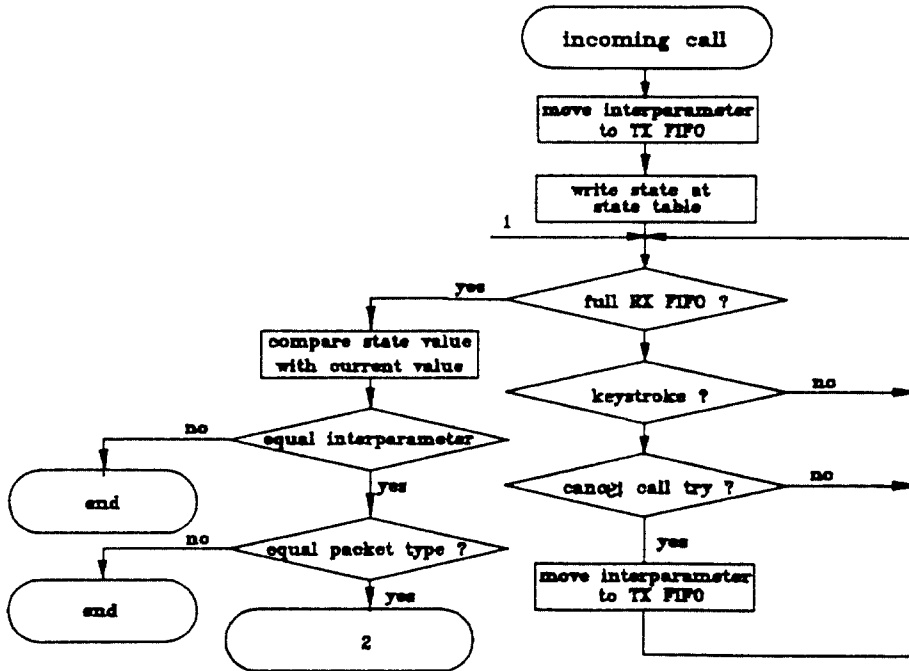


그림 10. Incoming Call 흐름도 I
Fig 10. Incoming Call flow chart I

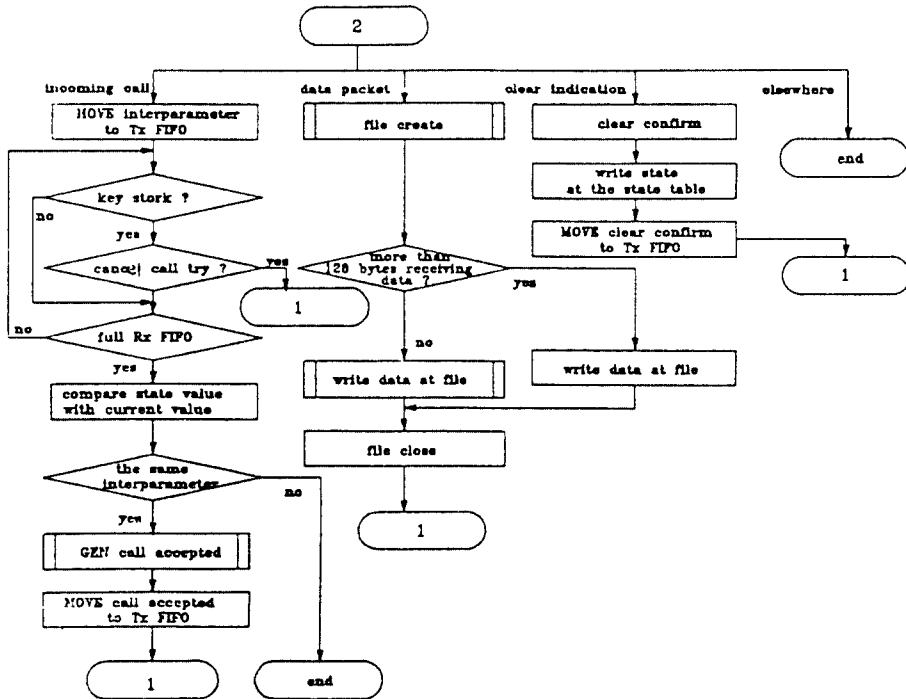


그림 11. Incoming Call 흐름도 II
Fig 11. Incoming Call flow chart II

Interface Controller II 로 전송한다.

③ 데이터 전달 상태로 되어 패킷 데이터를 수신하게 된다.

④ DCE측에서 Clear Indication 패킷을 받게 되면 Clear Confirmation 패킷을 Interface Controller II 로 전송한다.

⑤ 링크를 해제하기 위해 Interface Controller II 로 상호 파라미터를 전송한다.

IV. 실험방법 및 결과고찰

IV-1. 실험방법

본 논문에서 구현한 ISDN 패킷 단말기용 PC 접속기의 X.25 프로토콜의 호 설정 및 해제 과정에 대한 연동 실험 구성은 그림 12와 같다. 실험 시스템은 IBM XT 2대, S 인터페이스 처리부와 ISDN 패킷 처리부를 내장하고 있는 인터페이스 카드2장, D 채널 패킷 처리부 2개로 구성되어 있다. 이에 대한 실험방법은 다음과 같다.

1) 그림 12와 같이 PC 슬롯에 ISDN 패킷 처리부 카드를 연결하고, S 인터페이스 처리부 카드, D 채널 패킷 처리부와 상호 연결한다.

2) ISDN 계층 1,2, X.25의 프로그램을 인터페이스 카드에 다운 로드 한다.

3) PC를 통신 모드로 전환하고 인터페이스의 상태를 초기화한다.

4) D 채널에서 가상회선 설정이 그림 6과 같이 이루어진다.

5) D 채널에서 가상회선 해제가 그림 7과 같이 이루어진다.

6) 계층 1이 정지(deactivation) 되면 PC운영체제로 복귀한다.

IV-2 실험결과 고찰

본 논문의 ISDN 패킷 단말기용 PC 접속기 구현의 타당성을 입증하기 위해 실험을 수행하여 다음과 같은 사항을 실험시 검증과 확인을 하였다. 하드웨어 검증과 확인은 S 인터페이스 카드와 ISDN 패킷 처리부를 logic analyzer로 하였

다. 프로토콜 확인은 프로토콜 analyzer가 없어서 PC의 모니터와 D 채널용 모니터를 이용하였다. 모니터에 상태의 전이상태(transition state)와 데이터를 표시할 수 있도록 하여 확인하였다. 또한 D 채널 패킷 처리부에서 진행 과정을 확인하기 위해 D 채널용 모니터를 사용하였다. 이에 대한 진행과정은 그림 6의 D 채널에서 가상회선 설정 순서도와 그림 7의 D 채널에서 가상 회선 해제 순서도에 따라 아래와 같이 확인하였다.

1) PC측에서 상호 파라미터를 교환하여 링크가 연결됨을 PC의 모니터로 확인하였다.

2) PC측의 DTE에서 Call Request 패킷을 DCE측으로 송신한후 계층 2와 계층 1,2 망간에 프리미티브(primitive)가 교환됨을 D채널용 모니터로 확인하였다. 그 결과로 Call Connected 패킷을 수신함을 PC의 모니터로 확인하였다.

3) 상대 PC측의 DTE에서는 망과 계층 1, 계층2간 프리미티브가 교환됨을 D 채널용 모니터로 확인하고, 이때 Incoming Call을 PC의 모니터로 확인하였다.

4) PC측의 DTE는 데이터 전송 상태로 전환이 되어 데이터를 전송할 때 상대 PC측의 DTE에서 패킷 데이터를 수신함을 확인하였다.

5) PC측의 DTE에서 링크를 해제하고 싶은 경우 Clear Request 패킷을 망측의 DCE로 송신한 후 계층 2와 계층 1, 망 간에 프리미티브가 교환됨을 D 채널용 모니터로 확인하였다. 그 결과로 Clear Confirmation 패킷을 수신함을 PC의 모니터로 확인하였다.

6) 상대 PC측의 DTE에서는 망과 계층 1, 계층 2간 프리미티브가 교환됨을 D 채널용 모니터로 확인하고, 이때 Clear Indication을 PC의 모니터로 확인하였다.

7) PC측의 DTE에서 링크를 해제하기 위해 상호 파라미터를 송 수신함을 PC의 모니터로 확인하고, 상대PC측의 DTE에서도 링크를 해제하기 위해 상호 파라미터를 송 수신함을 PC의 모니터로 확인하였다.

8) 또한 X.25 프로그램이 운영될 때 전이 상태 테이블을 PC의 모니터로 확인하였다.

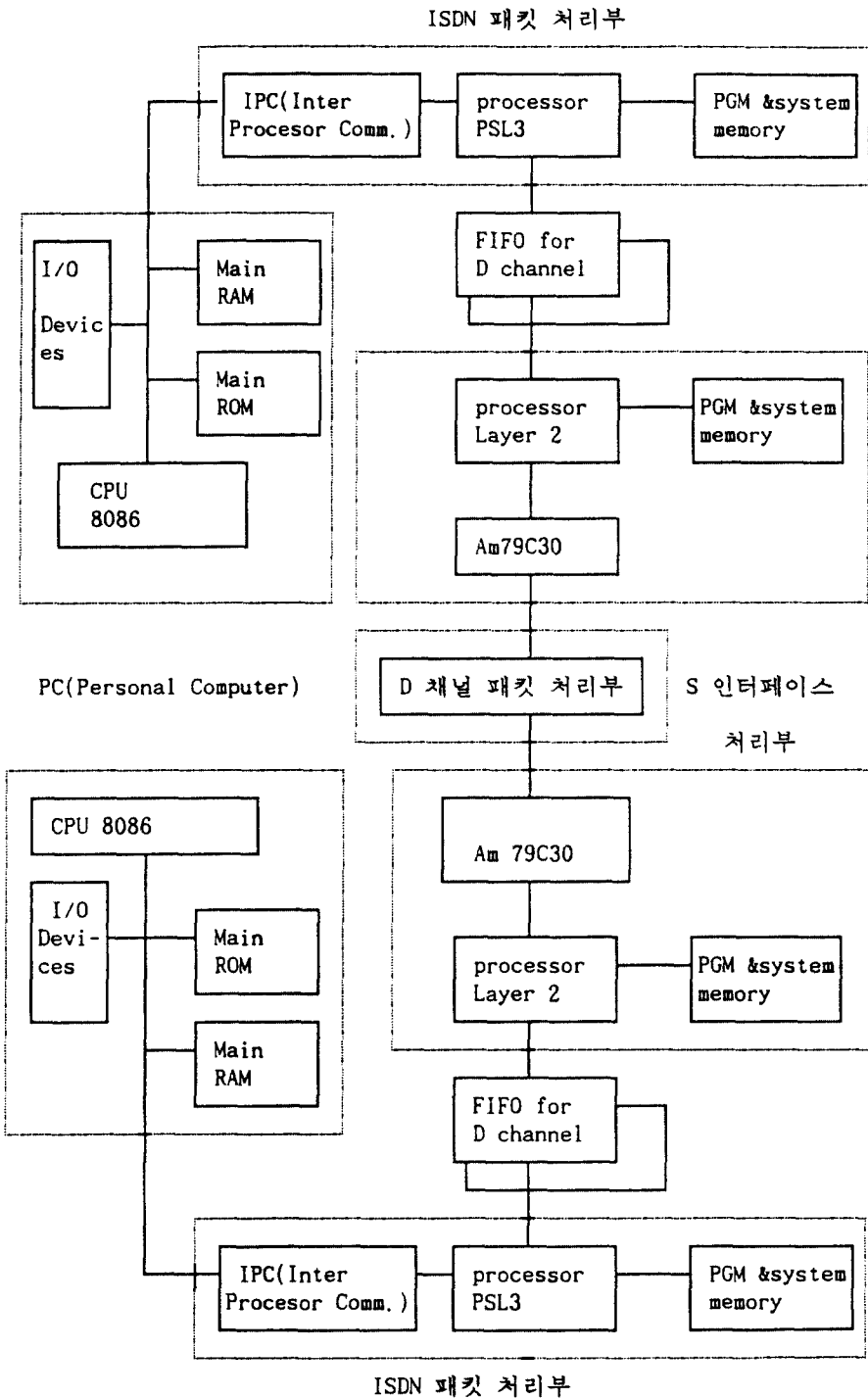


그림 12. 실험 구성도
Fig 12. Test System

9) 상기의 실험결과로 ISDN패킷 단말기용 PC 접속기 구현의 타당성을 입증하였다.

10) 인터페이스 카드의 초기화 문제로 처음에는 에로사항이 있었으나 해결후 기능을 잘 수행함을 확인하였다.

V. 결 론

본 논문에서는 ISDN 환경에서 개인용 컴퓨터를 상호 연결하여 컴퓨터 간에 정보를 교환하여 패킷통신망을 구현하기 위하여 ISDN 패킷 단말기용 PC 접속기를 ISDN 계층 1 기능과 계층 2 기능을 수행하는 S 인터페이스 처리부에는 AMD사의 Am79C30칩을 사용하고, X.25 프로토콜의 패킷 레벨의 서비스를 수행하는 ISDN 패킷 처리부에는 D 채널에 AMD사의 AmZ8038의 FIFO칩을 사용하고, D 채널의 전반적인 신호절차 제어를 위해 인텔사의 8086 마이크로프로세서를 사용하여 ISDN 패킷 단말기용 PC 접속기를 직접 설계하고 구현하여 시험하였다.

본 연구에서 설계한 ISDN 패킷 단말기용 PC 접속기는 ISDN 전화과정에서 패킷형 단말기로 식합하며, D 채널을 통해 메시지 형태로 된 정보 신호를 상호교환하거나, 저속 패킷 데이터를 처리해 주는 기능을 충분히 수행한다.

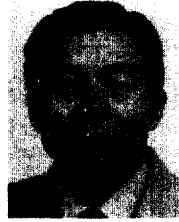
본 연구를 토대로하여 B 채널의 기능을 추가한다면 고속 패킷 데이터 뿐만 아니라 ISDN 전화기를 추가한다면 음성 서비스도 가능하고, 단말기측에 상위계층(4-7 계층)에 해당하는 응용 프로그램 개발을 통하여 실질적인 ISDN 모든 형태의 서비스를 목표로 연구가 진행되리라 사료된다.

참 고 문 헌

- Peter Bocker, "ISDN Concepts, Methods, Systems," pp.1-53, 1988.
- G.DICENET, "Design and Prospects for the ISDN", 1987.
- Peter Kahl, "ISDN the future Telecommunication network," 1986.
- 이희정의 2인 "ISDN 터미널," 전자교환기술, Dec, 1985.
- 김순환외 2인 "ISDN 단말기," 전자통신, Vol.9, No.4, Jan.1988.
- 한국전자통신연구소, "서기 2001년을 향한 한국의 전기통신에 관한 연구," Dec.1985.
- 한국데이터통신, "DACOM-NET 접속기준(II)," 1988.
- Mark H.G. Willems, "Design of PC interface card for office communication using the ISDN basic access," IEEE J.Select.Areas Commun., vol.7, pp. 295-302, Feb.1989.
- Yvonnick DAVID, "Interface board PCs providing so interface with voice and data communication capabilities", ICCG, pp.175-179, 1988.
- CCITT Rec. 1.411, "ISDN User Network Interface reference configuration," 1984.
- CCITT Rec. 1.411, "ISDN User Network interface structure and access capabilities," 1984.
- Antony Rybczynski, "X.25 interface and end-to-end virtual circuit service characteristics," IEEE Trans. Commun., vol.COM 28, pp.500-509, Apr.1980.
- CCITT Rec. 1.450(Q.930) "ISDN User Network Interface Layer 3 General Aspect," 1988.
- CCITT Rec. 1.451(Q.931), "ISDN User-Network Interface Layer 3 specifications," 1988.
- CCITT Rec. X.25, "Data communication networks interface," 1984.
- William Stallings, "Handbook of computer communication," pp.106-135, 1987.
- William Stallings, "Data and computer communication," pp.245-278, 1985.
- Lewis. C, Eggebrecht, "Interface to the IBM personal computer," Howrd W.sans & Co.Inc, 1983.
- Robert Cafore, "Assembly language primer for the IBM PC & XT," 1984.
- 김근배외4인, "ISDN D 채널 메시지 handler의 구현에 관한 연구," 한국통신학회 하계학술발표회, Jul.1990.



趙炳錄(Byung Lok CHO) 正會員
1962年 9月 4日生
1987年 2月：成均館大學校 電子工學科
卒業
1990年 2月：成均館大學校 大學院 電子
工學科 卒業(工學碩士)
1990年 3月～現在：成均館大學校 大學
院 電子工學科 博士課程
在學中
1987年 1月～1988年 3月：三星電子(株)
綜合研究所



朴炳哲(Byung Chul PARK) 正會員
1930年 4月 30日生
1957年 9月：서울大學校 工科大学 通信
工學科(工學士)
1975年 2月：仁荷大學校 大學院 電氣工
學科(工學博士)
1980年 9月：日本 東京大學 外國인 研
究員(1년간)
1972年 3月～現在：成均館大學校 電子
工學科 教授