

Czochralski법으로 성장시킨 단결정 Silicon Wafer에서의 표면 무결함층(Denuded Zone) 형성에 관한 연구(I)

김승현 · 양두영* · 김창은 · 이홍림

연세대학교 공과대학 요업공학과

*금성중앙연구소

(1991년 5월 3일 접수)

The Study on the Denuded Zone Formation of Czochralski-grown Single Crystal Silicon Wafer (I)

Seung Hyun Kim, Doo Young Yang*, Chang Eun Kim and Hong Lim Lee

Dept. of Ceramic Eng., Yonsei Univ.

*Gold Star Research Center

(Received May 3, 1991)

요 약

반도체 소자제조의 기판으로 사용되는 silicon wafer 표면에 결합이 없는 영역, 즉 denuded zone을 형성시키고자 하였다.

출발물질인 CZ-grown silicon wafer의 초기 산소농도, 여러가지 열처리조합, denuding 분위기 및 시간에 따른 산소감소량 등을 측정하고, 이때의 denuded zone(DZ) 형성여부 및 depth를 관찰하였다.

DZ 형성이 가능한 Low/High anneal의 경우에 Low anneal의 온도범위는 700°C에서 750°C 사이가 가장 적당함을 알 수 있었으며, High anneal의 경우 온도가 1000°C, 1150°C에서는 시간에 따라 DZ의 depth가 증가하였으나 900°C 정도로 온도가 낮았을 때는 시간이 증가함에 따라 depth가 오히려 감소하였다. 또한 out diffusion 시간이 2 h 이하가 되면 온도가 높다하더라도 소자활성 영역에까지 결합이 형성되어 좋은 Gettering 효과를 기대할 수 없었으며, 초기 산소농도가 14 ppm 이상인 wafer에서만 DZ가 형성되었다.

ABSTRACT

This study is intended to make defect-free region, denuded zone at the silicon wafer surface for semiconductor device substrates.

In this experiment, initial oxygen concentration of starting material CZ-grown silicon wafer, various heat-treatment combinations, denuding ambient and the amounts of oxygen reduction were measured, and then denuded zone (DZ) fromation and depth were investigated.

In Low/High anneal (DZ formation could be achieved), the optimum temperature for Low anneal was 700°C~750°C.

In case of High anneal, with the time increased, DZ depth was increased at 1000°C, 1150°C respectively, but on the contrary, DZ depth was decreased at low temperature 900°C. As well, out-diffusion time below 2 hours was unsuitable for effective Gettering technique even though the temperature was high, and DZ formation could be achieved when initial oxygen concentration was only above 14 ppm in silicon wafer.

1. 서 론

최근 반도체 기판의 표면 부근에서 이루어지는 미세 가공기술에 힘입어 반도체의 집적도가 증가함에 따라 si-

licon 단결정기판, 특히 표면의 미소결합 및 불순물이 반도체 소자의 특성에 미치게 되는 영향이 더욱 커지게 되었다.

Czochralski법에 의해서 단결정 silicon wafer를 제조할

때에는 SiO_2 crucible로부터 약 $10^{16} \sim 10^{18}$ atom/cm³의 산소가 silicon melt로 녹아들어가, 이후 열처리 공정에서 기판내부에 결정결함을 형성하게 된다^{1,2)}.

만일, 이러한 결정결함들이 silicon wafer 표면에 있는 반도체 소자 활성영역에 존재하게 되면 junction leakage current를 증가시키고 minority carrier lifetime을 감소시켜 고집적 회로에서 낮은 수율의 중요한 원인 되며, 제조된 반도체의 신뢰성을 떨어뜨리는 등 물성에 나쁜 영향을 미치게 된다^{3~6)}.

반면에, 이러한 결정결함들이 소자 활성영역이 아닌 내부에 형성된다면 dislocation pinning 역할과 표면 근처에 있는 불순물을 내부로 끌어들이는 역할(Gettering 효과)을 하게 되어 wafer의 기계적 성질을 증진시키고, 공정 중에 침입하는 오염원, 주로 Fe, Cu 등의 금속을 포집하는 등 좋은 영향을 미친다^{7~10)}.

따라서, 반도체 소자 제조의 기판으로 사용되는 silicon wafer 표면에 결함이 없는 영역, 즉 denuded zone을 형성시키는 Gettering 기술이 필요하게 됨에 따라 본 실험에서는 DZ를 형성시킬 수 있는 온도범위 및 열처리 조합과 분위기, 출발물질의 산소농도범위, 그리고 이들 변수들이 조합되었을 때의 DZ 형성과 DZ depth의 최적조건을 조사하였다.

2. 실험방법

2.1. 출발물질의 산소농도 측정

본 연구에 사용된 silicon wafer는 boron을 doping하여 Czochralski법에 의해 결정방향 (100)으로 성장시킨 것으로서 지름 124.5~125.5 mm, 두께 600~650 μm , 5~8 Ωcm 의 resistivity를 갖는 P-type wafer이다.

각 출발물질의 interstitial 산소농도는 FT-IR 분광분석기를 사용하여 Si-O 결합의 진동 흡수가 일어나는 위치 (파수 1107 cm^{-1})에서 흡수계수 α 를 구하고 conversion factor 4.9를 곱하여 ($\text{ppma}_\text{O} = 4.9\alpha$) 산소농도를 정량하였다^{11,12)}.

FT-IR(Fourier Transform Infra-Red, BIORAD QS-300, U.S.A.)로 출발 silicon wafer내의 산소농도를 측정해 본 결과, A group은 초기 산소농도가 10.56 ppm이고, B group은 14.55 ppm, C group은 14.86 ppm 정도의 산소 함량을 나타내었다. 여기에서 B group과 C group은 비슷한 산소농도를 나타내고 있지만 B group의 단결정 silicon wafer는 사전 열처리를 해주지 않아서 미세 석출물 핵들이 존재하지 않는 경우이며 C group은 vendor의 사전 열처리로 wafer내에 미세 석출물 핵들이 존재하는

상태이다. 따라서, C group wafer는 단결정 성장 당시에는 14.86 ppm보다 높은 산소농도를 갖는 것으로 추정된다.

2.2. 핵형성 온도의 변화가 DZ에 미치는 영향 관찰

DZ 형성을 위한 다양한 열처리 조합을 종합적으로 정리하여 보면 공통적으로 다음 세 가지 열처리 공정으로 나눌 수 있다.

(1) wafer 내부에서 산소 석출물의 핵형성 단계 : 600~800°C

(2) wafer 표면으로부터 산소의 out-diffusion 단계 : 1100~1200°C

(3) 형성된 산소 석출물핵의 성장단계 : 900~1000°C

본 연구에서는 DZ를 형성시키는 열처리 조합 중에 핵형성 온도가 산소 석출물의 농도, DZ 및 DZ의 depth에 어떤 영향을 미치는지를 알아보기 위하여 Fig. 1과 같이 산소의 out-diffusion 온도를 1150°C로 고정시키고 핵형성 온도만을 600°C, 650°C, 700°C, 750°C, 800°C로 변화시켜 그때의 변화양상을 각각 측정하였다.

2.3. 산소의 Out-Diffusion 시간에 따른 DZ의 변화 관찰

산소의 out-diffusion 시간이 DZ의 depth와 bulk내의 결정결함에 어떤 변화를 주는지를 관찰하기 위하여 핵형성 온도는 750°C, 6 h으로 고정시키고 산소의 out-diffusion 온도를 1150°C, 2 h에서 16 h까지 변화시켜 DZ depth의 변화를 측정하고 광학현미경으로 각각의 결정결함 형태를 관찰하였다.

2.4. DZ 형성에 미치는 분위기의 영향

Denuding 분위기를 N_2 및 $\text{N}_2 + \text{O}_2 + \text{HCl}$ 로 변화시켜 분위기가 DZ 형성 및 DZ의 depth에 미치는 영향을 관찰하였다. Denuding 분위기를 종래에 사용하면 N_2 와 O_2 외에 $\text{N}_2 + \text{O}_2 + \text{HCl}$ 로 할로겐을 포함하는 물질을 첨가시킨 이유는 할로겐화 물질이 1) 산화막내와 계면에서 알칼리 이온의 오염을 감소시키고, 2) 계면 저하의 밀도를 감소시키며, 3) 외부에서 침투하는 알칼리 이온 등의 불순물을 흡수하여 표면 안정화 효과가 뛰어나고, 4) 내압 특성이 향상된다는 점에 확인한 것이다¹³⁾.

2.5. 틈새형 산소감소량 측정

각 열처리 공정이 끝난 후 2.1에서와 같은 방법으로 FT-IR을 이용하여 틈새형 산소농도를 측정하고, 처음량과 비교하여 감소량을 측정하였다.

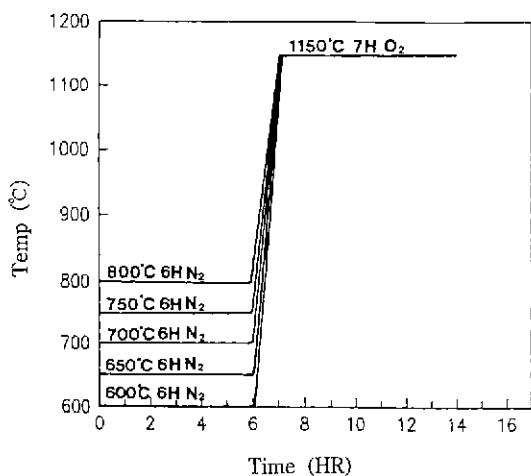


Fig. 1. Various heat-treatments for the precipitation.

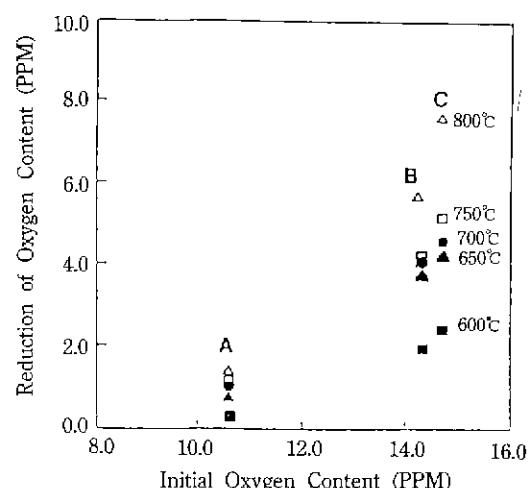


Fig. 2. Reduction of oxygen content according to various precipitation temperatures.

2.6. Silicon Wafer에 형성된 Defects 분석

본 실험에서는 반도체 소자 공정에서 치명적인 영향을 미치는 defect의 형성을 효과적으로 관찰하고 분석하기 위하여 열처리 공정 후 silicon wafer를 (110) 방향으로 자른 후 시편 표면을 11° angle lapping시킨 후 defect를 etching하여 denuded zone이 형성된 것을 확인하고 각 시료들의 bulk defect 분포를 비교하였다.

Defect를 효과적으로 관찰하기 위해서는 적절한 etching 방법을 선택하는 것도 하나의 중요한 변수로서 작용하는데, 본 실험에서는 깊은 etch pits가 모든 dislocation의 emergence point에 형성되고 넓은 resistivity에 대해서 쓰일 수 있으며, 짧은 시간에 이루어져서 결정학적 결함에만 민감한 Wright etching 방법을 선택했다^[14].

Wright etchant는 30 ml 5 M CrO₃, 60 ml CH₃COOH, 2 gm (NO₃)₂·3H₂O, 60 ml 49% HF, 60 ml H₂O, 30 ml 69% NH₄I를 이용하여 제조하였으며, 이것으로 wafer의 단면을 2분간 etching시켜 Normarski 광학현미경으로 결정결함을 관찰하였다.

3. 결과 및 고찰

3.1. 핵형성 온도변화에 따른 산소감소량 비교

Out-Diffusion 온도는 1150°C로 고정시키고 핵형성 온도만을 600°C에서 800°C까지 50°C 간격으로 변화시킨 후 산소감소량을 FT-IR로 측정한 결과를 Fig. 2에 나타내었다.

A, B, C 세 group wafer 모두 600°C에서 800°C로 핵

형성 온도가 높아짐에 따라 산소감소량이 많았음을 보여주고 있는데, A group wafer에서는 그 차이가 상당히 적었고 B, C group wafer에서는 비교적 큰 값을 나타내었다.

이것으로 볼 때 산소감소량과 산소 석출물의 생성과 성장은 wafer의 초기 산소농도에 상당한 영향을 받고 있음을 알 수 있었다.

3.2. Wafer의 단면 관찰과 Defect 분석

DZ의 형성을 확인하고 결함의 양상을 관찰하기 위하여 wafer를 SiO₂ slurry를 이용하여 $11^{\circ}32'$ angle lapping 시켜 관찰 영역을 효과적으로 넓힌 후 Wright etching 하여 Normarski 광학현미경으로 wafer 단면을 관찰하였다.

Fig. 3은 산소 out-diffusion 온도를 1150°C로 고정시키고 핵형성 온도를 600°C부터 50°C 간격으로 증가시켰을 때 C group wafer의 가장 깨끗한 DZ를 형성하였고 bulk에 결함이 가장 많이 생성되었다. A group wafer와 B group wafer도 똑같은 열처리 조합을 거쳤으나 A group wafer에서는 거의 변화를 볼 수 없었으며 B group wafer는 C group wafer와 유사한 결과를 나타내었으나 C group wafer보다 불확실한 DZ 형성과 낮은 bulk 결함 밀도를 나타내었다.

C group wafer는 600°C에서 산소감소량이 약 3 ppm이었던 것이 800°C에서는 약 8 ppm으로 핵형성 온도가 증가할수록 커짐을 보여주고 있으며 이렇게 산소감소량이 커져 갈수록 더 많은 bulk 결함이 생성되고 있음을

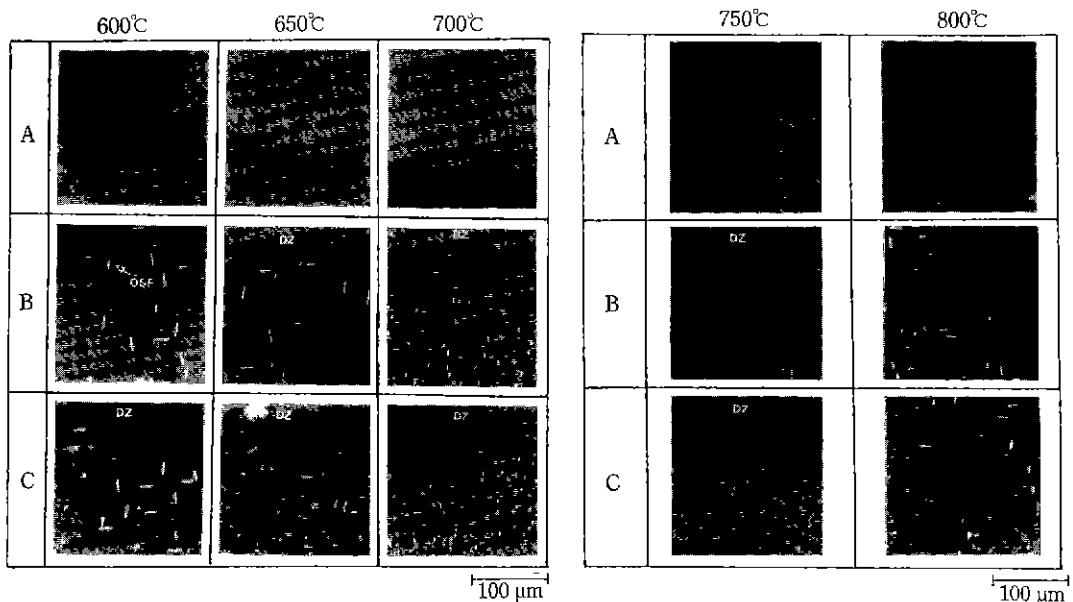


Fig. 3. Micrographs of DZ and OSF for various precipitation temperatures (600~800°C) at 1150°C out-diffusion temperature on the Wright etched surface.

단면 사진으로 알 수 있었다. 그리고 600°C에서 750°C 까지는 온도가 증가할수록 DZ의 깊이도 따라서 증가하지만 핵형성 온도가 775°C 이상에서는 DZ의 줄어들기 시작하고 800°C 이상에서는 wafer의 표면에까지 결함이 형성되어 DZ와 intrinsic gettering(IG) 효과는 볼 수 없었다.

3.3. 산소의 Out-Diffusion 시간에 따른 DZ의 변화

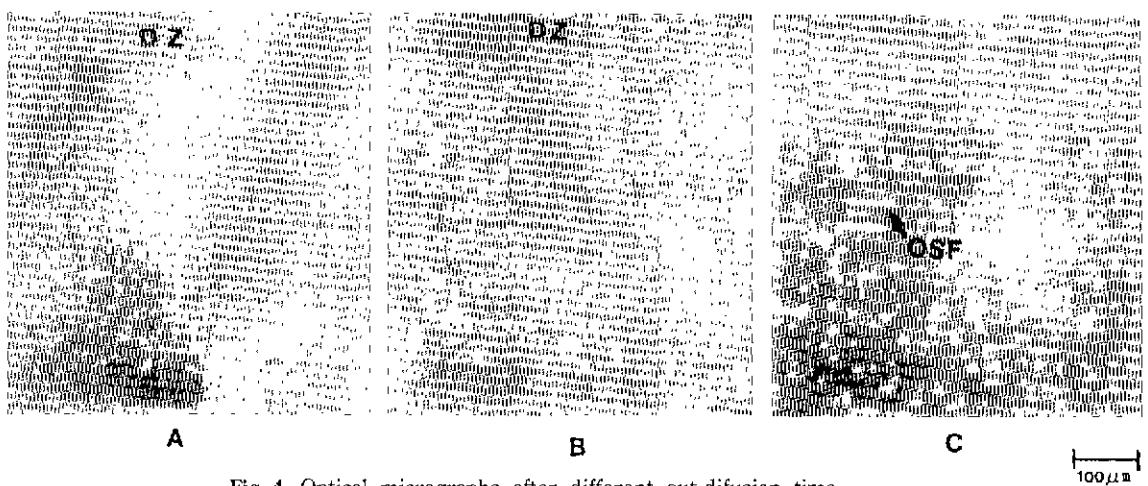


Fig. 4. Optical micrographs after different out-diffusion time.

(A) 16 h (B) 8 h (C) 2 h
Each heat cycle is 775°C 6 h + 1150°C

Fig. 4는 out-diffusion 시간에 다른 wafer의 단면 사진으로 핵형성 온도와 시간은 750°C 6 h으로 고정시키고 산소 out-diffusion 시간을 1150°C 16 h에서 2 h까지 변화시키면서 그 때의 단면을 관찰한 것이다.

(A)는 out-diffusion 시간을 16 h으로 한 것이고 (B)와 (C)는 각각 8 h, 2 h였을 때의 단면 모습인데, (A)에서와 같이 out-diffusion 시간이 길면 길수록 DZ의 깊이는 더 깊어지고 OSF(Oxygen Stacking Fault)의 성

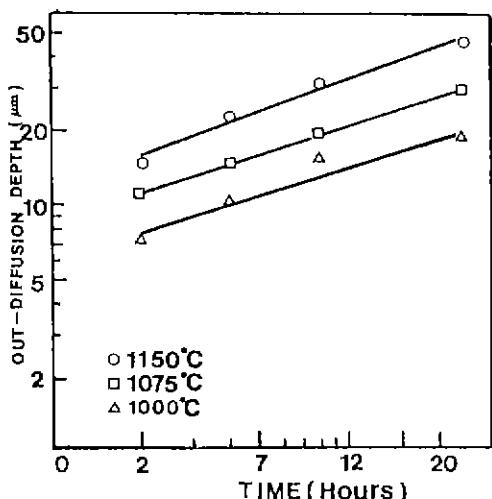


Fig. 5. Oxygen out-diffusion depth vs. anneal time for various temperatures.

장은 거의 볼 수 없었다. 반면에 out-diffusion 시간이 짧은 (C)로 갈수록 DZ가 얕고 bulk에 결함의 생성이 많아지며 OSF의 길이가 길어짐을 알 수 있다.

그러나 (C)의 경우에는 DZ가 너무 얕기 때문에 소자가 심어지는 영역에도 결함이 형성되어 좋은 intrinsic gettering(IG) 효과는 기대할 수 없게 된다. 즉, out-diffusion 시간이 2 h 이하로 되면 산소감소량은 많아지지만 결함이 표면에까지 형성되어 IG 효과는 볼 수 없게 되며, 따라서 out-diffusion 시간의 조절도 초기 산소농도의 핵형성 온도와 더불어 DZ의 조절과 IG 효과에 있어 중요한 변수로 작용함을 알 수 있다.

그리고, Fig. 5는 1000°C, 1075°C, 1150°C의 온도에 대하여 out-diffusion 시간에 따른 out-diffusion depth를 plot한 것이다.

여기에서, out-diffusion depth는 spreading resistance값이 bulk 내부 resistance값의 120%에 이를 때의 깊이로 정의되며, Fig. 5에서 보는 바와 같이 직선은 거의 평행하며 대략 제곱근의 법칙을 따른다. 이때, 질소나 산소분위기하에서 out-diffusion 사이의 차이는 거의 볼 수 없었다.

3.4. DZ의 Depth 측정

Fig. 6은 핵형성 온도변화에 따른 DZ의 depth를 측정한 것이다.

핵형성 온도가 600°C일 때 DZ의 depth가 약 17 μm이고, 650°C일 때는 약 25 μm, 700°C일 때 약 28 μm, 750°C일 때 40 μm로 600°C에서 750°C까지는 점차로 증가하는

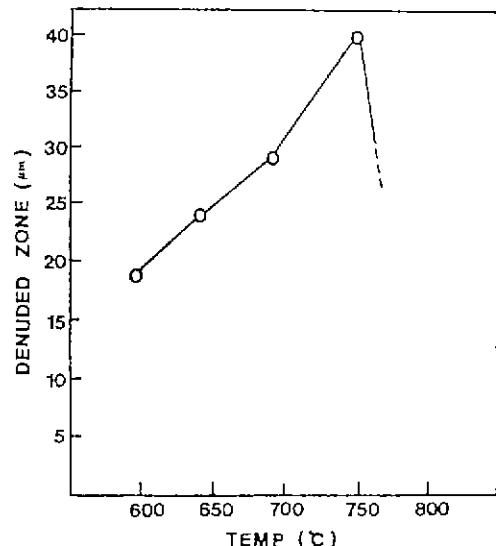


Fig. 6. DZ depth after different precipitation heat-treatments (600~800°C).

경향을 갖는 반면에 775°C에서는 DZ의 depth가 약 20 μm로 감소하다가 800°C 이상에서는 소자 활성 영역에 까지 결함이 형성되어 거의 DZ를 볼 수 없게 된다.

IG 효과를 보기 위한 DZ의 depth는 소자가 심어질 때 가장 깊은 junction과 주위의 space-charge layer를 합한 것보다 커야 하는데, 그 이유는 junction과 space-charge 영역에 있는 산소 침전물이나 이로 인한 결함들이 leakage current를 증가시키거나 electrical I-V 특성을 파괴하여 소자의 수율을 저하시킬 수 있기 때문이다^{15, 17)}. 따라서, 적당한 depth의 DZ를 형성시켜 소자의 수율을 좋게 하기 위한 핵형성 온도는 700°C에서 750°C 사이가 효과적이라고 말할 수 있겠다.

Fig. 7은 산소 out-diffusion 시간과 온도에 따른 DZ의 depth를 측정한 것인데 1000°C, 1150°C에서는 시간에 따라 DZ의 depth가 점차로 증가되나 900°C에서는 DZ가 줄어든다. 900°C에서 DZ의 depth가 감소하는 이유는 900 °C에서 산소의 낮은 확산에 의한 영향이 큰데, 이것은 다양한 산소가 out-diffusion 되기 전에 침전물 형성이 이미 시작되어 버렸기 때문이다.

3.5. Denuding 분위기와 DZ Depth와의 관계

Fig. 8은 denuding 분위기가 DZ depth에 미치는 영향을 알아본 것인데, 일반적으로 N₂와 O₂ 분위기일 때는 DZ의 depth와 결함의 분포, 성장 등이 거의 차이가 없이 일정하였다. 그러나, HCl을 첨가해 주었을 때에는 명확한

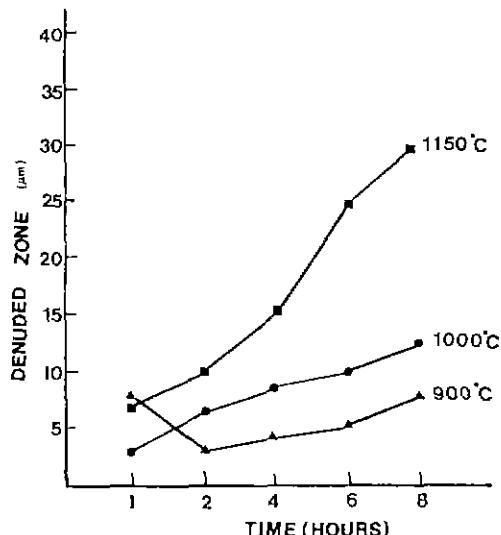


Fig. 7. DZ depth after precipitation as a function of time and temperature on DZ formation.

DZ의 생성을 볼 수 없었고 OSF의 성장도 없었다. 이는, HCl 분위기에서는 Si원자들이 고온의 HCl 분자들에 의해Si wafer 표면으로부터 끌려져서 Si 내부로 확산되어 들어가 이로 인해 SiO_2/Si interface에서는 과다한 수의 vacancy가 생성되고, 확산되어 들어간 Si원자들이 내부에서 즉시 산화하여 stacking fault를 구성하는 Si 원자들을 감소시키는 것에 기인하는 것이다^[5].

4. 결 론

이상의 실험을 통하여 얻은 결과를 종합하여 정리하면 다음과 같다.

1. IG 효과의 증진을 위해서는 초기 산소농도, 산소감소량, 각종 열처리 조합, denuding 분위기 시간 등을 잘 조절해야 하며, 이들로 인한 DZ 영역과 결함들은 소자 특성에 커다란 영향을 미친다.

2. 초기 산소농도가 14 ppm 이상인 B, C group wafer에서만 DZ 영역과 IG 영역이 형성되었다.

3. DZ 형성이 가능한 Low/High anneal의 경우에는 Low anneal의 범위는 600°C에서 775°C 사이가 적당함을 알 수 있었다.

핵형성 온도가 800°C 이상에서는 내부에 결함 형성을 많이 되었으나 DZ 형성은 볼 수 없었다.

4. Denuding 분위기를 각각 N_2 와 O_2 로 해주었을 때에는 DZ와 결함에 거의 영향을 미치지 않고 비슷하였으나 HCl을 첨가해 준 경우에는 DZ의 depth가 현저하게

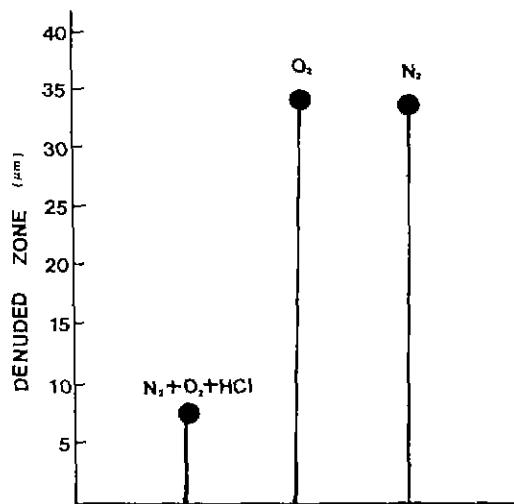


Fig. 8. Ambient effects on DZ formation. The presence of HCl retards DZ fromation.

감소하고 OSF의 성장이 거의 일어나지 않았다.

5. 산소 out-diffusion 온도가 1000°C, 1150°C에서는 시간에 따라 DZ의 depth가 증가하였으나 900°C 정도로 온도가 낮을 때는 산소의 낮은 확산 때문에 시간이 증가함에 따라 DZ의 depth가 오히려 감소하였다.

또 out-diffusion 시간이 고온일지라도 2 h 이하가 되면 소자 활성영역에까지 결함이 형성되어 좋은 IG 효과는 기대할 수 없었다.

감사의 글

이 논문은 1989년도 문교부 지원 한국학술진흥재단의 자유공모과제 학술연구조성비에 의하여 연구되었음.

REFERENCES

1. T.Y. Tan *et al.*, "Intrinsic Gettering by Oxide Precipitate Induced Dislocations in Czochralski Si," *Appl. Phys. Lett.*, **30**, 175-180 (1977).
2. U. Gosele and T.Y. Tan, "Oxygen Diffusion and Thermal Donor Formation in Silicon," *J. Appl. Phys.*, **59**, A28-30 (1982).
3. A. Bourret *et al.*, "Early Stages of Oxygen Segregation and Precipitation in Silicon," *J. Appl. Phys.*, **55**(4), 825-830 (1984).
4. Thomas M. Brown, "Effect of Oxygen in silicon on Device Processing," *Semiconductor International*, 223-227 May (1987).

5. H. Kennel and J.D. Plummer, "Oxygen Precipitation and Related Point Defect Phenomena," Process Simulation for Silicon VLSI and High Speed GaAs Device, pp. 63-65, Stanford Univ., 1987.
6. Charles J. Varker *et al.*, "Effects of Oxygen Precipitation on Minority Carrier Lifetime in Silicon Crystals," Silicon Processing, pp. 369-370, ASTM, 1983.
7. K.D. Beyer *et al.*, "Oxygen Precipitation and MOs Leakage after a Process Heat Simulation," *J. Electrochem.*, **134**, 1753-1758 (1987).
8. S.N. Chakravarti *et al.*, "Oxygen Precipitation Effects on Si N-P Junction Leakage Behavior," *Appl. Phys. Lett.*, **40**, 581-585 (1982).
9. Robert B. Swaroop, "Advances in Silicon Technology for the Semiconductor Industry," Solid State Technology, 111-114 June (1983).
10. L. Jastrzebski, "Origin and Control of Material Defects in silicon VLSI Technologies an Overview," IEEE, 475-476 (1982).
11. "Interstitial Atomic Oxygen Content of Silicon by Infrared Absorption," ASTM F121-83.
12. K. Krishnan, "Precise and Rapid Measurement of Interstitial Oxygen Concentration in Silicon," Bio-Rad Semiconductor Notes No. 102 April (1983).
13. Sotoru Matsumoto, "Effects of Diffusion-Induced Strain and Dislocation on Phosphorus Diffusion into Silicon," *J. Electrochem. Soc.*, **125**, 1840 (1978).
14. M.W. Jenkins, "A New Preferential Etch for Defects in Silicon Crystals," *J. Electrochem. Soc.*, **124**, 757-760 (1977).
15. Robert A. Craven *et al.*, "Internal Gettering in Silicon," *Solid State Technology*, **55** July (1981).
16. N. Inoue *et al.*, "Oxide Micro-Precipitates in As-Grown CZ Silicon," *J. Electrochem. Soc.*, **129**, 2780-2784 (1982).
17. S.M. Hu, "Precipitation of Oxygen in Silicon: Some Phenomena and a Nucleation Model," *J. Appl. Phys.*, **52**(6), 3974 (1981).