

## 실리콘 단결정 성장 기술개발 동향

조한식

럭키소재 주식회사, 구미공장, 기술연구실

### Technical Trend of Silicon Single Crystal Growth

Han-Shik Cho

Lucky Advanced Materials Inc., Gumi Plant, Engineering & Research Dept.

#### 요 약

실리콘 단결정은 반도체 소자 제조에 널리 쓰이는 중요한 재료로서 이 결정 성장 기술은 결정의 고품질화, 대구경화를 이룩하기 위하여 꾸준히 발전되어 왔다.

본 보고는 생산성의 경제적인 효율 측면에서 각종 결정 인장 기술의 장, 단점을 간략히 소개하고, 이 기술 및 공정의 장래에 대하여 기술하였다.

#### ABSTRACT

Silicon single crystal is the most frequently used materials for the semiconductor device fabrication. The crystal growth techniques have been steadily improving for achieving a greater degree of crystal perfection and large ingot size.

This report present the advantages, disadvantages and technical problems of the various crystal pulling technique briefly on the economic impact of productivity. Also, future directions of the pulling technique and process including the economical and quantitative aspects are deal with.

#### 1. 서론

오늘날 반도체 산업에 사용되고 있는 silicon 단결정의 대부분은 Czochralski(CZ) method에 의해 성장되어진 것으로 결정품질 및 직경에 있어 비약적인 발전을 해 오고 있어 현재 60kg charge, 8 inch crystal의 상업적인 생산이 가능해졌다. 그러나 이러한 최근까지의 비약적인 질적, 양적성장에도 불구하고 향후 그 성장속도는 둔화될 것으로 예상되는 바, 이는 대구경 단결정 성장기술의 제한이 있어서라기 보다는 wafer 형태로의 가공 공정에서의 제한 요

소가 보이기 때문이다. 즉 절단, 연마공정 및 열 처리시 발생할 수 있는 wafer의 변형문제가 더욱더 큰 문제점으로 등장되고 있기 때문이다. 물론 이같은 문제도 새로운 단결정 성장방법을 통하여 wafer 강도를 증가시킬 수 있는 기술개발로 극복해 보려는 시도가 부분적이지만 시작되고 있다. silicon 단결정 자체의 요구품질 수준도 반도체 device의 집적도가 mega grade로 접어들면서 점점 고품질화로 변화되어 가고 있고, 특히 국내 반도체 산업은 기억소자의 비중이 커짐에 따라 소자의 집적도가 급진적으로 증가하는 추세에 있으므로 이에

대한 소재 개발이 적시에 뒷받침되어야 함은 물론이다.

최근들어 자국 산업 기술에 대한 보호가 강화되고 있는 경향에 따라 선진기술 도입에 대한 기대는 더욱 더 어려워지고 있는 시점에서 있음을 감안한다면 고집적도용 대구경 silicon wafer의 제조기술 개발은 국내 반도체 산업발전 전에 근간이 되는 연구과제라 아니할 수 없다. 본 보고서는 고집적도용의 silicon wafer제조에 필요한 국내외 산업동향중 특히 silicon 단결정 생산기술 현황에 대하여 고찰한 것으로 현재 실용화 되고 있는 기술이 안고 있는 문제점을 파악하고 현재의 연구개발 방향을 분석 정리하여 향후 고품위, 대구경 단결정 제조를 위한 개발 과제를 도출하여 봄으로써 이에 대한 연구개발 과제를 효과적으로 설정, 추진하는데 다소나마 도움이 되기를 기대한다.

2. 본론

2.1. 실용화 되고 있는 Silicon 단결정 생산 방법

현재까지 알려진 단결정 성장 방법은 대략 30여 가지의 종류로 나뉘질 수 있으나 이중 상업적으로 대량생산에 적용되는 성장방법은 Czochralski(CZ) method 및 float zone(FZ) method로 대별되어진다.

이를 반도체 device별 용도에 따라 요구되는 결정특성을 기준으로 세분하면 CZ method 중 magnetic CZ(MCZ)를 추가 분류하여 세가지 방법으로 나눌수 있다.

이러한 분류에 큰 지침이 되는 것은 요구되는 결정 특성중 비저항 및 O<sub>2</sub> 농도등에 의하여 구분되어지게 되는데 제조공법에 따라 다른 특성도 다소 차이가 있다. Fig. 1, Table. 1 참조. 상기 단결정 성장방법중 가장 먼저 실용화가 되었고, 또한 최근까지 가장 활발히 양산에 적용되고 있는 방법은 CZ method로 반도체 device중 MOS, bipolar IC 비중이 큰 것도 큰 이유중의 하나로 생각할 수 있다.

이러한 CZ method는 제조공법, 장치 등 관

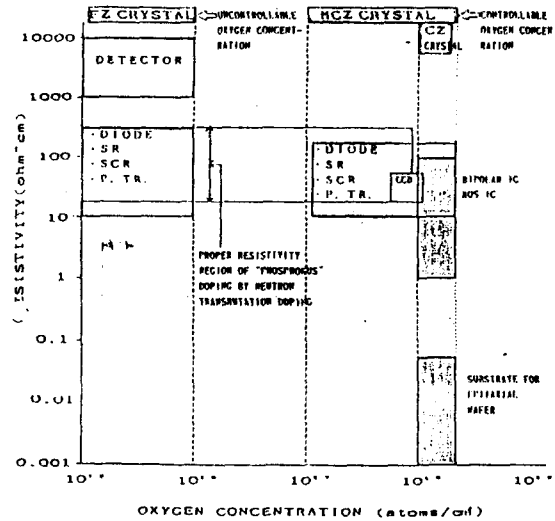


Fig. 1. The relation between crystal growing method resistivity, oxygen conc. and semiconductor device.

Table 1. The relation between CZ single crystal diameter and charge quantity.

SINGLE CRYSTAL DIAMETER (INCH)	3	4	5	6	8
CHARGE QUANTITY OF POLY CRYSTAL SILICON(kg)	8-10	15-20	30-40	40-60	60-80
QUARTZ CRUCIBLE DIAMETER (INCH)	10-12	12-14	14-16	16-18	18-20

련기술 수준도 상당 부분 정립되어온 process로 현재 이를 이용하여 생산할 수 있는 O<sub>2</sub> range는 10~20×10E17atoms/cm<sup>3</sup>, resistivity range는 0.011~60Ω·cm 정도이고, 이러한 CZ process에 magnetic field를 이용한 MCZ method로 변환시킨 방법을 이용하여 O<sub>2</sub> range의 경우 1~20×10E17atoms/cm<sup>3</sup>까지 확장이 가능해졌으며, resistivity의 경우도 p-type에

실리콘 단결정 성장 기술개발 동향

서  $1\sim 500\Omega \cdot \text{cm}$ , n-type에서  $1\sim 50\Omega \cdot \text{cm}$  정도로 각각 조정이 가능해졌고, neutron transmutation doping(NTD) method를 감안한다면 n-type의 경우  $25\sim 250\Omega \cdot \text{cm}$ 까지 생산이 가능하여 Diode 및 각종 power TR에 이용되고 있다. Fig. 1, Table 2 참조.

FZ crystal은 석영도가니를 사용치 않는 방법으로서 단결정 내부의 불순물 농도 (특히  $O_i$ )가 적다는 장점으로 인하여 한때는 CZ method의 대응 process로 크게 부각되었던 방법인데 반도체 device 제조시 산소 농도의 결핍으로 인한 silicon 격자 내의 취약성 때문에 열처리시 slip 발생률이 높아지고 bulk 내의  $\text{SiO}_2$  석출이 잘되지 않아 intrinsic gettering에 큰 어려움이 있다는 단점 및 제조 공법 특성상 대구경 wafer 제조에 대한 어려움이 노출되어 이에 대한 수요신장에 제한이 있어왔다.

그러나 FZ wafer는  $O_i$ 농도가 낮은 장점 때문에 high resistivity가 요구되는 device 제조시 최적의 제품으로 사용되고 있으며 대구경화에 대한 제조 공법상의 문제도 어느정도 해결되어 detector, diode, SCR, power TR 등의 제조에 이용되고 있으며 근래에 와서 MCZ crystal등이 대체 재료로 등장함으로써 강력한 도전을 받고 있으나 FZ process 또한 결정성장 중 oxygen 유입 등 process 개발이 뒤따르고 있어 이에 대한 귀추가 주목되고 있다. Fig. 1과 Fig. 2참조.

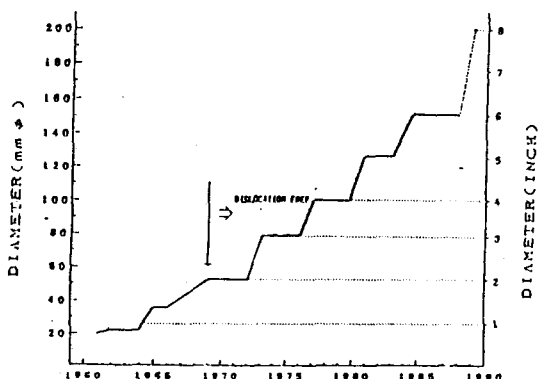
이중 현재 국내에서 생산에 적용하고 있는 방법은 CZ method로 이는 normal C도로서, new CZ (혹은 advanced CZ)로 세분되기도 하는데, 이후에 거론될 new CZ method는 normal CZ를 바탕으로 하여 일부는 실용화 되었으나, 대부분은 연구, 개발 단계에 머물고 있는 실정이다.

기타 MCZ 및 FZ에 대한 연구검토도 진행중

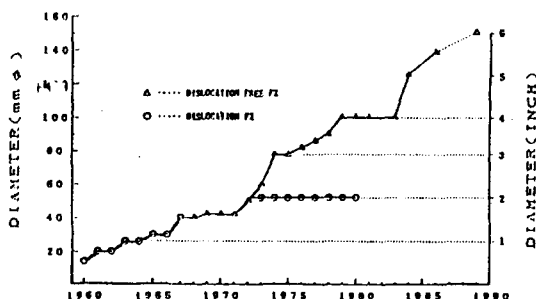
Table 2. Quality comparison of each single crystal

ITEM	CZ	MCZ	NTD MCZ	FZ	NTD FZ
DIAMETER(mm)	50-150 (200)	75-150(200)	75-125(150)	20-125(150)	20-125(150)
CONDUCTIVITY TYPE	N,P	N,P	N	N,P	N
DOPANT RESISTIVITY	P...1-50 B...0.001-50 Sb...0.007-0.1 As...0.001-0.02	P...1-50(50-200) B...1-500	P...25-260	P...1-7000 B...1-500	P...25-200 (500-1000)
ORIENTATION	$\langle 111 \rangle \langle 100 \rangle \langle 511 \rangle$	$\langle 111 \rangle \langle 100 \rangle \langle 511 \rangle$	$\langle 111 \rangle \langle 100 \rangle \langle 511 \rangle$	$\langle 111 \rangle \langle 100 \rangle$	$\langle 111 \rangle \langle 100 \rangle$
RESISTIVITY RADIAL GRADIENT	N...<10% P...<3%	N...<5% P...<5%	N...<2%	N...<25% P...<15%	N...<3%
RESISTIVITY UNIFORMITY	N...x P...Δ	N...x P...Δ	N...⊙ ( $< \pm 10\%$ )	N...○ P...○	N...⊙ ( $\pm 10\%$ )
OXYGEN CONCENTRATION (X10 atoms/cm <sup>3</sup> )	10~20	1~20	1~20	<0.1	<0.1
CARBON CONTENT (X10 atoms/cm <sup>3</sup> )	<0.2	<0.2	<0.2	<0.2	<0.2
OSF DENSITY (/cm <sup>3</sup> )	N...<100 P...<30	N...<50 P...<20	N...<50 P...<20	—————	—————

에 있으나 이는 국내 반도체 업계의 수요 동향에 따라 상업 생산에 대한 방향이 결정되어질 전망이다.



Diameter Trend of CZ Crystal



Diameter Trend of FZ Crystal

Fig. 2. Diameter trend of CZ/FZ crystal.

## 2.2. CZ Method 단결정의 기본 과제

국내 silicon wafer 제조의 기술수준은 현재 4M DRAM급 6 inch wafer 개발이 완료되어 이에 대한 양산이 시작된 단계인데 향후 해결해야 할 기술적 과제로는 반도체 제조 업체와의 유기적인 관계를 바탕으로 품질 안정 및 향상이라는 1차적인 과제가 있고, 이와 동등한 품질 수준의 8 inch wafer 개발의 2차 과제, 16/

64M DRAM급 고품질 wafer 개발이라는 3차 과제가 있다.

한편, 소량 다품종이라는 반도체 시장의 구조적 문제가 국내 wafer 제조 업체의 가장 큰 경제적 부담을 주는 원인이고, 아울러 국내 반도체 제조 업체수의 한정성, 즉 요구특성중 특히 비저항 등의 한정성으로 인한 수율저하 요인도 큰 짐으로 작용하고 있음도 사실이다. 따라서 대구경화, 고품질화, 수율향상 등 wafer 업계가 기본적으로 안고 있는 기술적인 과제를 silicon 단결정 성장과 관련된 부분만을 개략적으로 요약한다면 다음과 같이 분류되어진다.

### 가. 대구경 wafer 개발의 기술과제

Wafer maker의 입장에서 보면, wafer의 대구경화에 따른 두가지의 과제를 안게 되는데, 하나는 대구경화에 따른 제반 제조설비의 변환과 다른 하나는 device의 초고집적화에 따른 wafer의 고품질화이다. 이 과정을 분석해 보면,

- 생산, 측정, 평가를 위한 장치 maker의 제조 및 측정기기 개발.
- 1M용 6 inch wafer 제조 설비의 약 3배 되는 개발투자.
- 16/64M의 고집적 device 제조를 위한 wafer의 품질개선.

등이 이루어져야 한다. 이 과제들 중 기술적 과제로서는 wafer 제조를 위한 제반 장치의 기술적 과제가 우선 선결되어야 하는데, 기존의 6 inch wafer 제조 기술을 기준으로, 8 inch wafer 제조에 있어서 가장 크게 대두되는 문제로는 wafer 대구경화에 의한 균일성과 생산성의 저하이다. 또한 대구경 wafer의 무게로 인하여 가공 공정에서 handling의 자동화도 중요한 과제이다. wafer 제조에 있어서 각 단위 공정별 제조설비에 대한 wafer 및 장비 maker들의 주요과제에 대한 비중을 조사한 결과를 인용하면 결정 성장에 있어서는 균일성과 생산성을 중요시 하고, slicing의 경우 생산성과 성능면, lapping은 자동화와 생산성을, etching과 polishing은 균일성과 생산성에 비중을 두었으며, 세정설비에 대해서는 성능과 균일성을 중요시 하였다. 이러한 장비 maker의 기술적 과

제는 전부가 아니더라도 일부 업체에서 8 inch 화에 대응할 수 있는 설비가 완성되어 있는 상태이고, 실제로 8 inch wafer 제조의 기술적 과제는 장비의 수준만 어느정도 정립이 되면, 품질개선은 wafer maker에서 해결해야하므로, 장비의 생산성 향상이 마지막으로 남은 과제라고 생각할 수 있다. 따라서 wafer의 대구경화는 wafer maker의 품질개선을위한 기술적 과제가 해결되어야 본격화 될 수 있다. 대구경 단결정 생산에 있어 기술적 과제로 등장하는 생산성 및 균일성 문제는 결정 직경이 증가할수록 이에 따른 charge량과 crucible의 크기가 급격히 Table 2와 같이 증가하게 되며, charge량이 증가될 경우 silicon용액의 열적 대류현상과 강제적 대류현상에 의한 산소 및 불순물의 분포가 문제시 될수 있다.

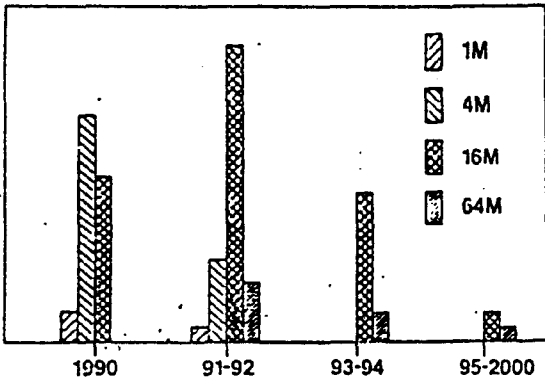


Fig. 3. Forecast of 8 inch wafer production start for DRAM.

대구경 wafer의 개발은 단순한 구경을 확장시키는 것이 아니라 균일성을 유지시켜야 하므로, 8 inch와 같은 대구경 결정성장에 있어서는 melt량 증가에 따른 대류현상 파악과 제어변수가 연구 되어야 한다. 또한 결정이 대구경화됨에 따라 결정성장후 방열에 의한 부분적인 냉각도 차가 심해지게 되므로 이로 인한 결정 결함의 분포나 밀도, oxygen precipitation rate의 불균일성 등의 문제가 발생될 수 있는데,

Table 3에 보듯이 16/64M급 8 inch wafer에서는 요구되는 사양이 엄격해질 것이므로 이에 대한 품질향상 수준에 대해서 항목별 연구가 필요하게 되었다. 국내 반도체 업체도 이미 8inch 가공을 위한 설비 공사가 진행중에 있고, 이에 대응하여 국내 wafer 제조업체도 '91년 중반기를 목표로 pilot line을 건설중에 있다. Fig. 3, Fig. 4 참조.

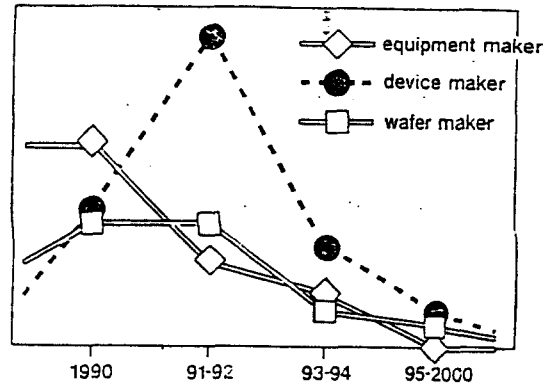


Fig. 4. Starting point of 8 inch wafer.

나. 결정결함 제어와 관련한 기술과제

반도체용 silicon 단결정 내의 결함으로써 device의 성능 및 수율에 크게 영향을 미치는 것으로는 dislocation, OSF nuclei, precipitation 등이 주요한 결정결함으로 지적된다. 이중 현재 개발된 CZ process는 dislocation의 경우 상당 수준까지 제어가 가능한 정도로 발전되었다. 따라서 향후 초고집적 회로용 silicon wafer 제조에 있어서는 point defect cluster인 OSF nuclei와 precipitation의 제어가 가장 큰 관심사로 등장하고 있으며, 이에 대한 연구활동도 가장 활발하다. 최근들어 부분적이지만 CZ 단결정에서의 결정결함 생성은 impurity와 단결정 ingot의 thermal history에 영향받는 point defects precipitation에 의한 것이라는 의견이 부각되고 있으며, 실제로 결정성장 공정에서 silicon 단결정이 최적의 성장조건 속에서 성장

되도록 하기 위하여 이들 단결정 내부의 defect들이 impurity 및 thermal history에 어떤 방향으로 영향을 받는지에 대한 실험 및 연구가 행해지고 있다. 또한 성장되어진 CZ 단결정 내의 defect source가 실제 반도체 fabrication 공정에서 어떻게 거동하는가를 효과적으로 규명하는 것도 중요한 일이므로 wafer 제조업체와 반도체 제조업체, 연구 수행기관등이 유기적인 관계를 가지고 각 device별 fabrication process의 simulation을 통하여 silicon 내의 각종 결정 결함과의 변수를 고찰하는 것이 시급하다 하겠다.

Table 3. Wafer specification for memory device.

	1M(D)RAM	4M(D)RAM	16M(D)RAM
Diameter	6 inch	6 inch	8 inch
	150+0.3mm	150+0.3mm	200+0.2mm
Thickness	625+15 $\mu$ m	625+15 $\mu$ m	725+15 $\mu$ m
Orientation Flat	47.5+2.5mm	47.5+2.5mm	57.5+2.5mm
Flatness LTV	<1.0 $\mu$ m	<0.8 $\mu$ m	<0.5 $\mu$ m
	Site Size	15 $\times$ 15mm <sup>2</sup>	15 $\times$ 15mm <sup>2</sup>
O <sub>2</sub> Conc. Tolerance	<15%	<10%	<7%
Carbon Conc.	<5 $\times$ 10 <sup>16</sup> cm <sup>3</sup>	<510 <sup>16</sup> cm <sup>3</sup>	<2 $\times$ 10 <sup>15</sup> cm <sup>3</sup>
Number of Particle	<20	<10	<10
Diameter of Particle	>0.3 $\mu$ m	>0.3 $\mu$ m	>0.2 $\mu$ m

다. 불순물 제어와 관련한 기술과제

CZ silicon 단결정의 major impurity는 oxygen, carbon 및 alkaline or metallic impurity로 볼 수 있다. 이중 poly나 quartz crucible의 순도에 관련된 것으로서 alkaline 혹은 metallic impurity는 raw material 제조업체들의 중요 연구과제이며, silicon wafer 제조업체로서는 oxygen과 carbon이 주요 관심의 impurity로 볼 수 있다. 이중 carbon은 보통 graphite를 사용하는 hot zone의 quality, design 등에 크게 좌우되며, oxygen은 도가니로 사용되는 quartz crucible과 관련이 있다. Fig. 5 참

조. 이러한 impurity들 중 특히 단결정 내에 존재하여 device의 성능에 영향을 주는 것들은 O, N, C, H 등의 light element, Fe, Cu, Al 등의 metallic impurity와 Na, K 등의 alkaline element 및 doping element 등을 들 수 있다. 이중 O<sub>2</sub>와 Cs는 IR-spectroscopy로 측정이 가능하며, doping element는 four-point probe 혹은 spreading resistance probe 방법으로 가능하다. 하지만 N, H와, Fe, Cu 등의 metallic impurity 측정 및 평가에 관한 분석, 평가기술 개발이 요구되는데 그 중에서도 특히 metallic impurity에 의한 영향을 평가할 수 있는 분석기술 확립이 요구되며, 공정을 monitoring 할 수 있는 간접적 평가기술 확보 또한 필요하다.

라. Oxygen Control과 관련된 기술과제

Oxygen은 CZ method에 사용되는 quartz crucible wall로부터 silicon melt 내로 유입되는 피할수 없는 impurity로서 단결정 성장시 silicon 단결정 내에 고용된 oxygen은 냉각시 또는 wafer의 고온 열처리시 과잉 고용된 oxygen이 precipitation화 하거나 다른 여러 형태의 defect를 생성하게 된다. 또한 silicon 격자내의 interstitial oxygen은 열처리 온도에 따라 각기 다른 형태와 성질을 지닌 defect를 유발시킬수 있는 단점을 가진 불순물이다. 그러나 이러한 특성을 이용하여 wafer를 특정온도에서 열처리함으로써 internal gettering을 위한 internal defect를 형성시킬 수 있다는 장점도 동시에 지니고 있으며, wafer의 변형과 관계있는 강도 증가에도 일익을 담당하고 있어 반도체 device의 요구 특성에 따라 적절한 O<sub>2</sub> 농도에 대한 규제가 필요하게 되었다. Table 4 참조.

단결정 성장중 oxygen incorporation factor로 크게 작용하는 것들로써 silicon 용액내의

- a) Thermal Convection
- b) Forced Convection
- c) Free Melt Surface Evaporation
- d) Quartz Crucible Dissolution

등으로 분류할수 있다.

일반적으로 CZ method의 경우 단결정의 성

Table 4. Trends of oxygen concentration and precipitation control in CZ Silicon water

ITEM	1975	1980	1985	1990
OXYGEN CONCENTRATION RANGE (ppm)	23.8	23	22	21.5
UNIFORMITY OXYGEN CONCENTRATION IN WAFER	(20%)	(10-15%)	(8-12%)	(5%)
OXYGEN PRECIPITATION CONTROL	NO CONTROL	CONTROL	NO SPECIFICATION	SPECIFIED

장이 진행될수록 melt 량은 줄어들게 되므로 quartz crucible wall로 부터 유입되는 oxygen의 양도 점점 줄어들게 되는 반면 melt 표면에서 evaporation되는 양의 거의 일정하므로 단결정 ingot의 tail 쪽으로 갈수록 O<sub>2</sub> 농도는 적어지게 된다. Fig. 5, Fig. 6 참조. 그러나 wafer마다 품질이 보다 균일하기를 원하므로 단결정 성장중 oxygen의 양을 적절하게 제어하는 것이 중요하다. 이러한 O<sub>2</sub> 농도를 단결정의 radial/axial 방향으로 균일하게 조절하기 위해 단결정 성장중 charge size, melt level 설정 및

crucible/seed rotation에 대한 조합, heater power, pull speed 조절 등의 적절한 제어가 필요한 것이다.

현재 국내 wafer 제조업체에서 CZ method로 조절 가능한 O<sub>2</sub> 농도는 10~14 × 10E17atoms/cm<sup>3</sup>, 14~16 × 10E17atoms, 15~18 × 10E17atoms/cm<sup>3</sup> range로 device 업체와 요구 특성에 따라 양산에 적용되고 있다. Power TR 및 CCD device에 요구되는 1~10 × 10E17atoms/cm<sup>3</sup> 정도의 O<sub>2</sub> 농도를 지닌 단결정은 normal CZ method에 magnetic field를 가함으로써 silicon melt 내의 열적 대류현상을 억제하여 O<sub>2</sub> 농도를 낮추는 방법이 근래들어 실용화 됨에 따라 가능하게 되었다. 이러한 MCZ method는 magnetic field를 가하는 방법에 따라 vertical MCZ(VMCZ), horizontal MCZ(HMCZ), CUSP MCZ(CMCZ)로 분류할수 있다. 이중 특히 HMCZ 및 최근들어 연구활동이 시작된 CMCZ method는 O<sub>2</sub> 농도 제어에 대한 커다란 장점외에도 normal CZ method에 비해 각종 불순물에 대한 균일성, pulling 속도증가 및 micro defects 제어등의 긍정적인 효과도 있는 것으로 보고 되어지고 있다.

마. Thermal History 관련 기술 과제

CZ silicon 단결정중의 결함 발생 및 성장 과정은 광범위하게 연구되어 왔으나, 핵 형성 구조에 대해 완전하게 이해가 되어있지 않은 상태이다. 특히 oxygen precipitation의 핵 형성에 관한 사항은 oxidation induced stacking faults (OISF)를 포함한 결정결함 발생 및 제어와 관련되므로 매우 중요한 의미를 갖는다. CZ method에 의한 결정성장은 장시간을 필요로 하기 때문에, 결정은 성장되면서 grower 내에서 장시간 가열을 받게 된다. 이러한 thermal history에 의해 oxygen precipitation의 핵 밀도가 차이가 있으므로 이것은 결정 성장시, 즉 melt로 부터 응고 당시의 고온으로 인한 고농도의 O<sub>2</sub>가 냉각조건에 따라 서로 다른 precipitation 양상을 보이기 때문에 thermal history에 의해 생긴 차이라고도 볼 수 있는

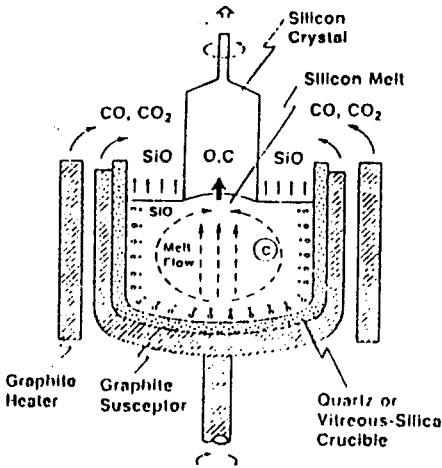


Fig. 5. Oxygen and carbon incorporation into CZ silicon crystal.

것이다. 이러한 thermal history와 defects 형성과의 관계를 pulling 속도 및 cooling 방법에 따라 규명하기 위한 연구가 활발히 진행되고 있다. 단결정이 furnace에서 성장되는 동안 crucible 내의 melt는 줄어들게 되어 crucible wall이 melt로 부터 노출되는 영역이 증가되어 지게 되는데, 이때 성장되는 결정의 외부 표면에 crucible wall로 부터 복사열이 증가하게 되어 pulling 속도 증가를 가져오기 위한 방법이 시도되고 있으며, 또한 성장이 끝난 ingot의 냉각 방법에 있어서도 melt가 고화되기 시작하는 온도로부터 상온까지 cooling 될때 어느 특정한 온도 범위와 defects nuclei formation 과의 관계를 규명하고자 하는 시도도 여러 방향으로 진행되고 있다.

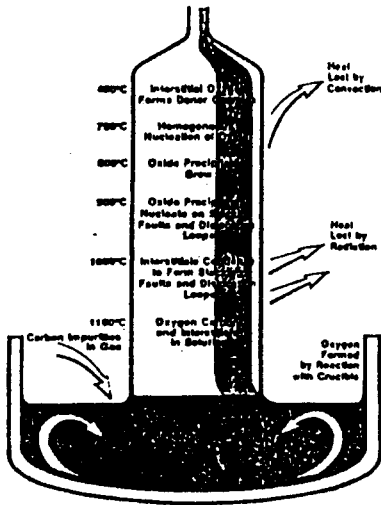


Fig. 6. Thermally activated defect reactions.

바. 수율향상과 관련한 기술과제  
일반적인 CZ method는 batch process라는 한계성 때문에

- a) Quartz Crucible의 사용횟수제한
- b) Doping Impurity에 따른 비저항의 변화
- c) 공정의 불연속성으로 인한 장비 유희시간과다

등의 제한 요소로 인해 단결정 성장시 필요한 비용 증가의 형태로 wafer 제조업체의 큰 경제적 부담이 되어왔다. 최근들어 이러한 기술과제를 해결하기 위한 시도가 여러가지 형태로 시도되고 있으며 일부 실용화 된것도 있다. 이러한 유형의 CZ method는 흔히 normal CZ method와 구분하여 advanced CZ method라고 불리워지기도 한다. 이러한 advanced CZ method의 주류는 반연속 성장(semicontinuous growth) 및 연속성장(continuous growth)의 형태로 구분 지워질수 있는데, 반연속 성장법은 normal CZ method의 기술 과제중 a), c)의 한계성을 극복하기 위해 개발되어진 방법으로, 단결정 성장후 어느 정도의 잔류 melt를 유지시킨 상태에서 성장된 단결정을 제거하고 잔류 melt에 다시 poly silicon을 충전시켜 melt 량을 보강함으로써 단위 quartz crucible로 부터 2~3개의 단결정을 성장시키는 방법으로 rechargeable CZ method라 불리워지기도 한다.

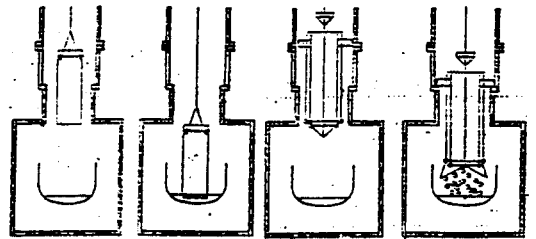


Fig. 7. Recharge method for the semi-continuous growing.

이러한 반연속 성장법은 생산제품의 특성에 따라 수년전부터 부분적으로 실용화 되고 있는데, 반연속 성장법은 재충진되는 poly silicon의 형태 및 충전방법에 따라, 즉 rod poly, nugget poly chip poly, granular poly등 형태가 다른 poly silicon을 이용하여 다양한 형태의 보조기구를 통해 공급하는 방법에 따라 구분되어지기도 한다. Fig. 7 참조. 그러나 이러한 반연속 성장법의 문제점은 여러개의 단결정 성장에 필요



한 공정시간이 증가하게 되어 dislocation free crystal을 연속적으로 얻는데 한계가 있고, 또한 impurity 농도가 recharge 하는 횟수에 따라 증가한다는 기술적인 과제를 남겨놓고 있다.

한편 연속 결정 성장 방법(continuous CZ-CCZ)은 normal CZ method의 여러 문제점을 동시에 해결하는 이상적인 방법으로 오래전 부터 등장되었으나 실용화에는 여러가지 어려움이 있었다.

그러나 1985년 부터 미국의 Ethyl사로부터 입상 poly에 대한 공급이 시작되면서 부터 이에 대한 연구가 다시 활발해지기 시작했는데, 이 방법은 단결정 성장을 계속하면서 부분적으로 poly silicon을 공급하여 silicon melt가 항상 일정하게 되도록 유지하는 방법이다. Fig. 8 참조. 이러한 연속 성장법은 다결정 silicon을 연

silicon의 용융 및 성장이 동시에 이루어져야 하므로 구성되는 quartz crucible의 형태에 따라 이중 도가니법, 격벽 도가니법 등으로 분류되어지기도 한다.

### 3. 결론

Silicon wafer는 연간 20~30%씩 국내 수요가 증가하고 있으며, 기술집약도가 높은 제품으로 반도체 산업의 성장과 더불어 향후에도 안정적인 수요 증가가 예상되는 반도체의 핵심 소재이며 연관산업 발전에도 기술적 파급 효과가 클것으로 여겨진다. 이런점을 감안한다면 국내 반도체 산업의 안정적인 발전을 위해서는 적시에, 적절한 소재 개발이 뒤 따라야 함은 물론이다. 또한 국내 반도체 산업의 개발 동향이 device 선평의 미세화와 구조적인 변환에 의한 고집적도화로 진행 되어짐에 따라, 제반 장비 및 설비의 고도화가 이루어지고 있으며 고품질 대구경 wafer에 대한 요구도 점점 거세어지고 있다. 본 보고서를 통해 미흡하지만 현재 국내외적으로 적용되고 있는 silicon wafer 제조를 위한 silicon 단결정 성장 관련 기술현황 및 연구과제들을 개략적이나마 정리해 봄으로써 silicon 단결정 제조에 응용되는 주된 기술에 대한 소개와 현재 wafer 제조업체가 안고 있는 문제점을 도출하여 향후 국내 관련 연구기관 및 학계에서 연구개발 과제를 설정하는데 다소 도움이 되고자 한것이다. 다행히 최근들어 국내소재 분야에 대한 관심이 고조되고 기업들의 진출이 가시화되는 경향도 없지않으나, 첨단기술에 대한 기술 보호 장벽이 점점 두터워지고 있는 현 시점에서 이를 극복하고 국내자체 기술을 강화할 수 있는 효과적인 길은, 관련업계 및 학계, 연구기관들의 유기적인 연구활동 교류임은 silicon 단결정 성장과 관련된 기술도 예외일 수 없다.

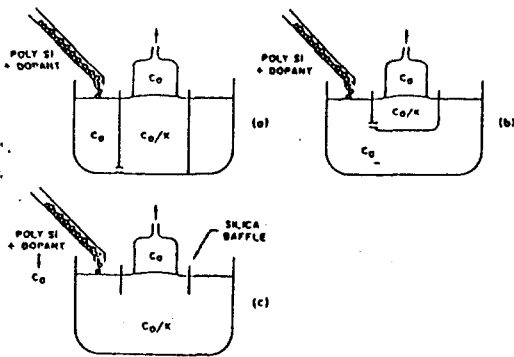


Fig. 8. Continuous feeding of silicon melt with granular poly silicon.

속적으로 charge하여 crucible 내의 dopant 농도를 항상 일정하게 유지시킴으로 인해 단결정 길이에 따른 초기 저항 분포를 균일화 할수 있어 수율향상에는 획기적인 방법임에 틀림없지만, 아직 실용화에 이르기에는 해결해야 할 몇 가지 기술과제가 남아있으며, 이를 해결키위해 silicon wafer 제조업체 및 연구기관별로 활발한 시도가 계속되고 있다. 이러한 CCZ법은

### 참고 문헌

[ 1 ] H. H. Steinbech, The Electrochem Soc.

- Fall Meeting, Extended Abstracts, Hollywood, Florida, (1980) 1325.
- [ 2 ] J. W. Moody, The Electrochem. Society, Pennington, NJ, (1986) 100.
- [ 3 ] M. Watanabe, T. Usami and H. Muraoka, The Electrochem. Society, Pennington, NJ, (1986) 126.
- [ 4 ] A. E. Zinnes, B. E. Nevis and C. D. Brandle, J. Crystal Growth, 19 (1973) 187.
- [ 5 ] K. E. Benson, The Electrochem. Society, Princeton, NJ, (1969) 97.
- [ 6 ] B. Leroy and C. Plougonven, J. Electrochem. Soc., 127 (1980) 961.
- [ 7 ] M. Watanabe, T. Usami, S. Takasu S. Matsuo and E. Toji, J. Appl. Phys. Jpn., 22:Supplement 22-1, (1982) 33.
- [ 8 ] K. Hoshikawa, H. Kohda, H. Hirata and H. Nakanishi, J. Appl. Phys. Jpn., 19 (1980) 33.
- [ 9 ] H. M. Liaw, U.S. Patent 4,394,532; assigned to Motorola Inc., (1983).
- [10] R. L. Lane and A. H. Kachare, J. Crystal Growth, 50 (1980) 437.
- [11] G. Fiegl, Solid State Technology, 26(8) (1983) 121.
- [12] A. C. Bonora, Am. Soc. for Testings and Materials, (1983) 5.
- [13] M. Ohwa, T. Higuchi, E. Toji, M. Watanabe, K. Homma and S. Takasu, The Electrochem. Society, Pennington, NJ, (1986) 117.
- [14] T. Suzuki, N. Isawa, K. Hoshi, Y. Kato and Y. Okubo, The Electrochem. Society Pennington, NJ, (1986) 142.
- [15] F. Simura, Semiconductor Silicon Crystal Technology, 161.
- [16] William C. O' Mara, Robert B. Herring and Lee P. Hunt, Hand Book of Semiconductor Silicon Technology, 104.
- [17] 한국전자 통신연구소, 럭키소재(주)大口徑 Si Wafer 개발연구(Development of large diameter silicon wafer).