

광연결과 계산을 위한 반도체 소자

김 성 준

서울대학교 전자공학과

(1991년 12월 7일 받음)

I. 서 론

금세기 중반의 바이폴라 트랜지스터 발명으로부터 비롯된 VLSI 전자공학의 발전은 고속 과학계산을 위한 Supercomputer로부터 가정용 PC에 이르기까지 광범위한 적용분야에 필요한 모든 전자계산기의 공급을 부품의 가격저렴화, 기능의 증가, 신뢰도의 향상을 통하여 가능하게 하였다. 트랜지스터 기술 중에서 현재 공급되는 IC의 대부분에서는 CMOS 기술이 주종을 이루나, 한편으로 초고속계산 및 통신 시스템을 위하여 GaAs 또는 InP를 기반으로 하는 MESFET, JFET, HEMT, HBT 등의 공정기술이 개발되어 현재 동작속도가 100 GHz가 넘는^[1] 실험결과들이 발표되고 있다. 이제 고속 processor의 throughput을 증가시키는데 점점 문제가 되는 것은 이러한 빠른 능동소자들을 연결하여 주는 연결선(interconnect)에서의 지연시간(delay)이다.

전하를 띤 입자로서의 전자들은 전장과 자장하에서 서로 상호 작용을 한다. 반도체는 이미 수 십년 전에 전자의 이러한 상호작용이 효율적으로 일어나는 매질로서 지목되어 출력전류를 입력전류(BJT의 경우)나 입력 전압(FET의 경우)으로 제어하고 스위칭하는 소자들이 제작되었고, 이로 인하여 지난 40여년동안 스위칭 속도나 그에 따른 컴퓨터의 계산능력은 각각 10^{-3} 에서 10^{-10} sec, 10^3 에서 10^{10} FLOPS (Floating Point Multiplications per second)로 7 order 정도의 가공할 발전을 하게 되었다. 그러나 이러한 상호 작용의 성질은, 전자를 매개로 하는 연결의 경우에 교화(crosstalk)나 전자파간섭(interference)의 바람직하지 못한 현상을 초래한다. 연결선에서의 지연시간은 직렬 저항과 병렬 커패시턴스의 곱(RC 지연시간)으로 주어지는데 이러한 RC 지연은 VLSI의 scale down에도 불구하고 그대로 유지되거나 혹은 증가할 수도 있다. (Constant field scaling 이론에 따르면 선저항은

scale factor α 의 비로 증가하나 기생 커패시턴스는 α 의 비로 감소한다.) 이러한 이유로 전자능동소자의 지속적인 발전이 계산기 시스템의 성능 향상으로 연결되지 못할 지도 모르는 시점에 도달하고 있다.

광자(photon)들은 전자와 같은 전하가 없으므로 쿨롱 상호작용(Coulomb interaction)에 의한 굽힘(bending)이 없어 다른 광선들을 서로 교차시킬 수 있고 커패시턴스의 충전, 방전에 따르는 rise, fall time을 염려할 필요도 없으며, 무엇보다도 실제적으로 거의 무한대의 내역폭을 갖고 있다. Fiber등의 waveguide를 쓸 수 있으나 또한 waveguide없이 자유공간(free space)에서의 광전송도 가능하다. 빛은 정보를 한 점에서 한 점으로, 한 점에서 여러점으로, 혹은 여러점에서 한점으로의 전송(혹은 방송)이 매우 수월하다. 이러한 이유로 빛에 의한 정보의 전달, 혹은 광연결이 매우 바람직한 것이다.

그러나 상호작용의 부재는 광자에 의한 비선형(nonlinearity)효과가 전자소자에서와 같이 쉽게 나타나지 않으므로 소위 광트랜지스터의 출현을 어렵게 하고 있다. 따라서 현재로 보아서 전자 트랜지스터에 의한 연산과 광에 의한 연결이 가장 바람직하다 하겠으나 여기에서의 문제는 전자-광 접속(interface)에 있다 하겠다. 접속 자체가 크기 및 스피드에 대한 overhead가 될 수 있기 때문이다. 따라서 전광(全光: all optical) 계산시스템도 고려해야 되겠고, 실제로 지난 수년은 이를 위한 많은 소자들이 출현, 성숙한 기간이었다. 이 글에서는 이러한 광연결 및 논리(계산)용 소자들의 원리와 제작, 응용등에 대하여 포괄적으로 기술하겠다.

2. 광연결 소자.

전자 시스템 및 소자를 연결하여 주는 광연결을 여러 레벨에서 생각할 수 있겠다. 2장에서는 적용분야 및 물질 별로 나누어서 시스템 및 소자 차원에서 실례들을 보

이겠다.

2.1. 시스템 및 모듈간(module)연결

우선 시스템-시스템 연결의 차원에서는 이미 LAN(Local Area Network)에 fiber optics가 도입되어 쓰이고 있다. 광범위하게 쓰이는 장거리-고용량의 컴퓨터 연결망인 FDDI(Fiber Distributed Data Interface) 접속기준에 의하면 이 시스템은 1300 nm LED와 62.5/125 μm 혹은 85/125 μm core/cladding diameter를 가진 graded-index fiber로 구성되며, 각 터미날은 token-passing에 의거하여 전 터미날로부터 광정보를 받아 전기신호로 바꾸던지, 아니면 다음 터미날을 위한 광신호로 바꾸어 진다. 그림 1에서 보듯이 두개의 fiber ring으로 구성될 수 있으며 두 번째 ring은 backup이다. 최고 전송률은 100 Mbps (Mega-bits-per-second)이며 두 이웃한 터미날간의 최대거리리는 2 km이다. 이 보다 높은 전송률 (1 Giga bps이상)을 가진 광선송 시스템이 현재 연구단계에 있으며, 이에 관련된 부품시장만도 2-3년후 5억불에 이를 (미국시장) 전망이다.

다음의 레벨로는 한 시스템안에서 이루어지는 모듈-모듈간의 연결을 들 수 있겠는데, 이는 앞서의 LAN에서의 경우보다는 실용화가 덜 되었으나 일본의 제 5세대 컴퓨터 프로젝트에서의 Dialog.H 광버스를 예로 들 수 있겠다. 그림 2에서 보인 바와 같이 각 processor 모듈들의 가운데 볼록거울을 놓고 각 모듈은 레이저 다이오드 송신기와 APD (avalanche photodiode)수신기를 갖추고 있어 한 모듈이 낸 빛이 거울에 반사되어 다른 모든 모듈에 전송 및 병렬처리 되도록 되어 있다. 또 하나의 모듈-모듈간의 광연결의 예는 AT&T에서 제작판매하는 #5ESS스위칭 시스템의 경우를 들 수 있는데 스위칭 모듈과 TMS (Time Multiplexing Switch) 모듈과의 연결을 100Mbps 정도의 fiber optics를 사용하였다^[3].

2.2. 소자간 연결

소자레벨에서 더 흥미로운것은 칩간의 연결, 혹은 더 나아가서 칩내에서의 셀 (cell), 즉 게이트 또는 메모리 간의 연결이 될 것이다. 칩간의 연결을 광학적으로 함은

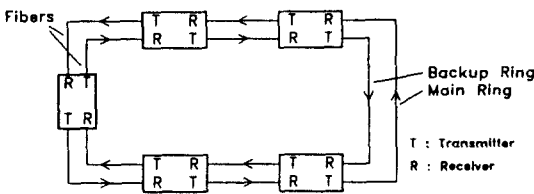


그림 1. FDDI-Ring network

더 나아가서 광학적 패키징의 일환으로 볼 수 있는데 이는 레이저나 detector등의 능동광학소자들을 광학적인 waveguide를 써서 연결하고 나아가서 filtering과 같은 수동적인 신호처리의 기능도 첨가함을 말한다. 이러한 연결을 monolithic하게 하는 것을 (단일칩 집적) 광집적 회로 (Photonic Integrated Circuit), 혹은 넓은 의미의 광전자 집적회로 (OEIC, Optoelectronic Integrated Circuit) 라하고 다른 종류의 기판위에 능동소자들을 배열, 집적하는것을 hybrid IC라 한다. 또한 Si VLSI에 광전자 소자를 단일칩 집적하여 소자 내에서 셀 간의 광학적 연결을 도모한 예가 있는데 아래에 이들에 대하여 언급하겠다.

2.3. Hybrid IC (hybrid optical packaging)

이에 속하는 소자의 일반적인 경향은 열전도가 좋고 전도선의 패턴이 양호한 세라믹 기판을 이용하는 것이나, 이를 공정기술이 매우 발달된 실리콘 기판을 이용자는 접근방법이 새롭다^[4]. Si는 금속의 반 정도에 해당하는 좋은 열전도성과 안정성을 가지고 있고 전기전도성을 도우핑을 통하여 조절할 수 있으며 고속회로나 EMI방지용 패키지로도 훌륭하다. 더우기 Si <111>평면을 이용 fiber를 align할 수 있는 기술이 개발되어 있으며^[5] lens, lid까지도 0.5 μm 정도의 정밀도를 가지고 제작할 수 있다. SiO₂나 Si₃N₄ 층으로 40×40 μm 크기의 multimode waveguide나 8×8 μm 크기의 single mode waveguide를 제작, laser, detector, filter, fiber를 silicon chip에 집적한 예^[7]도 있다.

Silicon VLSI기술의 발전은 현재의 신호처리 및 컴퓨터용 IC칩들의 개발을 가능하게 하였고 현재 제작되고

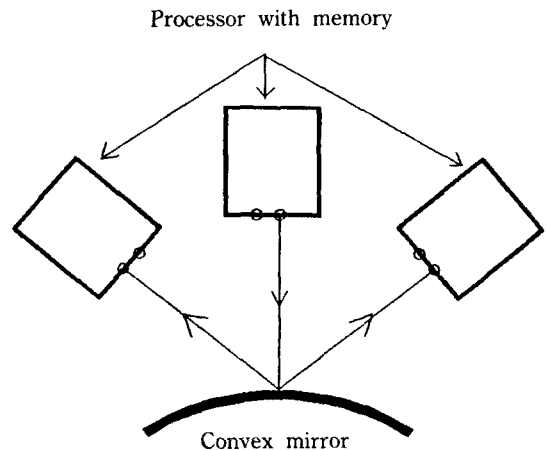
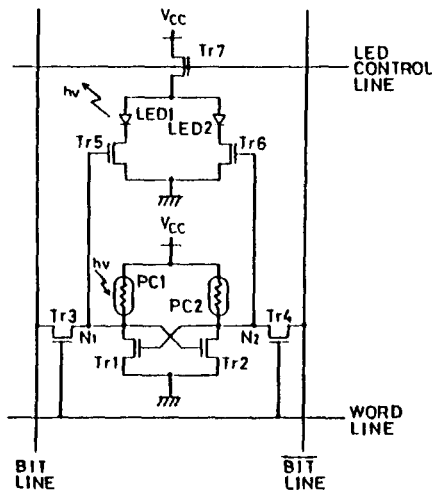


그림 2. Dialog. H 컴퓨터에서의 광 연결방안

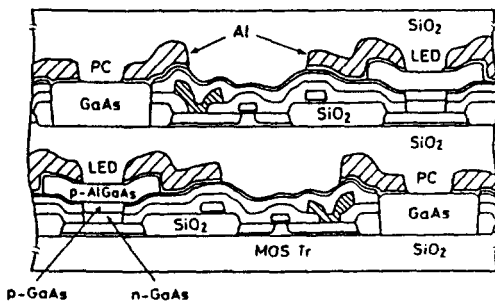
있는 메모리소자의 경우 400만개이상의 transistor가, 마이크로프로세서의 경우 100만개 이상의 transistor가 집적되고 있는데 이들은 약 200 Mbps 정도의 data rate에 동작한다. 집적되는 소자의 수가 많아질수록 I/O pin수도 많아져서 현재 약 200개 정도의 I/O를 가지고 있으나 곧 500개정도로 증가할 것으로 본다. 이런 많은 양의 데이터를 높은 속도로 전송하기 위하여 BICMOS와 같은 혼합기술을 사용하고 있으나 여기에 광연결이 바람직한 대안이 될 수 있겠다.

2.4. Si VLSI에서의 광연결

칩내에서의 셀과 셀사이의 연결로는 optically coupled 3-dimensional (3D-OCC) memory, 즉 광학적으로 결합된 삼차원적 메모리 소자^[8]를 예로 들 수 있는데, 여기에서는 데이터의 빠른 병렬처리를 위하여 필요한 공통 (common) 메모리를 제공하는데 광연결을 사용하였다. 그림



(a)



(b)

그림 3. 3-D optically coupled Memory (a)회로 (b)구조 [8]

3에서 보듯이, 이 구조는 몇층의 2-D memory layer로 구성이 되는데 각 층은 LED와 photoconductor로 연결이 되어 있다. 한 memory는 각각 하나의 CPU에 전기적으로 연결되어 있고 또한 위 아래층의 memory소자와 광학적으로 연결되어 있다. 따라서 광연결을 통한 많은 데이터의 동시전송이 고속으로 가능하여지며 또한 많은 CPU의 한 데이터에 접근이 용이하여진다. 4k bit×4 layer의 3-D OCC로 optical writing을 한 경우 32 Gbps의 높은 데이터 전송속도가 가능하여 이 기술의 가능성을 보여주고 있다. LED와 photoconductor는 Si 기판위에 MBE를 이용한 GaAs heteroepitaxy를 이용, 성장되었고 memory는 Si CMOS SRAM을 사용하였다. 한 layer가 완성된 다음 wafer thinning을 이용, 박막을 만들고 이를 host 기판에 bonding하여 3-D 구조를 제작하였다. 유사한 구조들이 Sarnoff^[9]와 MIT^[10]에서도 제안된 바 있다.

2.5. OEIC (Optoelectronic IC, 광전자 집적회로)

앞서 잠시 언급했듯이 OEIC는 Laser Diode나 Photodiode와 같은 광소자, FET나 HBT와 같은 전자소자를 단결정 집적 (Monolithic Integration)한 것을 말하며 광의로는 Waveguide나 filter와 같은 광신호처리 소자도 함께 집적한 것을 가리킨다. 앞서 설명한 3D-OCC의 경우도 크게보자면 이 OEIC의 범주에 들 수 있겠다. OEIC는 동작 파장영역에 따라 단파장과 장파장으로 나뉘는데 이것은 silica fiber에서의 attenuation특성에 의한 것이다. 즉 단파장 (0.8-0.9 μm) 영역에서는 fiber의 손실이 비교적 크기 때문에 단거리 통신이나 광연결을 적용분야로 잡고 이 파장대역은 GaAs의 bandgap 에너지와 상충되기 때문에 GaAs OEIC라고도 불리운다. 장파장 (1.3-1.6 μm)영역에서 fiber는 손실이 최소이고 dispersion 또한 최소이기 때문에 장거리 통신용으로 쓰이며 이러한 빛을 내거나 감지하는 소자는 InP에 격자정합되어 성장될 수 있는 물질들이기 때문에 InP OEIC라고 불리운다.

InP OEIC는 그 발달이 GaAs OEIC보다 performance나 집적도면에서 떨어지기 때문에 단거리에서의 광연결을 위하여는 GaAs OEIC를 쓰는 것을 전제로 하겠으나 현재 InP OEIC의 발전속도가 fiber optics^[11] 분야의 발전에 발맞추어 매우 빠르고, 또 통신용 파장과 일관성 때문에, InP OEIC를 광연결이나 스위칭을 위해 쓰는 것^[12]도 고려되고 있다. 이러한 OEIC들이 실제 컴퓨터 시스템에 쓰일 수 있으면 수 Gbps정도의 전송속도, 10⁻¹⁵이하의 Bit error rate, 높은 신뢰성, redundancy, 기존 접속기술과의 호환성, 가격 경쟁력 등이 필요한데^[13] 우선은 GaAs OEIC가 이에 가깝다고 하

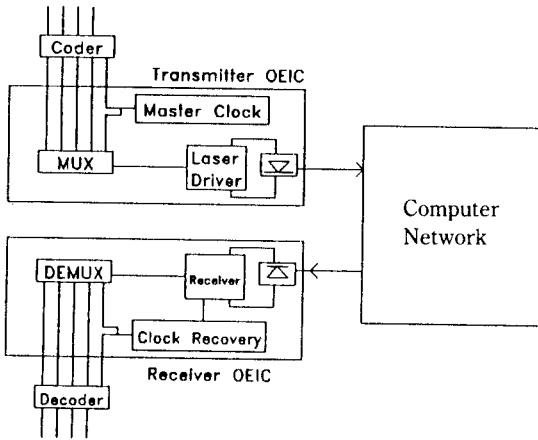


그림 4. OEIC의 기능

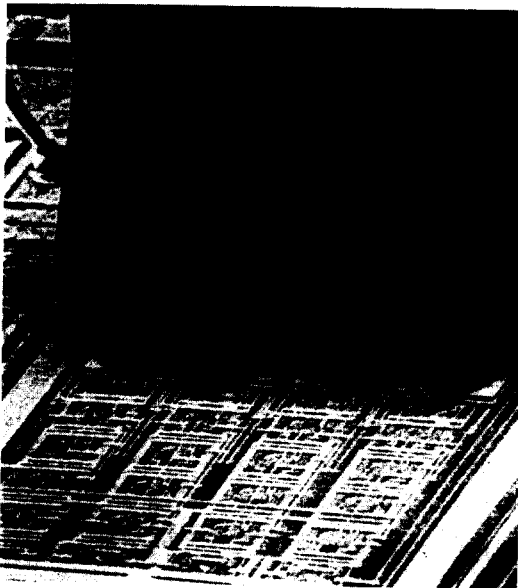


그림 5. 수신용 OEIC의 칩 사진 [14]

겠다. 그림 4에는 광연결을 위한 접속 OEIC가 가져야 할 기능적인 요건을 표시한 것인데 이러한 기능이 탑재된 chip-set^[14]중 receiver chip의 사진을 그림 5에 보였다. 3×4 mm² 크기의 이 IC에는 8000여개의 소자가 4-channel receiver 회로를 구현하고 있으며 광소자로는 MSM detector가, transistor로는 1 μm gate-length의 MES-FET이 쓰였다.

3. 광논리소자 (optical logic devices)

앞서 언급하였듯이 전자계산기의 발전은 전자 트랜지스터 기술의 발전과 그 맥을 같이 하고 있다. 전자 트랜지스터가 전기전하의 흐름을 다른 전자의 흐름 또는 전장으로 제어하는 소자이듯이 광논리에 쓸 수 있는 광트랜지스터는 광자의 흐름을 다른 광자의 흐름으로 제어하는 소자가 되어야 할 것이다. 광트랜지스터는 광쌍안정성(optical bistability)를 갖춘 소자로서 입사광을 투과할 때는 on되고 막을 때는 off되는 Switch로 작용한다. 이러한 optical bistability를 보이는 것은 일부 organic 또는 photorefractive 물질^[2]을 포함 여러가지가 있으나 본장에서는 반도체 물질 만을 언급하기로 한다.

3.1. 반도체 물질의 광학적 비선형성

광학적 비선형성이 관측되는 GaAs와 같은 반도체 물질은 bandgap 근처의 에너지를 가진 빛에 의해 여러가지로 전기적, 광학적 특성의 변화를 가져올 수 있으므로 유용한 광학 매질이다. 작은 크기의 소자 제작이 가능하여 큰 스위칭 속도를 얻을 수 있고 얇은 두께내에서 강한 광흡수를 보인다. 즉 αL 은 거의 1이다 (α : 흡수계수, L: 두께). 반도체는 또한 공진효과(resonance effect)에 의하여 비선형이 형성되므로 스위칭 power도 적게 든다. 스위칭속도는 proton 이온주입등의 방법에 의한 carrier lifetime조절로 nsec이하의 스위칭을 가능하게 한다. 또한 GaAs나 GaAs/AlGaAs Multiple Quantum Well에서는 실온에서의 비선형 효과와 스위칭이 관찰되고 있다. 이러한 반도체 특성들은 low power, high speed, 실온 동작을 요구하는 광논리의 회로 필요조건과 잘 맞는다. 10⁻¹²의 bit error rate은 약 300개의 광자를 필요로 하며 이는 가시영역에서 소자당 약 0.1fJ의 에너지가 필요함을 말한다. 약 1psec 정도의 지연시간이 허용된다면 이는 약 0.1 mW의 power소비를 말한다.

반도체의 비선형성은 exciton에 의한 효과와 band-filling에 의한 효과로 나뉘는데 쿨롱 힘에 의하여 전자와 홀이 구속된 상태를 뜻하는 exciton은 bandgap energy에 가까운 에너지의 빛이 반도체내에 흡수할 때 생성된다. Bound exciton은 exciton이 반도체의 불순물에 구속된 상태를 말하고 biexciton은 두개의 exciton의 구속된 상태이다. 빛의 intensity의 증가에 따라 exciton 흡수가 포화 상태에 이르게 되고 이에 따른 굴절율(refractive index)의 변화로 빛의 투과성에 변화가 오게 된다. 이 exciton 흡수를 포화 상태에 이르게 하는 빛의 세기가 스위칭을 위한 빛의 세기가 되는데 이는 exciton의 반경이 크거나 binding energy가 작을 수록 감소한다. 또한 전자-phonon 상호작용이 작을 수록 exciton-

broadening이 감소하여 실온에서의 exciton효과를 가능하게 하므로 실온에서 적은 에너지로 스위칭할 수 있는 시스템을 위하여는 전자-phonon 상호작용을 최소한으로 억제해야하며 exciton의 binding energy도 작게해야 한다.

'band-filling' 효과는 band-gap energy보다 약간 큰 energy 준위들이 채워져서 더 이상의 빛의 흡수가 불가능해져서 흡수 spectrum이하의 에너지에 대하여는 굴절율의 큰 변화가 일어나는 효과이다. 많은 반도체에서 이 두개의 효과는 공존한다.

비선형성은 다음과 같은 반도체에서 관측되었다 [15]. 물질 및 비선형성의 원인은 GaAs (자유 exciton), CuCl (biexciton), InSb (bandfilling), InAs (bandfilling), CdHgTe (bandfilling), 그리고 ZnS 및 ZnSe (thermal)등이다. 대부분 냉각된 시스템에서 관측되나 GaAs multi-quantum-well에서는 exciton의 well 내의 구속으로 실온에서의 비선형성이 용이하게 관측된다.

3.2 쌍안정성 (Bistability)

Optical bistability는 빛의 투과에 있어 hysteresis로 나타나는 두개의 안정된 상태를 가짐을 말한다. 이는 주로 광출력을 입력으로의 positive feedback을 하여줌으로써 얻어지는데 처음 Szöke등 [16]에 의하여 알려진 후 많은 연구가 되어져 왔다. 이에는 all-optical형과 hybrid형이 있는데 all-optical type은 그림 6(a)에서 보는바와 같이 GaAs와 같이 광학적 비선형성을 보이는 물질이 Fabry-Perot cavity속에 들어 있는 것이다. 비선형물질은 흡수계수, 혹은 굴절율이 빛의 강도에 대하여 비선형적으로 변화하는 물질을 말한다. 한편 hybrid type은 그림 6 b)에서 보듯이 LiNbO₃와 같은 electrooptic 효과를 보이는 물질을 Fabry-Perot 공진 Cavity안에 넣고 외부에서 광출력을 detector를 이용하여 전압으로 변환시키고 이 전압을 다시 electrooptic 소자에 가하여 인위적인 optical hysteresis를 만드는 것이다. 이때의 hysteresis는 Fabry-Perot cavity의 공진투과 특성과 선형 feedback에 의한 투과성의 phase dependency를 이용하여 유도해낼 수 있다 [17].

3.3. 광논리 etalon (optical logic etalon : OLE)

OLE는 비선형 medium과 optical feedback을 이용한 optical bistability 소자로서 feedback은 두개의 partial reflecting mirror를 이용한 Fabry-Perot external cavity (etalon)가 positive feedback을 제공하여 주는 소자이다. Fabry-Perot cavity에 있어서는 그 광학적 길이 (실지 cavity길이×굴절율)가 $(\lambda/2) \cdot m$ (λ :파장, m:정수)가 되는 파장에 대하여만 공진하여 투과 peak을 이루는 성질이

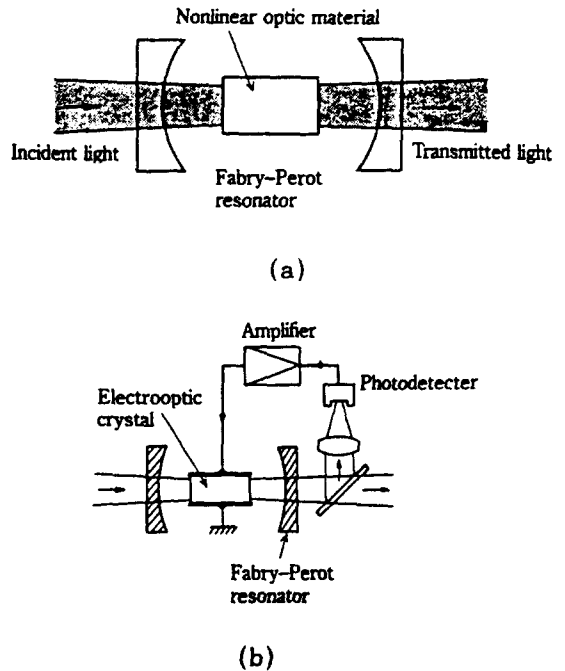


그림 6. 광학적, 쌍안정성 (optical bistability) (a) all-optical 형 (b) hybrid 형 [17]

있으므로 bistability를 갖는 동작을 하려면 우선 입사하는 빛의 파장을 Fabry-Perot 공진 파장에 빚겨서 놓으면 투과량이 작고 소자는 off 상태로 된다. 여기에 입력광의 세기를 증가시키면 비선형 특성에 의해 물질의 굴절율이 변화하고 이에 따라 cavity의 광학적 길이가 변화하여 cavity의 공진파장이 입사광의 파장에 가깝게 된다.

이 과정은 positive feedback을 이루게 되며, 소자는 switch-on 된다. 이때 입사광의 세기를 switch-on값 이하로 줄더라도 Fabry-Perot의 저장능력때문에 cavity 내의 빛의 세기는 충분히 높게 되어 소자는 on상태를 유지하고 더 낮추어 off시키기엔 필요한 세기이하로 내려가면 비로소 소자는 off된다. 즉 hysteresis를 보이게 되는 것이다.

이러한 etalon소자를 이용하면 논리연산을 할 수 있는데 그림 7와 같은 transmission 특성에서 0, 1, 2가 각각 다른 입력(pump) beam intensity에 따른 (0는 input beam이 없을때의) 투과 peak들이라 하고 여기에 'probe' beam을 0, 1/2, 1, 1 1/2, 2의 5가지 파장위치에서 비추면, 이 probe beam의 투과 pattern과 이에 따른 광논리의 형태는 표에 보여진 바와 같이 된다. 예컨대 initial detuning이 0 공진 peak에서 (1/2)FWHM 만큼

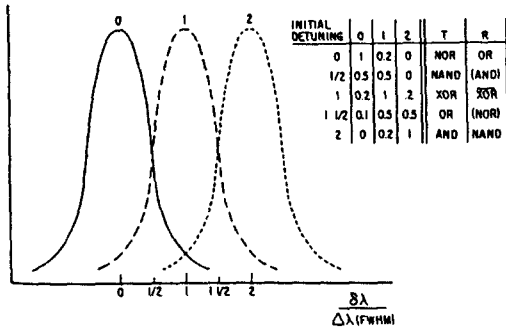


그림 7. OLE를 이용한 광논리 [15]

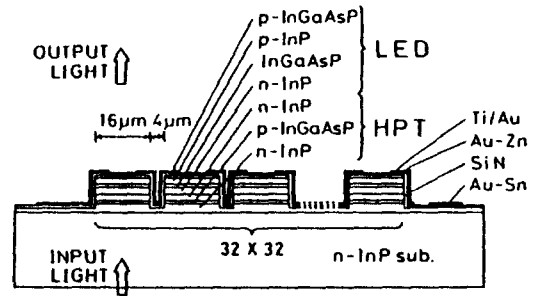
떨어진 파장으로 해출때 0, 1의 input intensity에 대하여 1/2의 transmission이 기록되지만 2의 입력에 대하여는 출력이 없으므로 NAND의 기능을 하게 된다. 150 psec의 스위칭이 16 PJ의 에너지로 이루어 지었다 [15]. 입력과 Probe beam의 구분을 위해 파장을 달리해서 쓰는데 이 때문에 입출력 파장이 다르게 되어 cascability에 문제가된다.

3.4. SEED (Self electro-optic effect device)

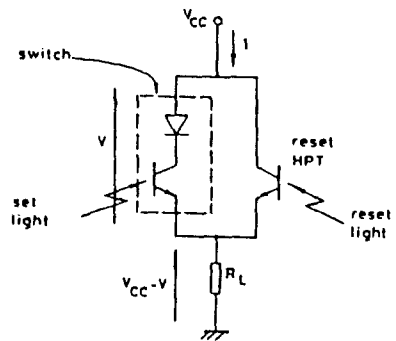
앞서의 OLE와는 달리 이 소자는 가해진 전장의 변화에 따른 흡수계수의 변화에 의거하고 있으며 multi-quantum-well에서 quantum confined Stark effect라는 강한 bandedge shift가 일어나는 현상을 이용, 매우 작은 energy ($4 \text{ fJ}/\mu\text{m}^2$)로 스위칭을 할 수 있으나 수직방향의 전장의 인가가 필요한 것과 스위칭이 RC지연에 제한되는 등의 문제가 있다. 유력한 광논리소자 후보의 하나이나 본지의 다른 논문에서 서술하고 있으므로 여기에서는 생략하고자 한다.

3.5. 광전자집적형 bistable 소자 (Optoelectronic integrated bistable device)

위에서 소개한 OLE는 순수한 광학적 비선형성을 이용한 것이다. 또 하나의 bistability를 얻는 방법은 전기적 비선형성을 이용하는 것이다. 따라서 이는 광전자 집적형 소자들이 된다. 광 detector와 광 transmitter를 집적하고 그사이에 optical positive feedback을 넣는 것이 하나의 방법이다. 이는 PPM (photonic parallel memory) [18] 혹은 LAOS (Light Amplifying optical switch) [19] 라 불리웠는데 그 구조는 그림 8a)에 보인 바와 같다. 스위치 자체는 LED와 npn HPT (heterojunction phototransistor) 로 구성되어 있으며 LED와 HPT가 그림에서와 같이 직렬로 연결되어 있고 LED에서 나온 빛은 HPT로 feedback되게하면 일단 HPT에서 빛을 비추면 스위치는 on 되어 입력광을 제거하여도 이 상태는 지속된다.



(a)



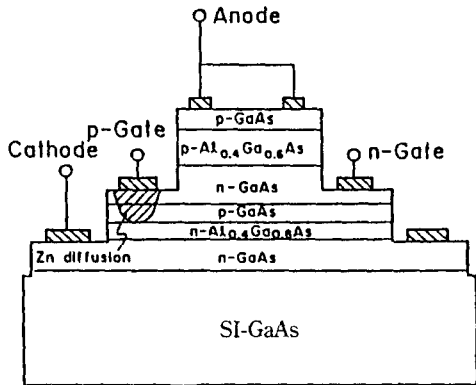
(b)

그림 8. PPM소자 (a)소자구조 (b)회로 [18]

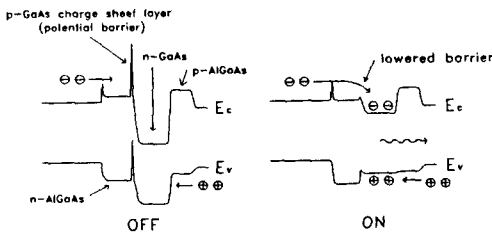
이러한 cell에서 data를 읽거나 쓰는 것은 빛으로 가능하고 지우는 것은 전기적으로 bias를 낮추면 가능하다. 이를 빛으로 reset하려면 그림8b)에서 보는 바와같이 병렬구조의 HPT를 추가하면 된다. 이것은 reset HPT로부터의 photocurrent가 추가되어 적당한 RL값에 대하여 loadline과 Switch를 이루는 npn구조의 I-V와의 교집합이 없어지는 것으로 해석할 수 있다 [18]. 이와는 달리 reset HPT를 직렬로 연결하여 holding에 필요한 임계치 이하로 전류를 낮추는 방법도 있다 [19].

소자구조도 그림 8(b)에서 보듯이 large scale integration에 적합한 구조이다. 1Kb memory의 제작과 그를 이용한 optical writing 및 reading을 수행하였으며 5 ns의 스위칭 속도와 1.5 PJ의 스위칭 에너지가 관측되었다. 위 소자는 InP/InGaAsP 물질을 이용 제작되었으며 따라서 장파장 영역을 사용하였다.

Thyristor VSTEP (vertical to surface transmission electrophotonic device) 혹은 DOES (Double Heterostructure Optoelectronic Switch)라 불리는 소자의 경우에는 [20] [21] npn 광전자 스위치를 그림 9(a)에서



(a)



(b)

그림 9. VSTEP 소자 (a)구조 (b)에너지 다이어그램 [20]

보듯이 wide-bandgap AlGaAs와 narrow-bandgap GaAs의 heterojunction을 이용하여 제작한 것으로 소자의 핵심 부분은 p(AlGaAs)- n(GaAs)- p(GaAs)- n(AlGaAs) 구조이다. 여기서 n-GaAs층은 1 μm정도의 두께로 광흡수 (off 상태일때)와 광방출 (on 상태일때) 겸용의 active layer로 쓰이며, p-GaAs층은 50Å 정도의 두께로 완전히 공핍되어 있다. bias상태에서 conduction을 막는 것은 이 p-GaAs층으로 threshold이상의 빛을 비추면 그림 9 (b)에서 보듯이, photogenerate된 carrier들이 sheet charge layer (p-GaAs)에 의한 potential barrier를 낮추어 줌으로써 소자를 on 상태로 구동하는 역할을 하게 된다. Thyristor의 swiching 전압, holding 전압은 각각 3, 1.2 V 정도이다.

얇고 완전히 공핍된 p-GaAs층은 또한 turn-on시간을 2.5 nsec이내로 줄이는 역할을 하였고 turn-off시간은 active n-GaAs층과 p-GaAs층에 extractor electrode를 달아줌으로써 개선하였다. 1 Kbit 메모리를 이 소자로 제작하였는데^[21] 광스위칭에 필요한 에너지 및 시간은 각각 26 fJ과 9 nsec이었다. 실리콘 기판에서 광전자공학을 할 수 있는 가능성을 보여 주는 이유로 최근 많은 관심을

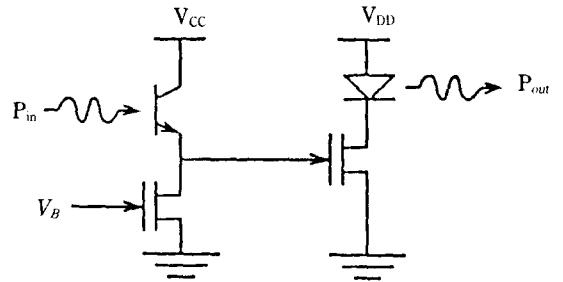


그림 10. 광전자 뉴런 [27]

끌고 있는 Si/SiGe heterojunction을 이용하여 유사한 소자를 만든 예^[22]도 최근에 발표되었다.

상기의 PPM (LAOS)구조에서 light emitter로서 사용된 LED를 Laser Diode로 대체하는 최근의 노력이 발표되었다^[23] [24]. 이들 소자들은 모두 빛을 표면 (측면에 반하여)으로 부터 방출하는 소자들이므로 자연스럽게 요즘 관심을 끌고 있는 surface emitting laser (SEL)와의 수직적 집적이 이루어지는데^[25]에서는 VSTEP을 SEL과 전기적으로 직렬로 연결되게 집적하였다. 상세한 것은 본지의 다른 논문에서 다루고 있으므로 참조하기 바란다. 이와는 달리 단일 quantum well laser와 DOES와의 집적이^[26]에 발표되었다.

3.6. 신경회로망용 광전자 회로

신경회로망에의 적용을 위한 광전자 집적회로의 예로는 그림 10에서와 같이 HPT, bias FET, LED, 구동 FET를 단일칩 집적하여 뉴런을 구성한 것이 있다^[27]. 여기서 뉴런 구성에 필요한 가변 threshold는 V_B 를 조정하여 구동 FET를 on 시키기 위하여 필요한 입력광의 크기가 변화함을 이용한 것이다. 또는 MSM (Metal-Semiconductor-Metal)광다이오드의 I-V 비선형성을 threshold의 변화에 이용하고 MSM array와 LED array칩을 flip-chip bonding하여 광학적 학습 chip을 만든 예도 있다^[28].

3.7. EARS (Exciton Absorptive Reflection Switch)

이 소자는 SEED에서 사용하고 있는 Quantum Confined Stark Effect에 의거한 multi-quantum Well (MQW) modulator와 HPT를 전기적으로 직렬로 연결한 구조를 사용하며 이를 그림 11에 보였다^[29]. 입력광의 부재로 HPT가 off상태이면 MQW pin modulator는 zero bias 상태로 bias광을 반사하는 투과 상태에 있게 되며, 입력광이 on 되어 HPT가 on되면 pin은 역바이어스되어 반사광도 없게 된다. 따라서 일종의 3단자 광학적 inverter를 이루게 된다.

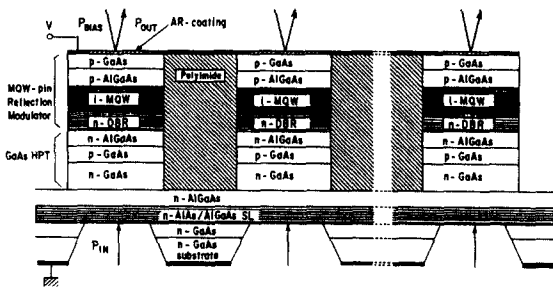


그림 11. EARS의 구조 [29]

4. System 실험

광학적인 bistable 소자들을 써서 system을 구성하는 것은 그 소자들의 능력과 실용성을 보여주는 좋은 척도가 된다. 아직은 이렇게 구성된 광학적 시스템이 전자회로에서 우리가 얻을 수 있는 것에 비하면 performance, 기능성, 비용, 크기 모든 면에서 뒤지고 있으나 앞으로 개발될 좀 더 경쟁력있는 시스템에 대한 확신을 줄 수 있다 하겠다. 현재 관심을 끌고 있는 시스템들은 SEED에 의거한 것과 BEAT(Bistable Etalon by Absorbing Transmission)에 의거한 것들이 있는데 여기서는 후자의 경우를 소개하겠다. 이외에 VSTEP 소자를 써서 여러 논리회로를 검증해 보인 예도 있다^[21]. BEAT는 ZnSe 간섭 filter를 써서 생기는 cavity의 투과 peak를 이용하는 것인데 bistability는 온도의 변화에 따른 굴절율의 변화에 따른 것이다. 유리기판위에 ($\lambda/4$) ZnSe-ThF₄ stack (λ : 파장)을 ZnSe 2λ spacer를 사이에 두고 deposit하면 514 nm (300°K)의 파장에서 transmission peak이 나타난다. 이 소자를 이용하여 제작, 시험된 system으로는 O-CLIP이 있다. O-CLIP은 cellular logic image processor를 광학적으로 구현한 것으로 이는 화상처리를 위한 병렬계산 방법의 하나이다. 영국 Heriot-Watt 대학에서 구성한 시스템^[30]^[31]은 그림 12에서 보듯이 입력 SLM (Spatial Light Modulator), processing unit (PLU: Programming Logic Unit), wiring unit (Cross-array 연결 Unit), threshold unit, memory unit 등으로 구성된다.

전자컴퓨터가 timing과 control 신호를 내며 입출력을 제어하므로 O-CLIP은 일종의 Co-processor가 된다. 네 개의 ZnSe BEAT 소자가 쓰였는데 두 개는 PLM에, 다른 두 개는 threshold와 memory unit에 쓰였다. PLD는 8 개의 Boolean logic 함수 가운데 어느 것으로도 program 될 수 있으며 여기에 컴퓨터에 의해 제어되는 7개의 Laser가 쓰였다. Serial bit을 인식하는 기능 및 ALU 기능 등이 검증되었다.

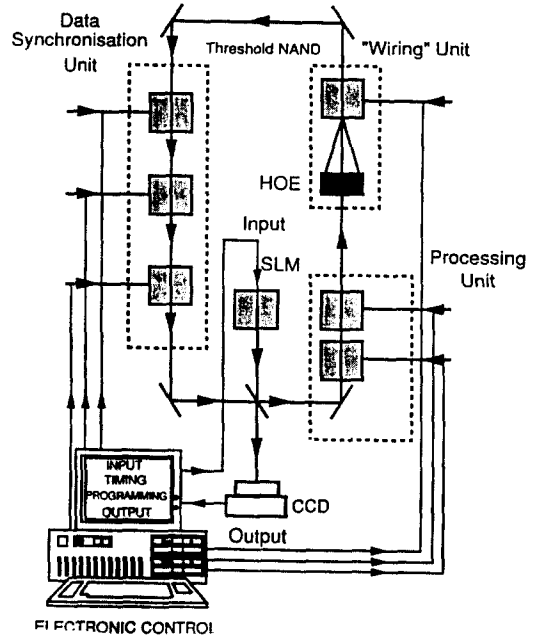


그림 12. O-CLIP 시스템 [30]

5. 전망 및 문제점

이상에서 광연결과 광계산을 위한 반도체소자들의 원리와 연구개발 현황에 대하여 기술하였다. 주지하는 바와 같이 silicon VLSI를 기초로 한 전자 시스템의 performance의 증가에 연결의 문제가 걸림돌이 되고있다. 이를 개선하기위한 광연결의 등장은 그의 bandwidth나 parallelism으로 보아 매우 자연적으로 보인다. 다만 경제성과 신뢰성이 그것이 광범위하게 사용될 시점을 결정할 뿐이다. 앞서 소개한 Si를 토대로한 광전자 방식이나 III-V족 화합물 반도체를 기초로한 OEIC가 적용분야에 맞추어 도입될 것으로 보인다.

광논리 회로는 이보다는 조금 다른 차원에서 보아야 할 것 같다. 상대적으로 전자적인 컴퓨팅 방식이 너무 강하다. Holography나 화상처리와 같은 신호처리 이외에 일반적인 digital computing에서 경쟁력을 가지려면 다음과 같은 면에서 소자들이 개선되어야 한다.

첫째로 앞서 보인 몇몇 3단자 광학 소자 (optical transistor)들이 좀더 개선되어야 한다. 특히 높은 이득을 위하여 더욱강한 비선형성을 가진 물질 및 소자구조가 필요하다. 이러한 비선형성이 일어나는 빛의 강도도 열 방출의 차원에서 중요하겠다. 또한 이들 소자들은 수개의 fan-in 및 fan-out을 처리할 수 있는 능력을 보유하여야 한다. 아울러 광학소자가 표면 및 길이에 민감한 것, Cas-

cadability, 사용과장과 관계되는 궁극적인 크기의 제한 등도 빼놓을 수 없는 문제들이다.

이러한 문제들에도 불구하고 광논리소자에 필요한 물질성장 기술과 공정처리 기술의 발전은 물질과 소자의 특성을 급격히 향상시키고 있다. 특히 최근 발표되고 있는 광전자 집적형의 소자들 (LED나 LD-HPT 집적, pnpn 집적형들)의 출현은 광계산의 앞날을 밝게하고 있다.

참 고 문 헌

- [1] see, for example, recent issues of IEEE Electron Device Letters.
- [2] T. Bell, "Optical Computing: a field influx," IEEE Spectrum, Aug 1986, p. 34.
- [3] Y. K. Jhee, Personal Communication
- [4] C. H. Henry et al., "Glass waveguides on Silicon for Hybrid Optical Packaging,"
- [5] J. D. Crow et al., "GaAs Laser Array Source Package," Opt. Lett.1, #1 July 1977, p. 40.
- [6] B. Hillerich and A. Geyer, "Self-Aligned Flatpack Fiber-Photodiode Coupling," Electron. Letters 24, #15, July 1988, p. 918.
- [7] M. Kawachi et al., "Guided-wave optical wavelength division multi/demultiplexer using high-silica channel waveguides," Electron. Lett. 21, 19 85, p. 314-315.
- [8] M. Koyanagi, H. Takata, H. Mori and J. Iba, "Design of 4-kbit×4 layer optically coupled Three-dimensional Common Memory for parallel Processor System," IEEE J. of Solid State Circuits, Vol. 25 No. 1, Feb. 1990, p. 109.
- M. Koyanagi et al., "Optically coupled 3-D Common memory," Optoelectronics, Vol. 3, No. 1 June 1988, p. 83-98, T. Hamaguchi et al., "Novel LSI/SOI wafer fabrication using device layer transfer technique," IEDM Tech, Dig., Dec 1985, p. 688.
- [9] M. Ettenberg et al., Conf Proc. 1989 SPIE Conf. Optical Interconnections in the Computer Environment, Boston, 1989.
- [10] H. K. Choi et al., IEEE Elect. Dev. Lett. Vol. 9, 1988, p. 512.
- [11] See, for example, Proceedings of 'InP and related Materials' International Conference.
- [12] C. Seabury, S. Kim, Y. Jhee et al, "High-Speed Signal Switching with a Monolithic Integrated pin/Amp/Switch on Indium Phosphide," IEEE Phot. Tech. Lett. Vol. 3, No. 2, Feb. 1991, p. 164.
- [13] M.Dagenais et al., "Application and challenges of OEIC Technology," IEEE J. Light. Tech. Vol. 8 No. 6, June 1990, p. 846.
- [14] J. D. Crow et al., IEEE Trans, Electron Devices, Vol. 36, 1989, p. 236, J. D. Crow "Optoelectronic Integrated Circuits for High Speed Computer networks," OFC Technical Digest, Houston, 1989, P 83, IEEE Spectrum, Jan. 1990, p. 37.
- [15] Optical Computing, ed. by R. Arrathoon, Marcel Dekker, 1990, p. 46.
- [16] A. Szöke et al, "Bistable Optical element and its applications," Appl. Phys. Lett. 15, 1969, p. 376.
- [17] H. Nishihara, M. Haruna and T. Suhara, Optical integrated Circuits, McGraw- Hill, 1989.
- [18] K. Matsuda et al., "Integration of 1024 InGaAsP/InP optoelectronic bistable Switches," IEEE Trans. on Elec. Dev., Vol. 37, No. 7, July 1990, p. 1630.
- K. Matsuda and J. Shibata, "Optical interconnections and optical digital computing based on the photonic parallel memory," IEEE Proceedings-J, Vol. 138, No. 2, Apr. 1991, p. 67.
- [19] X. An, G. Robinson et al., "Gated optical latch based on InGaAs/InP Light Amplifying Optical Switch," Technical Digest, OSA Optical Computing Conference, Salt Lake City, 1991.
- S. Feld et al., "Electrical and Optical feedback in an InGaAs/InP Light-Amplifying optical switch (LAOS)," IEEE Trans. Elec. Dev., Vol. 38, No. 11 Nov. 1991, p. 2452.
- [20] G.Taylor et al., "A New Double Heterostructure Optoelectronic Switching Device Using Molecular Beam Epitaxy," J. Appl. Phys., Vol. 59, 1986, p. 596.
- J. Simmons and G. Taylor, "Theory of Electron Conduction in the Double- Heterostructure Optoelectronics switch (DOES)," IEEE Trans. on Electron. Devices, Vol. ED-34, 1987, p. 973.
- [21] K. Kasahara et al., "Double Heterostructure Optoelectronic switch as a dynamic memory with low-power consumption," Appl. Phys. Lett., Vol. 52, No. 9, Feb. 1988, p. 679.
- Y. Tashiro et al., "Vertical to surface Transmission electrophotonic device with selectable output light channels," Appl. Phys. Lett., Vol. 54, No. 4, Jan. 1989, p. 329.
- T. Yamase et al., "Vertical to Surface Transmission Electro-Photonic Device (VSTEP) and Cas-

- cade Connective Optical Parallel Processing," Proc. Optical Computing in Japan, Nov. 1990, p. 175.
- K. Kurihara et al., "32×32 two-dimensional array of vertical to surface transmission electrophotonic device with a pnpn structure," IEEE Proc.-J, Vol. 138, No. 2, Apr. 1991, p. 161.
- [22] S. Kovacic et al., "Si/SiGe Digital Optoelectronic Switch," IEEE Elec. Dev. Lett., Vol. 12, No. 8, Aug., 1991, p. 439.
- [23] G. R. Olbright, Y. H. Lee et al., "Cascadable Laser logic devices : discrete integration of phototransistors with surface-emitting laser diodes," Electronics Letters, Vol. 27, No. 3, Jan. 1991, p. 216.
- [24] R. Bryan, G. Olbright and J. Cheng, "Cascadable surface-emitting Laser Logic: Demonstration of boolean logic," electronics Letters, Vol. 27, No. 11, May 1991, p. 893.
- [25] K. Kasahara, I. Ogura and Y. Yamanaka, "Progress in Arrays of Opto-Electronic Bistable Devices and sources," Technical Digest, OSA Optical Computing Conference, Salt Lake City, 1991, p.
- [26] R. Cooke, G. W. Taylor and P. Claisse, "A Graded Index, Single Quantum Well Bistable Laser," IEEE Photon. Tech. Lett., Vol. 2, No. 8, Aug. 1990, p. 537.
- [27] S. Lin et al., "GaAs-based Optoelectronic Neurons," Technical Digest, OSA Optical Computing Conf., Salt Lake City, 1991, p. 295.
- [28] K. Kyuam et al., "The first Demonstration of an optical learning chip," *ibid*, p. 291.
- [29] C. Amano, S. Matsuo and T. Kurokawa, "Novel photonic Switch arrays consisting of vertically integrated MQW reflection modulators and phototransistors : Exciton absorptive reflection switch," IEEE Photon. Tech. Lett., Vol. 3, No. 8, Aug. 1991, p. 736.
- [30] B. Wherrett et al., "Construction and tolerancing of an optical-CLIP," Proc. SPIE Digital Optical Computing II, Jan. 1990, Los Angeles 1215, p. 264 B. Wherrett, Talk given in SNU, 1991.
- [31] M. Derstine et al., "Free-space Digital Optical Systems," Photonics Spectra, Vol. 25, 5 May 1991, p. 139.