

알파 입자가 기억 소자의 SENSE AMP에 미치는 영향

The Effects of Alpha Particles on the Sense Amplifier in Memory Devices

李 成 圭* · 韓 民 九**
(Seong-Kyu Lee · Min-Koo Han)

Abstract - When alpha particles are incident into the substrate, we have calculated the advanced current caused by collecting charges as a function of time, the energy of alpha particle, and the carrier concentration of the substrate. Employing SPICE, we have compared two circuits of which one has dummy cell and another has dummy line instead of dummy cell, and both are connected to the bit line node including sense amplifier and cell within the memory device. From the numerical analysis, (it may be conjectured that) the smaller energy of alpha particle and the lower concentration of the substrate, the more possibility of misoperation due to alpha particles. It may be also found that the effects of alpha particle are substantially reduced in the circuit without dummy cell.

1. 서 론

메모리 소자들이 고집적화 되어감에 따라 MOSFET의 크기가 점점 감소하면서 소자의 신뢰도 측면이 큰 문제로 부각되고 있다. 소자의 영향을 미치는 대표적인 현상으로 hot carrier 및 알파입자에 의한 soft error가 있는데, hot carrier 문제는 LDD(Lightly Doped Drain)MOSFET 구조를 도입하여 감소시켜가고 있는데 반하여[1, 2], 알파입자에 의한 soft error 문제는 소자 크기의 감소에 따라 정보를 저장하는 cell capacitor의 정전용

량이 femto farad수준으로 되어감에 따라 더욱 심각한 현상으로 부각되고 있다.

1978년 미국의 INTEL사에서 메모리 소자의 soft error가 소자의 packing밀도에서 방출되는 알파입자에 의한 문제라는 것을 보고한 이래, 알파입자에 의해 생성된 EHP(electron-hole pair)를 수집하는 메카니즘이 drift와 diffusion이라는 개념에서 연구가 진행되었다.[3] 1980년대 초에 전하수집 과정중 electron-hole pair의 전하분리 과정에서 depletion영역의 전계가 확장되어서 drift에 의해 전하를 수집할 수 있는 유효 수집 영역이 늘어나는 “funnelling”현상을 규명하게 되었다[4, 5, 6].

Funnelling 개념의 도입에 따라서 알파 입자에 의해 발생하는 전류의 최대치가 증가되며, 유효전류 흐름시간이 감소된다고 보고되었다. 전류의 최

*正 會 員: 서울大 大學院 電氣工學科 博士課程

**正 會 員: 서울大 工大 電氣工學科 副教授 · 工博

接 受 日 字: 1991年 3月 12日

1次 修 正: 1991年 6月 21日

대치가 증가되면서 이론적으로 알파입자에 의한 영향이 증대될 수 있다.

알파 입자에 의한 메모리 소자의 신뢰도 문제는 정전용량이 작은 submicron소자에서 더욱 심각해지기 때문에 소자를 packing하기 전에 polyimide를 사용, overcoating함으로써 packing물질로부터 나오는 알파입자의 영향을 감소 시키기는 하였으나, 아직도 공정 과정에서 함유된 불순물 및 coating물질인 polyimide에서 알파입자가 발생되고 있다. [9]

본 논문에서는 알파입자에 의해 발생한 전류를 전류원으로, 두 가지의 sense amp와 cell이 포함된 등가회로의 bit line node에 이 전류원을 연결시키고 정보를 읽어들일 때 전류가 흐르게 하여 error의 발생 여부를 회로 simulation program인 SPICE를 사용함으로써 알아보았다.

알파입자에 의한 전류계산은 $n^+ - p$ junction의 depletion 영역에 생성된 초기 carrier 중, hole들이 이 영역의 전계에 의해 움직임으로써 발생하는 반대 방향의 전계를 수식화 하였으며, 알파입자의 track내에 발생된 전자들을 수집하는 과정을 수치적으로 해석하였다. 수치해석 과정 중 알파입자의 입자거리(range)에 따른 ion밀도의 다항식을 대입함으로써 C.Hu의 전류 모델에 비해 개선된 전류값을 구하였다.

알파입자가 MOSFET에 미치는 영향에 대한 연구가 수행되어 있으나, 주변회로에 미치는 연구는 거의 보고된 바가 없다. [11] 따라서 본 논문에서는 알파입자가 sense amp에 미치는 영향이 어떤가를 알아보았고, 또한 알파입자의 에너지와 기판농도에 따른 영향에 대해서도 연구하였다.

2. 알파 입자의 특성 및 전하 수집 메카니즘

soft error를 발생시키는 알파입자는 IC packing 물질 및 silicon die에 포함된 U , T_r 과 같은 방사성 물질들이 그 근원이다. 알파입자의 에너지 범위는 $0\sim 9\text{MeV}$ 이며, 이 에너지에 따라 파고들어 간 깊이가 다르다. [9]

알파입자가 silicon기판에 침투될 때 그 track은 직선이며, 이 track을 따라 수많은 electron-hole pair(EHP)들이 생성된다. 특정 에너지를 갖고 있는 알파입자가 생성하는 총 EHP의 수는 항상 일정하지만 ionizing density는 range에 따라 변한다. (그림 1) 그 이유는 알파입자의 track에 생성되는 electron-hole pair density는 입자속도의 함수이기 때문이다. track 끝으로 갈수록 알파입자

의 에너지가 줄어들고, 따라서 속도가 감소하며 이것은 주위 물질과 반응하는 시간을 늘려 에너지 손실량이 커지게 되며 결국 ionizing density가 증가하게 되는 것이다.

알파입자에 의해 silicon 기판 내에 생성된 ion pair들은 이들의 생성 당시 농도와 기판농도의 차이에 의해 diffusion으로 이들 중 electron들의 일부가 수집되며, $n^+ - p$ junction의 depletion 영역에 존재하는 전계에 의해 electron들과 hole들이 분리되어 원래의 전계방향과 반대방향으로 전계가 형성됨에 따라 전계가 감소한다. 이것을 보상하기 위해 동전위면이 기판쪽으로 밀려내려가 potential 구부러짐이 일어나고, 따라서 그림 2와 같이 실제 depletion 영역이 증대되는 funnelling 현상이 발생한다. funnelling에 의해 electron-hole pair 중에서 대부분의 electron들은 node쪽으로 drift되어 매우 짧은 시간에 수집되어 진다.

3. 전류 model

알파입자에 의해 생성된 전하들이 전하수집 메카니즘에 따라 일정 node로 모여짐으로써 흐르는 전류는 funnelling 질이에 따라 다른 값을 갖게 된다.

본 논문에서는 알파입자가 depletion 영역에 닿았을 때 발생한 hole들을 depletion 영역 내부의 전계가 밀어냄으로써 유기되는 전계에 의해 모여지는 전자들의 움직임을 수식적으로 해석하여, 시간의 함수인 depletion 영역의 넓이에 대한 미분방정식을 얻었다.

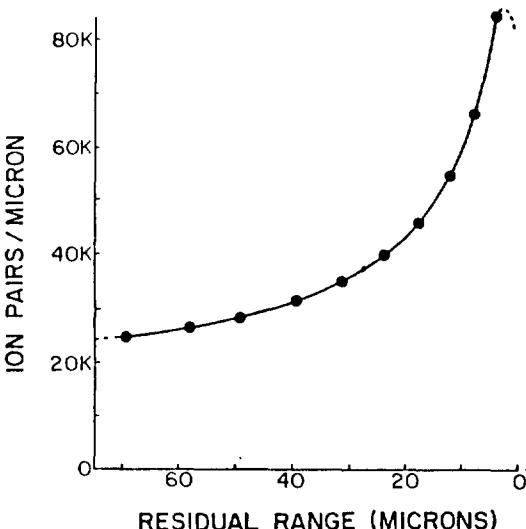


그림 1 Silicon에서의 알파입자의 ionization

Fig. 1 Specific ionization for alpha particles in silicon

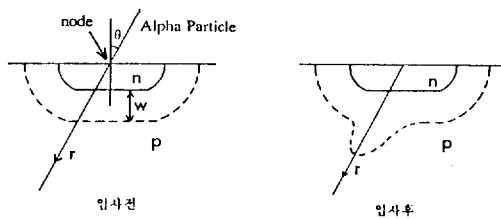


그림 2 알파입자의 입사전과 입사후의 depletion 영역의 형태

Fig. 2 A depletion region before and after an alpha strike

알파입자가 $p-n$ junction 또한 field-induced junction에 입사됐을 경우 depletion 영역의 전계에 의해 기판쪽으로 hole 전류 $I_p(t)$ 를 흐르게 한다.

$$E(r, t) = \frac{I_p(t)}{q\mu_p n^*(r)} \quad (1)$$

여기서 $n^*(r)$ 은 그림1을 3차 다항식으로 curve fitting하여 얻은 column안의 range에 따른 hole density를 나타낸 수식이다. 이 수식은 C. Hu모델 [10]의 개선을 위해 도입한 것으로 아래와 같다.

$$n^*(r) = A_1 r^3 + B_1 r^2 + C_1 r + D_1 \quad (\text{ionpairs/cm}^3) \quad (2)$$

r : range

$$A_1 = -0.5247 \times 10^{16}, B_1 = 7.12026 \times 10^{13}$$

$$C_1 = -3.4025 \times 10^{11}, D_1 = 8.7474 \times 10^8$$

이 전계가 substrate에 발생한 전자들을 depletion 영역으로 끌어당기게 된다. 이때의 전자들의 drift velocity, $v(r, t)$ 는

$$v(r, t) = -\frac{dr(t)}{dt} = \mu_n E(r, t) = \frac{\mu_n I_p(t)}{\mu_p q n^*(r)} \quad (3)$$

이 된다. $t=0$ 에서 $r=R$ 이라면 다음과 같이 되어진다.

$$-\int_R^r n^*(r) dr = \frac{\mu_n}{\mu_p q} \int_0^t I_p(t) dt \quad (4)$$

여기에서는 R 은 depletion 영역 밖에서 발생한 전자들 중에서, funnelling 시간 t_f 에서 $r=0$ (depletion region edge)에 도달 가능한 최대거리를 나타낸다.

Depletion 영역에 더 이상의 hole이 없을 경우 drift process는 끝이난다. 위식에서 적분항은 알파입자의 입사에 의해 발생된 depletion 영역내의 hole들의 전하량이다.

$$\int_0^t I_p(t) dt = q \int_{l-W/\cos\theta}^l n^*(r) dr \quad (5)$$

l : track length

W : depletion regin width

θ : 입사각도(표면에 대해 수직일 때 0°)

drift에 의해 모여진 전자들에 대해, 이 시점에서 $r(t)$ 는 “0”이 된다. 알파입자가 수직입사 했을 경우에 대해 생각을 하면 $\cos\theta=1$ 이 되므로 아래와 같아진다.

$$A_2 R^4 + B_2 R^3 + C_2 R^2 + D_2 R + E_2 = 0 \quad (6)$$

여기에서,

$$A_2 = A_1/4, B_2 = B_1/3, C_2 = C_1/2, D_2 = D_1,$$

$$E_2 = \frac{\mu_n}{\mu_p} [A_2 W^4 - (4A_2 l + B_2) W^3$$

$$+ (6A_2 l^2 + 3B_2 l + C_2) W^2$$

$$- (4A_2 l^3 + 3B_2 l^2 + 2C_2 l + D_2) W] = 0$$

위 식으로부터 얻어진 R 은 depletion 영역 edge로 부터 늘어난 부분의 길이를 나타내므로, drift process 가 일어나는 유효길이, 즉 funnel length는 $W+R$ 이 된다. 이 funnelling 길이는 수집되는 전하량에 절대적인 영향을 주게된다.

C. Hu의 모델에서 funnelling 길이는 $(\mu_n/\mu_p)(W/\cos\theta)$ 로 표현되어 $N_a^{-1/2}$ (N_a : 기판농도)에 비례함을 보였다. [10] 그러나 본 모델에서 얻을 수 있는 funnelling 길이는 반드시 $N_a^{-1/2}$ 에 비례하지 않음을 알 수 있다.

알파입자가 침투한 후 quasi-neutral 영역에서의 전압강하는 전류에다, 전자와 hole들의 track에 의해 주어지는 전기적 저항과 기판내의 track 끝부분으로부터 발생하는 spreading 저항의 합에 기인한다. 이외에 알파입자에 의한 전류를 제한하는 다른 메커니즘은 없으므로, 인간 전압 V 와 전위장벽 V_b 가 quasi-neutral 영역으로 감소할 때까지 전류는 계속 증가한다. 알파입자가 기판내로 입사했을 순간의 column의 conductance를 표시하면 다음과 같다.

$$G = \left[\frac{l}{q(\mu_n + \mu_p) \bar{n}^*} + \frac{1}{q(2\pi n^* \mu_p (\mu_n + \mu_p) N_a)^{1/2}} \right]^{-1} \quad (7)$$

$$\bar{n}^* = \frac{1}{l} \int_0^l n^*(r) dr$$

\bar{n}^* : 알파입자의 track에 따른 평균 ionizing density

l : junction 아래의 알파입자의 track 길이

n^*_{ρ} : 초기 발생 hole의 밀도 (cm^{-1})

N_a : 기판농도 (cm^{-1})

[...]의 첫째항 : column의 전기적 저항

[...]의 둘째항 : spreading 저항

시간이 흐르고 hole들이 기판으로 움직이는 depletion 영역의 넓이는 커진다. depletion 영역을 통한 전압강하는 $\approx qN_a W^2/2\epsilon_s$ 이므로 quasi-neutral 영역에서의 전압강하는 다음과 같다.

$$V_{qn}(t) = V + V_{bi} - qN_a W^2(t)/2\epsilon_s \quad (8)$$

식 (7)에서 conductance G 는 시간에 무관하므로

$$I(t) = V_{qn}(t)G \quad (9)$$

가 된다. 식 (8)에서

$$q \int_{l-W(t)}^l n^*(r) dr = \int_0^t I_p(t) dt = \frac{\mu_n + \mu_p}{\mu_p} \int_0^t I(t) dt \quad (10)$$

이 되고, 그러므로

$$\int_{l-W(t)}^l n^*(r) dr - \frac{\mu_p}{q(\mu_n + \mu_p)} \int_0^t I(t) dt = 0 \quad (11)$$

이 되고, 위 식을 t 에 대해 미분을 하면 다음 식을 얻는다.

$$[A_3 W^3(t) + B_3 W^2(t) + C_3 W(t) + C_3] \\ \frac{dW(t)}{dt} - \frac{\mu_p}{q(\mu_n + \mu_p)} I(t) = 0 \quad (12)$$

$$A_3 = -A_1, \quad B_3 = 3A_1 l + B_1$$

$$C_3 = -(3A_1 l^2 + 2B_1 l + C_1)$$

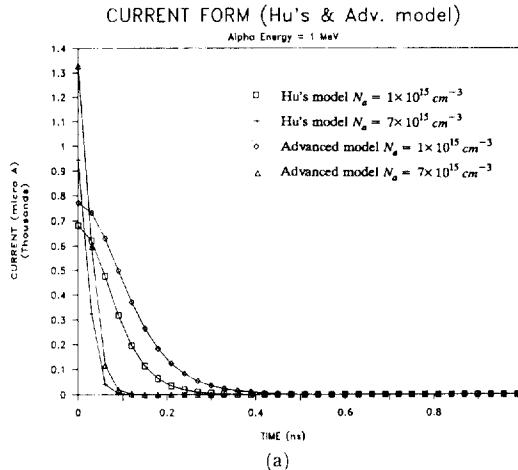
$$D_3 = A_1 l^3 + B_1 l^2 + C_1 l + D_1$$

식 (12)에 식 (9)를 대입하여 다음의 미분방정식을 얻는다.

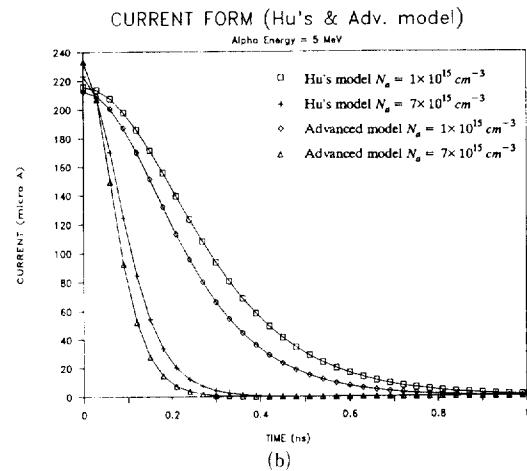
$$\frac{dW(t)}{dt} = \frac{\mu_p G / q(\mu_n + \mu_p) [V + V_{bi} - qN_a W^2(t)/2\epsilon_s]}{A_3 W^3(t) + B_3 W^2(t) + C_3 W(t) + D_3} \quad (13)$$

식 (13)을 Runge-Kutta 방법을 이용하여 시간에 따른 depletion 영역의 값을 얻고, 식 (8)과 식 (11)을 이용하여 시간에 따른 전류값을 얻는다.

이와 같은 방식과 C.Hu의 방식을 비교하면, C.Hu의 모델에서는 column shaped 영역에 머물러 있던 hole의 밀도를 $4 \times 10^{18} \text{ cm}^{-1}$ (알파입자 에너지가 4.8MeV에 대해)로 놓아 한가지 에너지에 관하여 수식을 간단히 표현하였다. 그러나 column 내의 ion 밀도는 그림 1의 그래프에서 볼수 있듯이 range에 따라 변화하므로 그 값을 일정하게 놓는다는 것은 디소 무리가 있고, 이와 같은 방식은



(a)



(b)

그림 3 알파입자에 의한 전류(C.Hu의 모델과의 비교)

(a) $E_\alpha = 1 \text{ MeV}$

(b) $E_\alpha = 5 \text{ MeV}$

Fig. 3 Current induced by alpha particle (comparison with C.Hu's model)

(a) $E_\alpha = 1 \text{ MeV}$

(b) $E_\alpha = 5 \text{ MeV}$

여러 에너지를 갖는 알파입자에 대해 적용시킬 수 없다. 따라서 본 논문에서는 그림 1의 그래프를 식 (2)와 같이 3차 다항식으로 표현하여, 유도과정에 대입시킴으로써 정확한 전류값과 각 에너지에 대한 값을 그림 3과 같이 얻을 수 있었다.

4. simulation

알파입자에 의해 발생하는 시간에 따른 전류치

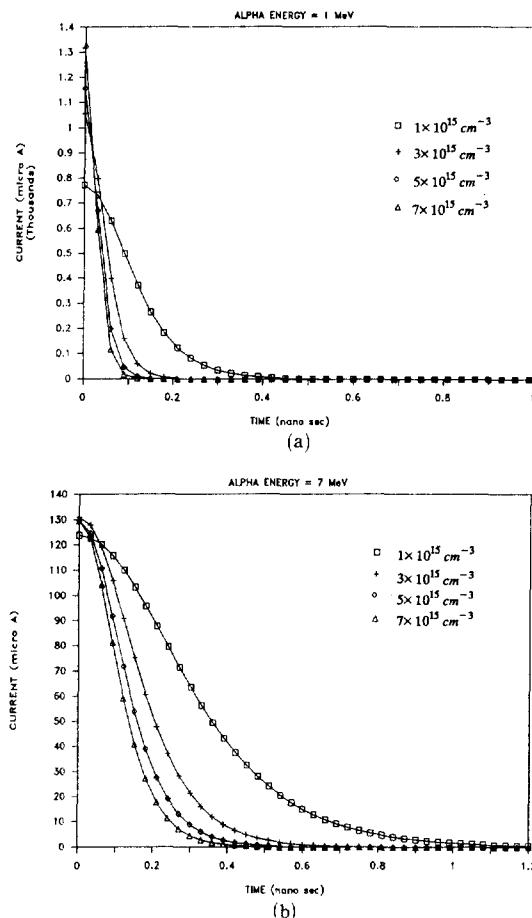


그림 4 알파입자에 의해 발생하는 전류파형

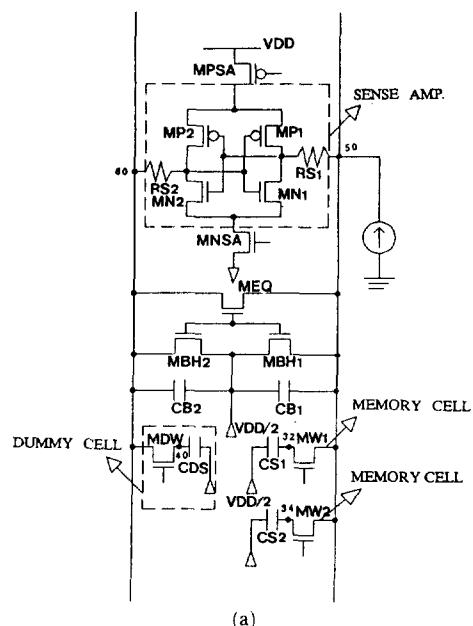
- (a) $E_a=1\text{MeV}$
- (b) $E_a=7\text{MeV}$

Fig. 4 Current induced by alpha particles

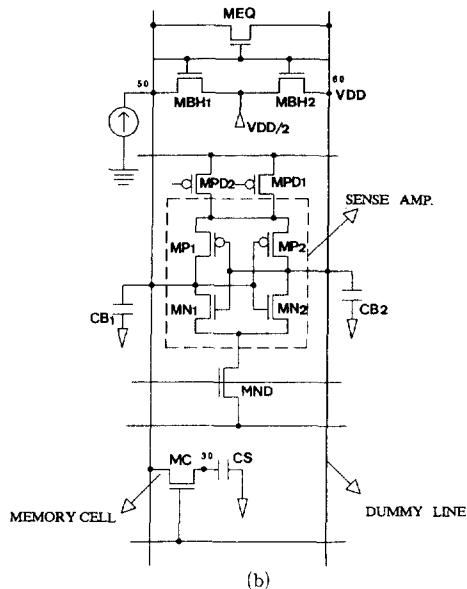
- (a) $E_a=1\text{MeV}$
- (b) $E_a=1\text{MeV}$

를, 알파입자의 에너지를 1, 3, 5, 7MeV로 변화시키고 동시에 기판농도를 1×10^{15} , 3×10^{15} , 5×10^{15} , $7 \times 10^{15} \text{ cm}^{-3}$ 으로 변화시켜, DRAM회로중에 sense amplifier의 bit line에 알파입자가 소자 표면에 대해 90° 로 입사한 경우에 대해서 전류파형을 얻었다.

그림 4의 파형에서 보면 기판농도가 커질수록 알파입자에 의해 발생하는 전류가 빠른 시간내에 흐르는 것을 알 수 있는데 이 현상은 funnel length가 기판 농도에 따라 변화하고, 생성된 ion-pair의 밀도가 기판농도에 비해 차이가 심하게 나지 않아 diffusion에 의한 전자의 이동 또한 많지 않으므로 전류가 빠른 시간안에 흐르게 됨을



(a)



(b)

그림 5 입력 등가 회로(sense amplifier와 cell)

- (a) Dummy cell이 있는 경우
- (b) Dummy cell이 없는 경우 (Dummy line있음)

Fig. 5 Input equivalent circuits(sense amplifier & cell)

- (a) with dummy cell
- (b) without dummy cell (with dummy line)

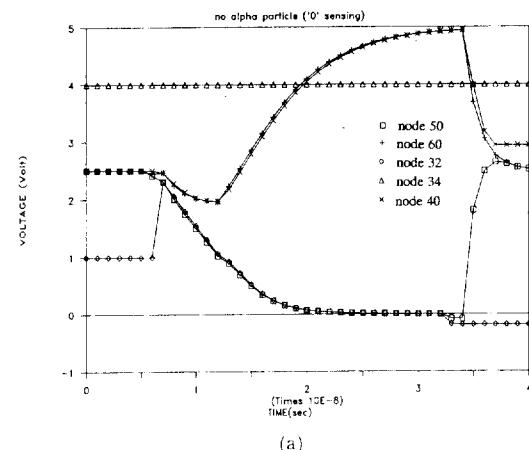
보이고 있다. 그리고 알파입자의 track 끝단이 상대적으로 많음을 알 수 있고, 알파입자의 에너지가 작을수록 track의 길이가 짧으므로 funnel length내에 발생하는 ion-pair가 알파입자 에너지가 큰 경우보다 많다. 따라서 알파입자의 에너지가 작을수록 drift에 의한 전자의 이동이 에너지가 큰 경우보다 많아 전류의 peak치는 커지지만 diffusion에 의한 전자의 이동이 적으로 빠른 시간내에 전류가 흐르게 됨을 알 수 있다.

본 연구에서는 simulation package로 SPICE를 사용하였는데, 이에 사용된 등가회로로는 dummy cell이 있는 회로와 dummy cell이 없고 dummy line(bit line)을 이용한 회로인데 이 두 가지의 등가회로는 그림 5에 보였다.

5. 결과 및 검토

그림 4에 보인 전류파형을 알파입자에 의한 전류원으로 하여 그림 5에 보인 두 가지 등가회로의 bit line node인 node 50과 node 60에 각각 연결시킴으로써 각각의 경우에 대해 simulation을 수행하였다. 알파입자가 입사된 시간은 정보를 읽어내기 바로 전인 5ns에 입사되었다고 가정하고 이 시간부터 각 경우의 알파입자에 의한 전류를 흐르게 함으로써 다음과 같은 시간에 따른 각 node의 전류변화 graph를 얻었다.

아래의 그림 6(a)는 dummy cell이 있어, memory cell에 정보를 읽어들여 dummy cell의 전위와 비교하여 그 비교치를 종폭함으로써 read와 refresh를 동시에 수행하는 그림 5의 등가회로가 알파입자에 의한 perturbation이 없을 때 “0”을 읽



은 경우의 시간에 따른 전압의 변화 graph이고, 그림 6의 (b)와 (c)에 보인 graph는 이 회로의 sense amplifier에서 정보 “0”을 읽을 때 node 50에 알파입자에 의한 전류원을 연결시킨 상태에서 simulation을 하여 얻은 결과인데, error가 발생한 경우와 발생하지 않은 경우를 보고 있다.

또한, 그림 7의 (a)는 dummy cell이 없고 bit line(dummy line)의 전위와 memory cell의 전위를 비교하고 그 차이를 비교하여 정보의 read와 refresh를 수행하는 그림 5의 (b)의 등가회로가 알

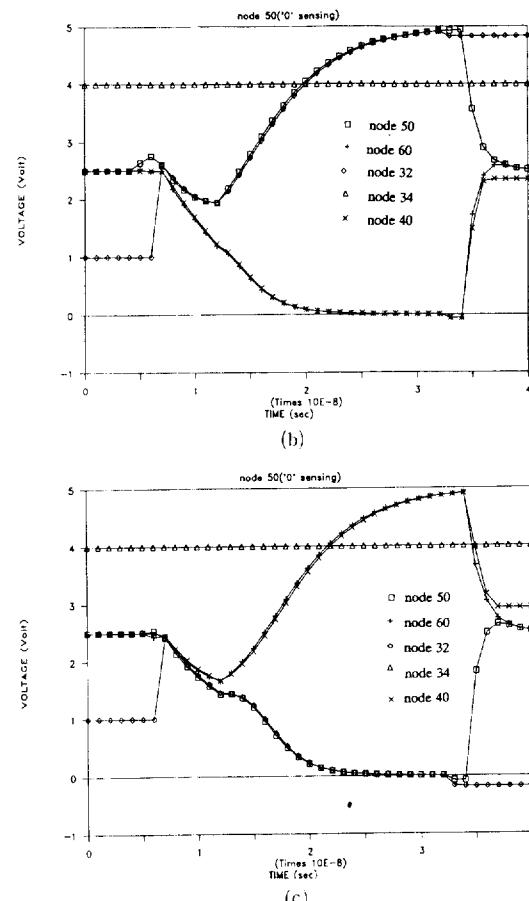


그림 6 각 node의 전압 변화 graph(dummy cell를 포함한 회로, 정보 “0”을 읽을 경우)
 (a) 알파입자가 입사되지 않았을 경우
 (b) Error가 발생한 경우
 (c) Error가 발생하지 않은 경우

Fig. 6 Votage variation graphs of each node (with dummy cell, read “0”)
 (a) no alpha hits
 (b) generating soft error
 (c) no soft error

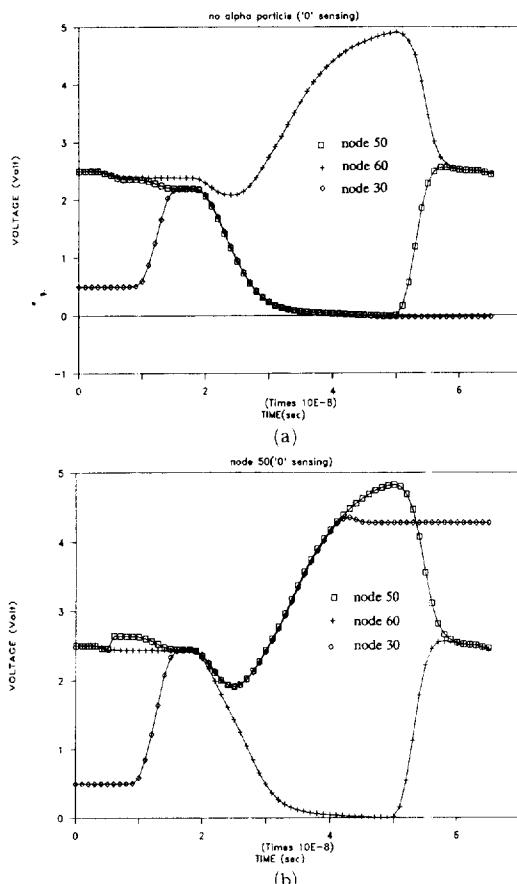
표 1 알파입자의 에너지와 기판농도에 따른 error 발생 경향

Table 1 The trend of error generation as a function of the energy of alpha particle and the carrier concentration of the substrate

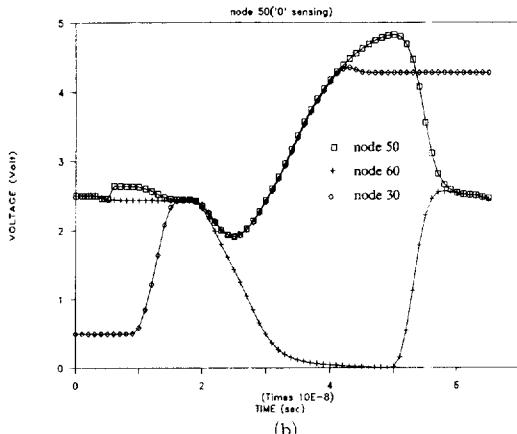
		N_a	With Dummy Cell				Without Dummy Cell			
			1	3	5	7	1	3	5	7
READ "0"	1	F	F	F	F	F	F	F	F	
	3	F	T	T	T	F	T	T	T	
	5	F	T	T	T	T	T	T	T	
	7	T	T	T	T	T	T	T	T	
READ "1"	1	F	F	F	F	F	F	F	F	
	3	F	F	T	T	T	T	T	T	
	5	F	T	T	T	T	T	T	T	
	7	T	T	T	T	T	T	T	T	

(주) F는 error가 발생한 경우, T는 error가 발생하지 않은 경우임

파입자의 방해없이 정보 "0"을 읽을 때, 시간에 따른 각 node의 전압변화 graph이다. 그리고 그림 7의 (b)와 (c)는 이 회로에서 정보 "0"을 읽을 때 node 50에 알파입자에 의한 천류원을 연결시켜



(a)



(b)

simulation을 수행한 결과이다.

본 simulation에서는 알파입자의 에너지와 기판농도의 값을 변화시켜며 계산을 하였는 바 각자의 경우에 따른 결과는 표 1에 보였다. 위의 표에 따르면 알파입자의 에너지가 일정하고 소자의 기판농도가 일정할 경우 알파입자의 에너지가 적을수록 발생한 ion-pair의 대부분이 수집됨으로써

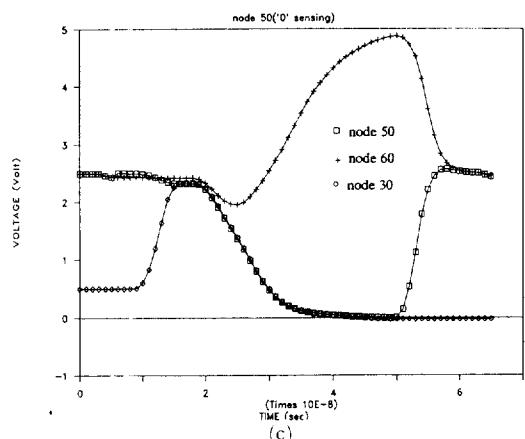


그림 7 각 node의 전압 변화 graph(dummy cell를 포함하지 않은 회로, 정보 "0"을 읽을 경우)

- (a) 알파입자가 입사되지 않았을 경우
- (b) Error가 발생한 경우
- (c) Error가 발생하지 않은 경우

Fig. 7 Votage variation graphs of each node (without dummy cell, read "0")

- (a) no alpha hits
- (b) generating soft error
- (c) no soft error

error 발생의 가능성성이 크다는 것을 알 수 있다. 또한, dummy cell이 없는 sense amp의 경우가 dummy cell이 있는 경우에 비해 알파입자에 의한 error 발생이 적음을 알 수 있었다.

본 논문에서는 알파입자가 bit line에 입사된 경우만을 고려하였다. cell의 경우에는 BSE(Buried Storage Electrode)와 같은 형태를 고려하여 알파입자에 의한 영향력을 무시할 수 있다고 생각되어 simulation 대상에서 제외하였다.

6. 결 론

본 논문에서는 SPICE를 이용한 회로 simulation을 통해서 알파입자의 에너지와 silicon 기판의 농도가 soft error에 미치는 영향을 밝히고, dummy cell이 없고 dummy line이 그 역할을 대신하는 경우의 두 가지 등가회로에 대한 simulation 결과를 비교하여 sense amplifier와 cell을 포함한 회로 설계에 있어 알파입자에 의한 영향력을 감소시킬 수 있는 자료를 제시하였다.

Simulation으로 얻어진 바에 의하면, 알파입자의 에너지에 따라 funnel 길이가 변하여 전류원의 최대치가 달라지므로 error의 발생 여부가 결정됨을 알 수 있다. simulation 결과를 보면 알파입자의 에너지가 1MeV 일 때는 error 발생의 가능성이 큼을 알 수 있는데 알파입자의 발생빈도는 4~5 MeV의 에너지를 갖는 알파입자의 경우가 최대이므로 1MeV의 알파입자에 의한 영향은 크지 않음을 알 수 있다.

그리고, 기판농도의 변화에 따른 알파입자의 영향은 기판농도가 커질수록 funnel 길이가 짧아지므로 수집되는 전하량이 줄어들어 error 발생의 가능성성이 적어짐을 알 수 있으며, Dummy cell이 있을 경우와 없을 경우의 두 가지 회로를 simulation한 결과를 보면 dummy cell 대신에 dummy line을 사용한 회로가 알파입자의 영향을 적게 받음을 알 수 있다.

본 논문에서 제시한 알파입자에 의한 전류원은 알파입자의 track 내에 생성된 carrier의 밀도를 range에 따라 변화 시킴으로써, 수치해석을 통해 전류값을 정확하게 구하였다.

참 고 문 헌

- [1] Hsu.F.C and Chiu. K.Y. "Evaluation of LDD MOSFET's based on Hot-Electron Induced Degradation." IEEE Electron Device Lett.,

Vol. EDL-5, No. 5, May 1984, pp. 162~165.

- [2] Seiki Ogura, Paul J. Tsang, William W. Walker, Dale L. Critchlow, and Joseph F. Shepard. "Design and Characteristics of the Lightly Doped Drain-Source(LDD) Insulated Gate Field-Effect Transistor." IEEE Trans. on Electron Devices, Vol. ED-27, No. 8, August 1980, pp. 1359~1369.
- [3] Kirkpatrick. S., "Modeling diffusion and collection of charge from ionizing radiation in silicon devices." IEEE Trans., 1979, ED-26, (11), pp. 1742~1745.
- [4] Hsieh. C.M., Murley. P.C., and O'Brien. R.R. "Dynamics of charge collection from alpha particle tracks in integrated circuits." Proc. 19th International Reliability Physics Symposium., Orlando, FL, USA, April 1981, pp. 38~42.
- [5] Hsieh. C.M., Murley. P.C., and O'Brien. R.R. "A field funnelling effect on the collection of alpha particle generated carriers in silicon devices." IEEE Electron Device Lett., 1981, EDL-2, (4), pp. 103~105.
- [6] McLean. F.B., and Oldham. T.R. "Charge funnelling in *n*-and *p*-type silicon substrates." IEEE Trans., 1982, NS-29, (6), pp. 2018~2023.
- [7] Yaney. D.S., Nelson. J.T., and Vanskike. L.L. "Alpha particle tracks in silicon and their effect on dynamic MOS RAM reliability." IEEE Trans. on Electron Devices, Vol. ED-26, No. 1, January 1979, pp. 10~16.
- [8] Timothy C. May, and Murry H. Woods "Alpha-particle-Induced Soft Errors in Dynamic Memories." IEEE Trans. on Electron Devices, Vol. ED-26, No. 1, January 1979, pp. 2~9.
- [9] Carter. P.M., and Wilkins. B.R. "Alpha particle induces soft errors in NMOS RAMs : a review." IEE Proc., Vol. 134, No. 1, Feb. 1987.
- [10] Hu. C. "Alpha particle induced field and enhanced collection." IEEE Electron Device Lett., Vol. EDL-3, Jan. 1982, pp. 31~34.
- [11] McPartland. R.J., Nelson. J.t., and Huber. W. R. "Alpha particle induced soft errors and 64

- K DRAM design interaction." Proc. of the 18 th International Reliability Physics Symposium, Las Vegas, NV, USA, April 1980, pp. 261~267.
- [12] Messenger. G.C. "Collection of charge from junction nodes from ion tracks." IEEE Trans. on Nuclear Science, Vol. NS-29, No. 6, December 1982, pp. 2024~2031
- [13] Cater. P.M., and Wilkins. B.R. "Alpha particle induced failure modes in dynamic RAMs." Electron Lett., 1985, 21, No. 1, pp. 38~39.
- [14] Sakamoto. M., Katho. T., Abiko. H., Shimizu. T., Miksohiba. H., Hokari. Y., Hamano. K., and Kobayashi. K., "Buried Storage Electrode (BSE) cell for Mega bit DRAMs." Proc. of the 18th International Reliability Physics Symposium, Las Vegas, NY, USA, Dec, 1985, pp. 170~713.
- [15] E. Takeda, K. Takeuchi, E. Yamasaki, K. Ohshima, and K. Itoh, "The Scaling Law of Alpha-Particle Induced Soft Errors For VLSI'S." IEDM 86, 1986, pp. 542~545