

# CGIC의 디지털 구조 및 잡음특성

## (Digital Configuration and Noise Characteristic of CGIC)

朴 鍾 演\*, 李 敏 昊\*\*

(Chong Yeun Park and Min Ho Lee)

### 要 約

포트 콘덕턴스가 서로 독립적인 CGIC의 디지털 구조를 APF를 이용하여 네 종류로 구분하여 실현하였다. 포트 콘덕턴스에 의해서 결정되는 곱셈계수의 양자화 과정에서 발생하는 출력잡음식을 유도하여 해석함으로써 각각의 성능을 비교하여 적용방법을 설명하였다.

### Abstract

Making use of APF (All Pass Filter), four kinds of digital CGIC (Current-conversion Generalized Immittance Converter) configurations have been realized, which have independent port conductances respectively. By according to hardware requirements and quantization noises generated at CGIC outputs due to the roundoff of the multiplier, thier performances have been compared with one another and their application method is illustrated.

### I. 서 론

GIC (generalized immittance converter)<sup>[1]</sup>는 VGIC (voltage-conversion GIC)<sup>[2]</sup>와 CGIC (current-conversion GIC)<sup>[3]</sup>로 구분된다. 그런데 VGIC의 디지털 실현 방법은 밝혀져 있지 않으며 CGIC의 디지털 구조 및 응용방법<sup>[4,5]</sup>은 WDF (wave digital filter)의 이론<sup>[6]</sup>에 의해 개발되었다. 그러나 기존의 CGIC의 WDF 구조는 포트 1과 포트 2의 콘덕턴스가 서로 종속적인 경우에 국한되어 있다.<sup>[1,4,5]</sup>

따라서 본 연구에서는 디지털 APF<sup>[7,8,9]</sup>를 이용하여 포트의 콘덕턴스가 서로 독립적인 디지털 CGIC의 구조를 네 종류로 구분하여 밝혔다. 또한 각각의 디지털 CGIC가 갖는 곱셈계수의 양자화 과정에서

발생되는 출력측 잡음식을 유도하여 해석함으로써 각 구조의 성능을 평가하였고 간단한 적용방법을 설명하였다.

### II. 독립포트를 갖는 CGIC의 디지털 구조

CGIC는 그림 1<sup>[1,4]</sup>과 같이 표현되며 여기서 포트 ① 및 ②의 입사파와 반대파 전압은 각각  $A_1, A_2, B_1, B_2$ , 전압 및 전류는 각각  $V_1, I_1, V_2, I_2$ , 콘덕턴스는  $G_1, G_2$ 이며  $h(s)$ 는 어드미턴스 변환함수이다.

여기서 CGIC는  $h(s) = s$ 일때로써

$$\begin{aligned} V_1 &= V_2 \\ I_1 &= -s \cdot I_2 \end{aligned} \tag{1}$$

이 성립하며 WDF의 k-포트에 관하여

$$\begin{aligned} A_k &= V_k + I_k / G_k \\ B_k &= V_k - I_k / G_k \end{aligned} \tag{2}$$

여기서 쌍선형 변환 방법을 이용하고 표본화 시간

\*正會員, \*\*準會員, 江原大學校 電氣工學科 (Dept. of Electrical Eng., Kangweon Nat'l Univ.)  
接受日字: 1990年 7月 3日

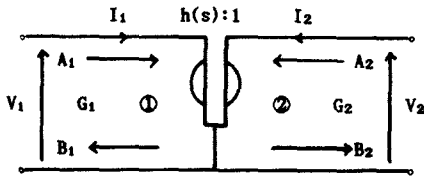


그림 1. CGIC의 기호  
Fig. 1. Notation of CGIC.

을 T라고 하면, 식(1), (2)로부터 식(3), (4)를 얻을 수 있다.

$$\begin{aligned} B_1 &= A_2 + (A_1 - A_2) \cdot F(z) \\ B_2 &= A_1 + (A_1 - A_2) \cdot F(z) \end{aligned} \quad (3)$$

단,

$$F(z) = \frac{(G_1 - (2/T) \cdot G_2) / (G_1 + (2/T) \cdot G_2) + z^{-1}}{1 + (G_1 - (2/T) \cdot G_2) \cdot z^{-1} / (G_1 + (2/T) \cdot G_2)} \quad (4)$$

따라서 식(3)에 의해서 실현한 CGIC의 디지털 구조는 그림 2와 같다.

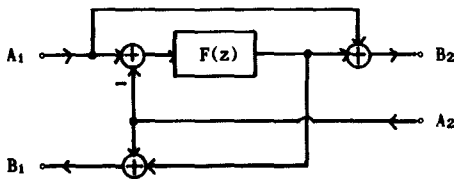


그림 2. CGIC의 디지털 구조  
Fig. 2. Digital configuration of CGIC.

그런데 식(4)는 다음과 같다.

$$F(z) = \frac{m + z^{-1}}{1 + m \cdot z^{-1}} \quad (5)$$

단,

$$m = \frac{G_1 - (2/T) \cdot G_2}{G_1 + (2/T) \cdot G_2} \quad (6)$$

여기서 기존의 CGIC에 관한 연구<sup>1,4,5)</sup>는 식(5)에서 \$m=0\$, 즉 \$G\_1=2 \cdot G\_2/T\$인 경우로써 서로 종속적인 포트 콘덕턴스를 가정하였다. 물론 이러한 가정을 통하여 CGIC의 디지털 구조는 대단히 단순하게 실현된다. 그러나 이것은 CGIC 전후에 연결되는 시스

템이 독립된 포트 콘덕턴스를 갖는 CGIC를 필요로 할 경우에는 적용할 수 없다.

따라서 본 연구에서는 식(5)에서 \$m \neq 0\$인 경우, 즉 식(6)의 \$G\_1\$과 \$G\_2\$가 서로 독립적인 경우를 연구 대상으로 한다. 식(5)의 \$F(z)\$는 APF에 의해서 실현 가능하며 B. Liu<sup>6)</sup>와 S. K. Mitra<sup>7,8)</sup>에 의해서 APF의 서로 다른 구조가 밝혀졌다. 이러한 APF의 구조 가운데 하드웨어 구성이 용이한 네 종류를 그림 2의 \$F(z)\$ 대신 활용할 경우, 그 구조는 각각 그림 3과 같다. 여기서 그림 3(a), (b), (c), (d)를 각각 CGIC-A, B, C, D로 부르기로 한다.

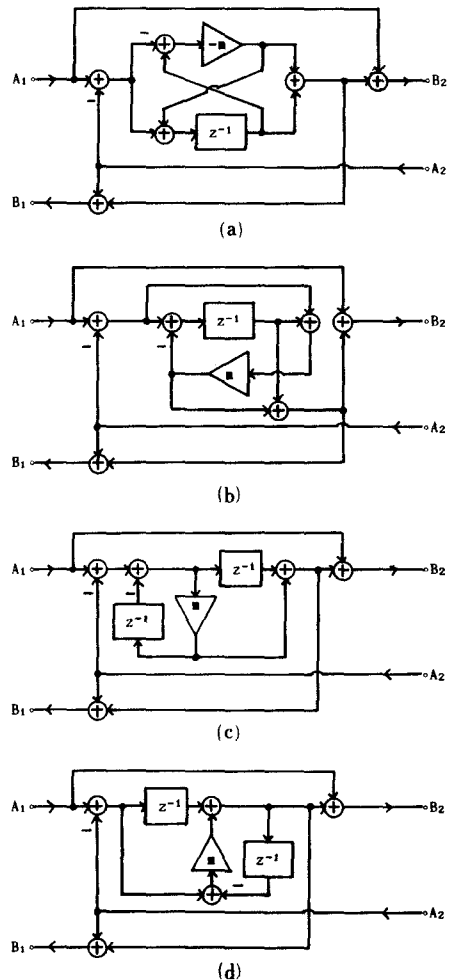


그림 3. 독립포트를 갖는 CGIC의 디지털 구조  
(a) CGIC-A (b) CGIC-B  
(c) CGIC-C (d) CGIC-D

Fig. 3. Digital configurations with independent ports for CGIC.  
(a) CGIC-A, (b) CGIC-B,  
(c) CGIC-C, (d) CGIC-D.

Ⅲ. 독립포트를 갖는 CGIC의 특성 및 적용방법

디지털 CGIC-A, B, C, D 각각의 특성을 하드웨어 구성요소 및 그림 3의 곱셈계수 m 값을 roundoff 시킴으로써 출력단에서 발생하는 잡음의 측면에서 비교검토 하였다.

하드웨어 구성 요소로서 그림 3의 각 CGIC에 대한 2-입력 덧셈기(2-input adder)와 지연소자의 갯수를 비교하면 표 1과 같다. 표 1로부터 하드웨어 구성의 복잡성이 거의 유사한 것을 알 수 있다.

표 1. 그림 3의 디지털 CGIC의 실현에 필요한 덧셈기와 지연소자의 수

Table 1. Required numbers of adders and delays for hardware realization of digital CGICs in the fig. 3.

CGIC-	ADDERS	DELAYS
A	6	1
B	6	1
C	5	2
D	5	2

식(6)으로 표시되는 곱셈계수 m 값의 roundoff 오차를  $e_m(nT)$ 라고 하고 이 오차는 균일한 확률밀도(uniform P. D. F.)를 갖는 것으로 가정한다면  $e_m(nT)$ 의 분산(variance)은  $q^2/12$ (단, q: 양자기 스텝 size)이 된다. 이러한 잡음이 실제 CGIC의 출력단에 나타나는 잡음을 계산하기 위한 잡음모델은 Mitra<sup>[7]</sup>의 기법을 적용하면 그림 4와 같다.

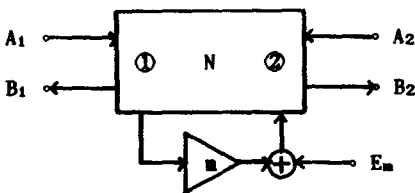


그림 4. 디지털 CGIC의 잡음 모델  
Fig. 4. Noise model of digital CGIC.

일반적으로 정상상태에서 잡음전달함수  $H_1(z)$ 를 갖는 필터의 출력단에 나타나는 잡음의 분산  $\sigma_i^2$ 은 다음 식으로 주어진다.<sup>[10]</sup>

$$\sigma_i^2 = \frac{q^2}{12} \cdot \frac{1}{2\pi j} \oint H_1(z) \cdot H_1(z^{-1}) \cdot z^{-1} dz \quad (7)$$

여기서 잡음전달함수  $H_1(z)$ 는 그림 4로부터

$$H_1(z) = \frac{B_1}{E_m} \Big|_{A_1=A_2=0} \quad (8)$$

$$H_2(z) = \frac{B_2}{E_m} \Big|_{A_1=A_2=0} \quad (9)$$

로 표시할 수 있다. 그러므로 그림 3의 CGIC-A, B, C, D 각각의 경우에 대하여 식(8), (9)에 의한  $H_1(z)$ ,  $H_2(z)$ 를 유도하면 표 2와 같다.

표 2. 그림 3의 CGIC에 대한 잡음전달함수

Table 2. Noise transfer functions of CGICs of fig. 3.

CGIC-	$H_1(z)$	$H_2(z)$
A	$\frac{(1+z^{-1})}{(1+m \cdot z^{-1})}$	$\frac{(1+z^{-1})}{(1+m \cdot z^{-1})}$
B	$\frac{(1-z^{-1})}{(1+m \cdot z^{-1})}$	$\frac{(1-z^{-1})}{(1+m \cdot z^{-1})}$
C	$\frac{(1-z^{-2})}{(1+m \cdot z^{-1})}$	$\frac{(1-z^{-2})}{(1+m \cdot z^{-1})}$
D	$\frac{1}{(1+m \cdot z^{-1})}$	$\frac{1}{(1+m \cdot z^{-1})}$

또한 표 2와 식(7)을 이용하여 출력단에 나타나는 잡음식을 유도할 수 있으며 그 결과는 표 3과 같다.

결국 표 3으로부터 디지털 CGIC 실현과정에서 나타나는 식(6)의 m 값의 변화에 대한 출력단 잡음을 종합하여 수치해석하면 그림 5와 같다.

이러한 그림 5로부터 m 값에 따라서 CGIC-A, B,

표 3. CGIC 출력단에 나타나는 잡음식

Table 3. Equations of noise generated at outputs of CGICs.

CGIC-	$\sigma_1^2$	$\sigma_2^2$
A	$\frac{q^2}{6(1+m)}$	$\frac{q^2}{6(1+m)}$
B	$\frac{q^2}{6(1-m)}$	$\frac{q^2}{6(1-m)}$
C	$\frac{q^2}{6}$	$\frac{q^2}{6}$
D	$\frac{q^2}{12(1-m^2)}$	$\frac{q^2}{12(1-m^2)}$

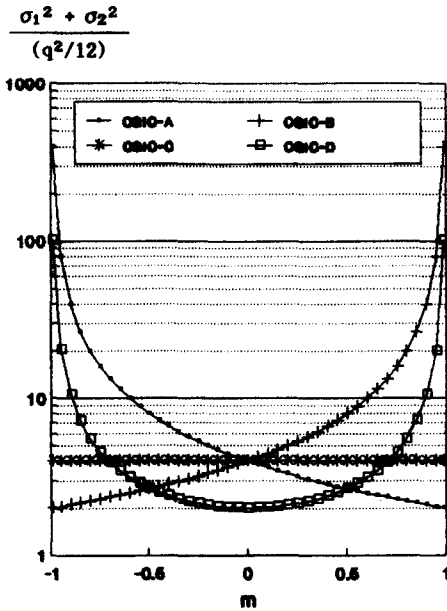


그림 5. m값의 변화에 대한 출력단 잡음  
Fig. 5. Output noise versus the value of m.

C, D 각각의 성능이 달라진다. 결국 디지털 CGIC의 포트 콘덕턴스에 의하여 m 값을 계산한 뒤에 표 3 과 그림 5 를 활용하여 알맞은 디지털 CGIC가 선택되어야 한다.

독립된 포트 콘덕턴스를 갖는 CGIC의 적용방법을 설명하기 위해서 기존<sup>(14,5)</sup>의 WDF 회로에 흔히 나타나는 P-2(parallel 2-multiplier) adaptor와 종속포트 CGIC를 이용한 예를 그림 6에 표시하였다.

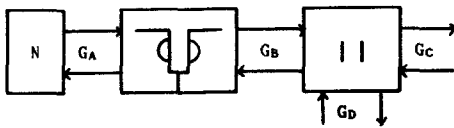


그림 6. 종속포트 CGIC와 P-2 adaptor로 구성된 WDF

Fig. 6. WDF consisted of the P-2 adaptor and the port dependent CGIC.

이와같이 그림 6의 WDF에서는 회로 N에 의해서 포트 콘덕턴스  $G_A$ 가 결정되며 종속포트 CGIC에 의하여  $G_B = T \cdot G_A / 2$ 로 된다. 따라서  $G_C = G_D = G_B$ 가 되는 특수한 상황이 아니면 반드시 P-2 혹은 S-2(series 2-multipliers) adaptor가 사용되어야 한다. 그러나 그림 6의 CGIC를 독립 포트로 구성되는 그림 3의

CGIC-A, B, C, D 가운데 하나를 이용하게 될 경우에는 그림 7과 같이 구성된다. 그림 7에서는  $G_A'$ 은 N'에 의해서 결정되고  $G_B'$ 는 P-1(parallel 1-multiplier) 혹은 S-1(series 1-multiplier) adaptor에 의해서 각각 독립적으로 결정될 수 있다.

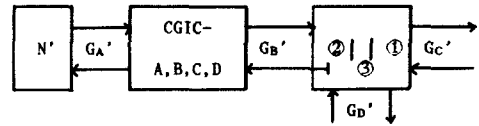


그림 7. 독립포트 CGIC와 P-1 adaptor로 구성된 WDF

Fig. 7. WDF consisted of the P-1 adaptor and the independent-ports CGIC.

#### IV. 결 론

상호 독립포트로 이루어지는 디지털 CGIC는 APF에 의하여 실현가능하며 네 종류의 유용한 구조가 밝혀졌다. 하드웨어 구성에 필요한 덧셈기와 지연소자의 갯수의 합은 모두 일곱개로 이루어진다. 따라서 디지털 CGIC의 구조 선택은 각각의 포트 콘덕턴스에 의하여 계산된 곱셈계수의 값에 의하여 선택되어야만 양자화 과정에서 발생하는 출력단 잡음을 최소화 할 수 있다.

또한 독립포트를 갖는 CGIC를 이용하면 포트 콘덕턴스의 정합을 용이하게 달성할 수 있다. 따라서 종속포트의 CGIC와 P-2 또는 S-2 adaptor로써 이루어지는 WDF의 회로를 독립포트를 갖는 CGIC와 P-1 또는 S-1 adaptor를 갖는 WDF 회로로 변환할 수 있다. 그러나 이러한 두 종류의 WDF에 대한 특성의 비교에 대한 연구는 계속 되어야 할 것이다.

#### 參 考 文 獻

- [1] Antoniou, A., *Digital Filters*, pp. 339-348, McGraw-Hill, 1979.
- [2] Antoniou, A., "Realization of gyrators using operational amplifiers and their use in RC-active network synthesis," *Proc. IEE*, vol. 116, pp. 1838-1850, 1969.
- [3] A. Antoniou, "Novel RC-active network synthesis using generalized immittance Converter," *IEEE Trans. Circuit Theory*, vol. CT-17, pp. 212-217, May 1970.

- [4] A. Antoniou, and M.G. Reck, "Digital-filter synthesis using concept of generalized-immittance converter," *IEE J. Electron, Circuit System*, vol. 1, pp. 207-208, Nov. 1977. (Errata: *IEE J. Electron, Circuit System*, vol. 2, pp. 88, May 1978).
- [5] An Antoniou, and M.G. Reck, "A comparison of cascade and wave fixed-point digital filter structures," *IEEE Trans., Circuit and Syst.*, vol. CAS-27, pp. 1184-1193, Dec. 1980.
- [6] Fettweis, A., "Digital filter structures related to classical filter networks," *AEU*, vol. 25, pp. 79-89, Feb. 1971.
- [7] S.K. Mitra and K. Hirano, "Digital all-pass networks," *IEEE Trans., Circuit and Syst.*, vol. CAS-21, pp. 688-700, Sept. 1971.
- [8] B. Liu and R. Ansari, "Quantization effects in computationally efficient realizations of recursive filter," *Proc. IEEE Int. Symposium on Circuit and Syst.*, vol. 2, pp. 716-720, 1982.
- [9] S.K. Mitra, "Design of recursive digital filters with variable characteristics," *Int. J. of Circuit Theory and Application*, vol. 18, pp. 107-119, 1990.
- [10] L.R. Rabiner and B. Gold, *Theory and Application of Digital Signal Processing*, New Jersey: Prentice-Hill, 1975.

---

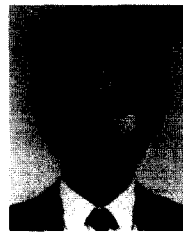
 著 者 紹 介
 

---



朴 鍾 演 (正會員)

1951年 2月 13日生. 1973年 2月 고려대학교 전자공학과 졸업. 1980年 2월 경북대학교 전자공학과 공학석사 취득. 1984年 2월 경북대학교 전자공학과 공학박사 취득. 1973年 3월~1977年 2월 한국과학기술연구소(연구원). 1977年 3월~1984年 8월 울산공과대학 전기전자공학과 부교수. 1984年 8월~1990年 11월 현재 강원대학교 전기공학과 부교수. 1989年 8월~1990年 8월 UCLA대학교 교환연구교수 주관심분야는 디지털 신호처리, A/D 변환기 등임.



李 敏 昊 (準會員)

1958年 10月 19日生. 1988年 2월 강원대학교 전기공학과 졸업. 1989年 3월~현재 강원대학교 전기공학과 대학원 석사과정 재학중. 1988年 6월~현재 강원대학교 전자계산소 조교. 주관심분야는 디지털 신호처리 등임.