

다공질 실리콘(Porous Silicon)의 열산화 (Thermal Oxidation of Porous Silicon)

— 梁 天 淳* 朴 正 用,** 李 鐘 玄* —

(Cheon Soon Yang, Jeong Yong Park, and Jong Hyun Lee)

要 約

다공질 실리콘을 열산화할 때 산화의 온도 의존성과 IR 흡수 스펙트럼을 조사하여 다공질 실리콘의 산화특성을 조사하였다. PSL(porous silicon layer)을 700°C에서 1시간, 1100°C에서 1시간으로 2단계 습식산화시켜 bulk 실리콘의 열산화막과 같은 성질의 수십 μm 두께의 OPSL(oxidized porous silicon layer)을 짧은 시간에 형성시킬 수 있었으며, 식각율과 항복전계는 산화온도와 산화 분위기에 크게 의존하는 것으로 나타났다. 이때 PSL의 산화율은 약 390nm/s이고, 항복전계는 1.0MV/cm~2.0MV/cm의 분포를 갖는다. 웨이퍼 휨을 측정하여 고온 열산화시 발생하는 산화막의 stress를 조사하였다. 1000°C 이상의 고온에서 건식산화할 경우 발생하는 stress는 $10^9 \text{ dyne/cm}^2 \sim 10^{10} \text{ dyne/cm}^2$ 로 측정되었다.

Abstract

The progress of oxidation of a porous silicon layer(PSL) was studied by examining the temperature dependence of the oxidation and the infrared absorption spectra. Thick OPSL(oxidized porous silicon layer), which has the same properties as thermal SiO_2 of bulk silicon, is formed in a short time by two steps wet oxidation of PSL at 700°C, 1 hr and 1100°C, 1 hr. Etching rate, breakdown strength of the OPSL are strongly dependent on the oxidation temperature, oxidation atmosphere. And its breakdown field was 1 MV/cm² MV/cm The oxide film stress was determined through curvature measurement using a dial gauge. During oxidation at temperature above 1000°C in dry O₂, stress on the order of $10^9 \text{ dyne/cm}^2 \sim 10^{10} \text{ dyne/cm}^2$ are generated in the OPSL.

I. 서 론

집적회로 제조기술에서 소자의 절연을 위해서는 ISOPLANAR,^[1] LOCOS^[2] 등을 이용한 고온 열산화

에 의한 두꺼운 산화층이 필요하게 되었다. 그러나 고온에서의 장시간 산화는 불순물의 재확산과 실리콘 웨이퍼에서의 stress 등으로 인하여 회로의 특성을 저하시킨다.^[3] 이러한 문제점을 해결하기 위하여 Watanabe 등^[4]은 bulk 실리콘을 직접 산화시키는 대신에 다공질 실리콘을 이용하여, 짧은시간에 수십 μm 의 두꺼운 산화막을 형성시키는 방법을 고안하였다. 다공질 실리콘은 bulk 실리콘과는 달리 표면적과 화학적 활성이 크기 때문에 저온에서도 쉽게 산화가

*正會員, **準會員, 慶北大學校 電子工學科
(Dept. of Elec. Eng., Kyungpook Nat'l Univ.)

接受日字: 1990年 7月 9日

(※ 본 연구는 서울대학교 반도체 공동연구소의 연구비 지원에 의해 수행된 것임.)

가능하며,^[6] 산화속도는 bulk 실리콘에 비해 80~130 배 정도 빠른 것으로 알려져 있다.^[7] 따라서 이를 이용한 SOI 구조의 실현이나, 3차원 IC 제조를 위한 새로운 기술로서 다공질 실리콘 산화막의 이용에 많은 관심이 모아지게 되었다. 본 연구에서는 양극반응에 의하여 다공질 실리콘을 제조하고, 열산화하여 그 특성을 조사하였다.

II. 다공질 실리콘의 제조

단결정 실리콘 기판을 고농도의 HF (20% ~ 50%) 용액속에 넣고, 백금 전극을 통하여 전류를 흘리면서 양극반응시키면, 기판 표면에 수십~수백 Å 정도의 미세기공(pore)을 포함하는 다공질 실리콘층(PSL:porous silicon layer)을 형성시킬 수 있다.^[8] P형(100), 저항률 6~9Ω·cm인 실리콘 웨이퍼를 표준 세척공정으로 초기세척하고, 1100°C에서 30분간 습식산화하여 약 5000 Å의 산화막을 형성시킨 후 뒷면의 산화막을 BHF로 제거하였다.

양극반응에서 전류분포를 균일하게 하고, 좋은 저항성 접촉을 만들어주기 위하여 시편의 뒷면에 PBF(poly boron film)을 spin coating 한 후, 습식산화 분위기에서 950°C, 30분간 predeposition하여 p⁺ 층을 형성하였다. 산화막과 BSG(borosilicate glass)를 제거하여 시편을 완성하였다. 균질한 PSL을 제조하고, 기공도를 높이기 위하여 웨이퍼 표면을 KOH 용액에 식각하여, 의도적으로 pits을 형성시킨 후 양극반응시켰다.

그림 1은 정전류를 사용하지 않고, 인가전압을 4V, 5V, 그리고 7V로 하였을 때 양극반응 시간에 대한 시편 전류밀도의 변화를 측정된 것이다. 인가전압이 4V와 5V 일때, 반응시간 15분 까지는 전류밀도가 거의 일정하다가 반응시간이 경과함에 따라 그 값이 완만히 증가하는 경향을 보이고 있다. 그러나 인가전압이 7V 일때는 PSL 형성의 한계조건을 넘어서, electropolishing에 의하여 전류밀도가 급속히 증가하는 것을 볼 수 있다. 따라서 정전류를 사용하지 않고, 전압을 제어하는 방법으로도 양극반응에 의한 PSL의 형성이 가능함을 알 수 있다.

PSL을 열산화 할때 stress가 없는 OPSL(oxidized porous silicon layer)을 얻기위한 최적 기공도는 56%이며, 완전산화가 되기위한 임계 기공도는 46%로 알려져 있다.^[9] 그림 2는 기공도를 증가시키기 위하여 실리콘 표면을 KOH 용액에 식각한 후, HF 농도, 48%, 전류밀도 100 mA/cm²로 양극반응시켰을때 반응시간에 따른 기공도의 변화를 나타낸 것이다. 반응시간

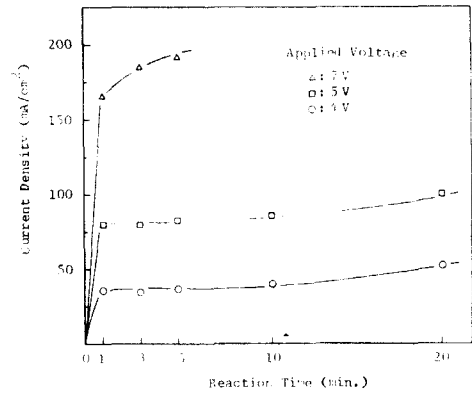


그림 1. 양극반응 시간에 따른 시편 전류밀도의 변화
Fig. 1. Relation reaction time dependence of the current density as a function of various applied voltages.

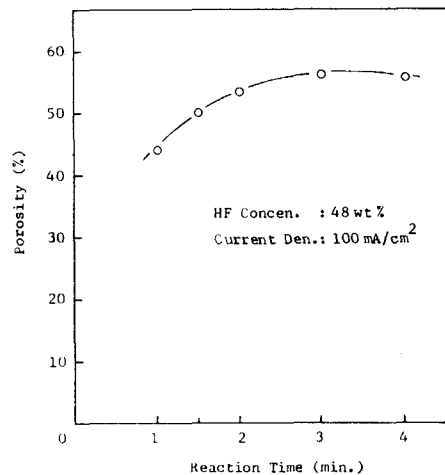


그림 2. 양극반응 시간에 따른 PSL의 기공도
Fig. 2. Relation between porosity and anodic reaction time.

이 증가함에 따라 제조된 PSL의 두께에 무관하게, 기공도가 증가하는 경향을 보이고 있으며, 기공도는 44%~56% 정도의 값을 갖는다.^[9]

III. 다공질 실리콘의 산화

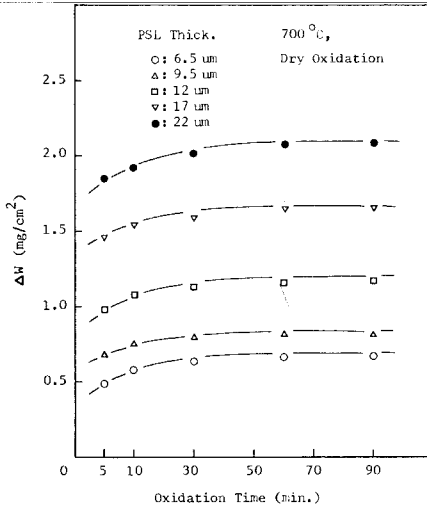
Micropore를 포함하는 PSL의 산화는 bulk 실리콘의 산화특성과는 큰 차이를 나타낸다. 1cm³ 체적의 PSL이 가지는 표면적을 개략적으로 계산해 보더라도 pore 직경이 10nm, 기공도 50%인 경우에 약 300 m²에 달하는 표면적을 가지게 된다. 또한 양극반응

을 경험한 PSL의 표면 실리콘 원자는 bulk실리콘의 표면과는 달리 Si-H 결합에 의해 보다 활성화되어 있다. 따라서 PSL은 공기중 저온에서도 쉽게 산화가 일어난다.

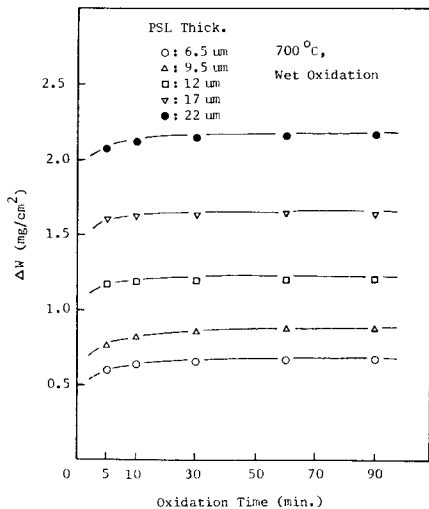
그림 3은 PSL의 산화과정을 알아보기 위하여 산화시간을 변화시켰을때, 산화전후의 무게 변화량(ΔW)을 측정한 것이다. 이때 산화온도는 700°C이며, 건

식산화와 습식산화를 하였다. ΔW 의 측정과정에서 PSL을 산화할때 PSL 영역이외 영역에 형성된 산화막에 의한 최대 오차범위는 $\pm 0.14\%$ 로서 무시할 수 있는 양이었다. PSL은 pore 내부에서도 산화가 일어나므로^[1] 제조된 PSL의 두께와는 무관하게 산화초기 수 분내에 산화가 급격히 진행되며, PSL의 두께에 비례하여 ΔW 가 증가함을 알 수 있다. 그리고 산화시간의 변화에 따른 무게 변화량은 습식산화인 경우는 수 분, 건식산화인 경우는 60분 이후에는 거의 증가되지 않는 것으로 나타났는데, 이는 PSL의 산화가 완료되었음을 의미한다. 또한 습식산화의 경우, 건식산화에 비하여 ΔW 가 증가하는 것은 건식산화보다 습식산화의 산화속도가 빠르고, 완전산화가 되기 때문이다.

PSL의 고온 열산화시 발생하는 산화증기 현상과 stress를 감소시키기 위하여, 700°C에서 저온산화한 후 다시 1100°C에서 고온산화하는 2단계 산화공정을 하였다. 그림 4는 PSL의 두께가 12 μm 인 시편을 습식 및 건식 조건에서 700°C, 1시간동안 1단계 산화한 후, 800°C~1100°C 까지 각각 1시간동안 2단계 산화한 OPSL의 식각율을 측정한 것이다. 건식산화 시 산화온도가 증가함에 따라 OPSL의 식각율은 감소하나, bulk 실리콘 열산화막의 식각율보다는 훨씬 큰 값을 갖는다. 이는 건식산화법으로는 PSL이 완전산화되지 못하기 때문이다. 습식산화의 경우 1000°C 이상에서 형성된 OPSL의 식각율은 300 Å/min로 같은 조건에서 행한 bulk 실리콘의 열산화막과 같은 값을 보이고 있다. 따라서 2단계 산화를 할 경우에



(a)



(b)

그림 3. 산화시간에 따른 시편의 무게 변화량 (a) 건식산화 (b) 습식산화

Fig. 3. Amount of oxidation (ΔW) of PSL by oxidation time. (a) dry oxidation, (b) wet oxidation.

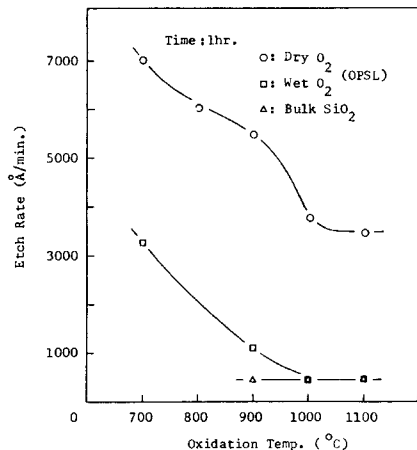


그림 4. 산화온도에 따른 OPSL의 식각율 Fig. 4. Etching rate of OPSL for the BHF solution.

1000°C 이상의 고온에서는 조밀화(densification)에 의하여 bulk 실리콘과 같은 성질의 산화막을 얻을 수 있음을 알 수 있다.

그림 5는 각각 건식산화와 습식산화 방법으로 2단계 산화하였을 때의 산화 시간에 따른 OPSL의 식각율을 측정된 것이다. 1100°C에서 20분 이상 습식산화한 OPSL의 식각율은 bulk 실리콘 산화막의 식각율과 같은 값을 보이고 있다. 이는 고온산화에서 OPSL이 재결정화되어 산화막의 성질이 개선되었기 때문이다. 따라서 2단계 습식산화 방법으로 1100°C에서 20분 이상 산화할 경우 양질의 산화막을 얻을 수 있다.

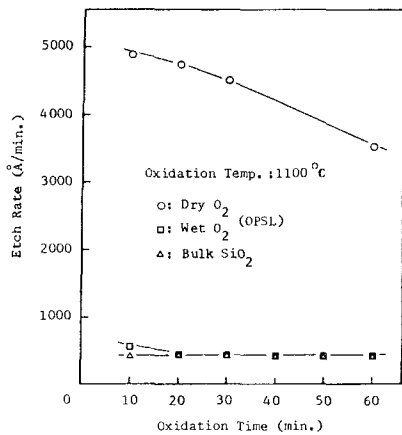


그림 5. 2단계 산화법의 산화시간에 따른 OPSL의 식각율

Fig. 5. Relation between oxidation time and etching rate in 2 step oxidation.

그림 6은 OPSL의 산화정도를 조사하기 위하여 p형의 실리콘을 양극반응시키고 700°C와 1100°C에서 각각 60분 동안 건식산화시킨 시편의 흡수 스펙트럼을 나타낸 것이다. 700°C에서 산화된 시편(⋯)의 경우, 파수 3500cm⁻¹, 1600cm⁻¹에서의 H-O peak와 1100cm⁻¹의 Si-O peak가 크게 나타나고,^[3] 2000cm⁻¹에서 Si-H peak가 약하게 나타난다. 1100°C에서 산화된 시편(-)의 경우는 3500cm⁻¹와 1600cm⁻¹의 H-O peak가 다소 감소하였다.

그림 7은 위의 산화조건에서, 습식산화시킨 시편의 흡수 스펙트럼을 나타낸 것이다. 700°C에서 산화된 시편(⋯)의 경우 파수 3500cm⁻¹와 1600cm⁻¹에서 H-O peak가 나타난다. 1100°C에서 산화된 시편(-)

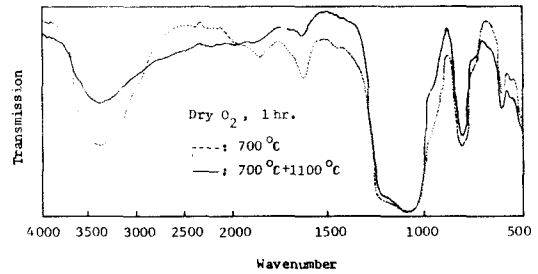


그림 6. 건식산화된 OPSL의 IR 흡수 스펙트럼 (⋯:700°C, 1시간 산화, —:700°C와 1100°C에서 각각 1시간 산화)

Fig. 6. Infrared absorption spectra of OPSL formed in dry O₂ (⋯:1hr. oxidation at 700°C, —:1hr. oxidation at 700°C and 1100°C).

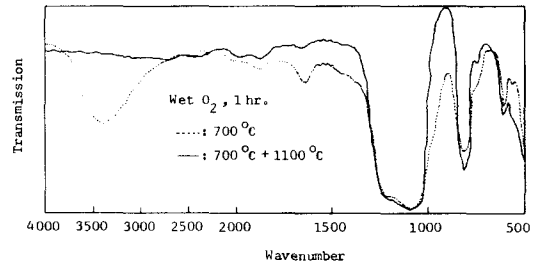


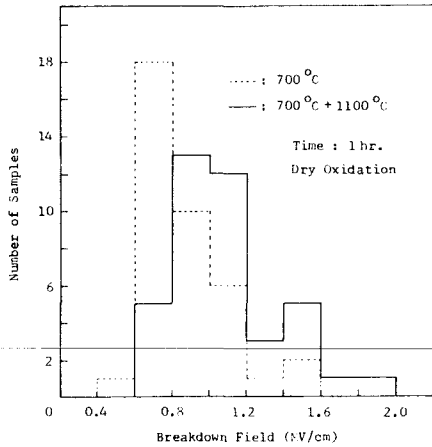
그림 7. 습식산화한 OPSL의 IR 흡수 스펙트럼 (⋯:700°C, 1시간 산화, —:700°C와 1100°C에서 각각 1시간 산화)

Fig. 7. Infrared absorption spectra of OPSL formed in wet O₂. (⋯:1hr. oxidation at 700°C, —:1hr. oxidation at 700°C and 1100°C).

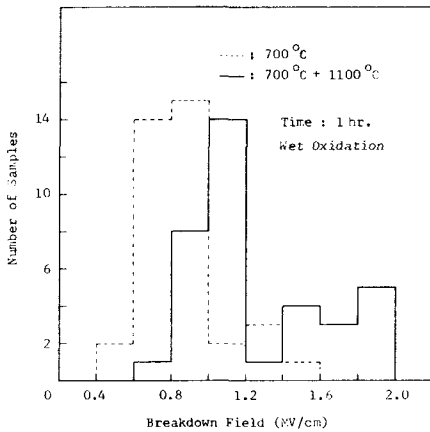
의 경우는 3500cm⁻¹와 1600cm⁻¹의 H-O peak가 감소하였으며, 1100cm⁻¹와 800cm⁻¹에서의 Si-O peak가 크게 나타남으로써 산화가 거의 완료되었음을 알 수 있다. 그러므로 PSL의 완전 산화를 위해서는 1100°C까지의 2단계 고온 습식산화가 수행되어야 한다.

그림 8은 제조된 OPSL의 절연특성을 측정된 것이다. (a)는 건식산화, (b)는 습식산화하였을 때의 항복전계 분포도이다. 2단계 산화시, (a)는 0.8MV/cm ~ 1.6MV/cm, (b)는 1.0MV/cm ~ 2.0MV/cm의 분포를 나타낸다. 따라서 2단계 산화를 하였을 때 항복전계의 분포는 건식산화에 비하여 습식산화의 경우 그 값이 증가하는 경향을 보이고 있다.

그림 9는 700°C와 1100°C에서 각각 1시간씩 2단



(a)



(b)

그림 8. 산화된 PSL 의 항복전계
(a) 건식산화 (b) 습식산화
Fig. 8. Breakdown field of oxidized PSL.
(a) dry oxidation, (b) wet oxidation.

계 습식산화한 PSL의 C-V 곡선을 나타낸 것이다. 평탄대역 전압(V_{FB})과 고정전하 밀도(N_f)는 각각 $-6.8V$, $1.12 \times 10^{11} \text{ cm}^{-2}$ 이다.

IV. 산화된 PSL의 Stress 측정

PLS을 고온 열산화하면 실리콘 기판과 실리콘 열산화막의 열팽창 차이로 인하여 stress를 받아 웨이퍼가 크게 휘게된다. 이 휨을 측정하면 실리콘 산화층의 stress를 측정할 수 있게 된다.^[7,10] 그림10은 휨을 측정하기 위한 기하학적인 설명도이다. h는 실리콘 웨이퍼의 warpage 높이이고, L은 휨 상태에서

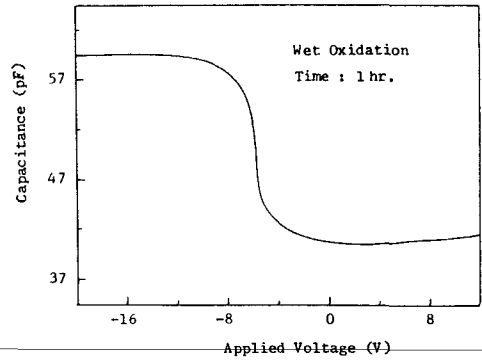


그림 9. 2단계 습식산화한 PSL의 C-V특성
Fig. 9. Capacitance-voltage characteristic of the OP SL in two step wet oxidation.

의 투영 거리이며, R은 곡률반경이다. 여기서 h와 L은 각각 다음과 같다.

$$h = R(1 - \cos \theta) \tag{1}$$

$$L = 2R \sin \theta \tag{2}$$

(1)식과 (2)식에서

$$h/L = (1 - \cos \theta) / 2 \sin \theta \tag{3}$$

이고, 이를 간략히 하면

$$\theta = \cos^{-1} [(L^2 - 4h^2) / (L^2 + 4h^2)] \tag{4}$$

로 나타난다. 식 (4)로부터

$$\sin \theta = 4Lh / (L^2 + 4h^2) \tag{5}$$

이며, 식 (5)와 식 (2)에서 구한 warpage의 반경 R은 다음과 같다.

$$R = (L/4) [(L/2h) + (2h/L)] \tag{6}$$

또 이 식에 의해 stress σ_{ox} 를 구할 수 있다.^[11]

$$\sigma_{ox} = (1/R) [E/6(1 - \nu_{si})] (t_s^2 / t_{ox}) \tag{7}$$

E는 young 율이고, ν_{si} 는 실리콘의 shear 계수이며, t_s 는 기판의 두께이고, t_{ox} 는 산화막의 두께이다. P(100) 실리콘의 경우, $E/(1 - \nu_{si})$ 는 $1.805 \times 10^{12} \text{ dyne/cm}^2$ 이다.^[12]

Stress의 크기를 측정하기 위하여 1cm^2 면적의 OP SL을 제조하고, dial gauge을 사용하여 그림 10과 같이 h와 L을 측정한다. 그리고 식(6), (7)에 의해 휨의 반경 R 및 stress σ_{ox} 를 찾아낼 수 있다. 그림11은 48% HF 용액에서 $10 \sim 50 \text{ mA/cm}^2$ 의 전류밀도, 반응시간 30분으로 제조된 PSL을 950°C , 1000°C , 그

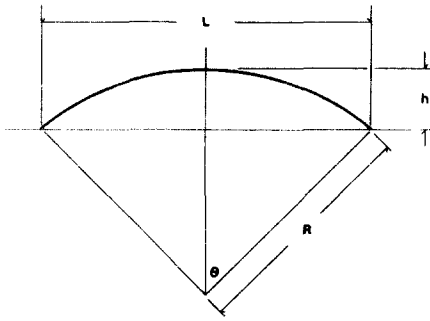


그림10. 웨이퍼의 warpage 측정
Fig. 10. Schematic of warpage measurement.

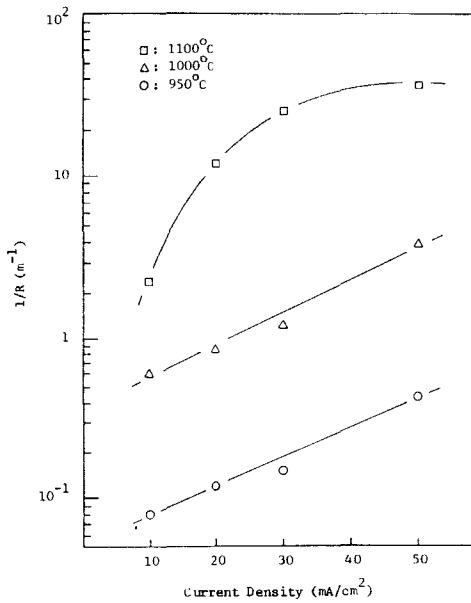


그림11. PSL 산화후의 휨 측정
Fig. 11. Wafer warpage after PSL oxidation.

리고 1100°C에서 60분간 건식산화 하였을때, 시편 휨 반경의 역수를 나타낸 것이다. 950°C와 1000°C에서는 전류밀도에 대해 선형성을 나타내나, 1100°C에서는 포화되는 경향을 나타낸다. 이것은 1100°C에서의 고온 열산화에 의한 열팽창이 최대가 되기 때문으로 생각된다.

그림12는 건식산화법으로 PSL을 고온 열산화 하였을때의 stress를 측정된 것이다. 식 (7)과 같이 stress는 시편의 휨 R과 OPSL의 두께 t_{ox} 에 관계하며, t_{ox} 는 전류밀도에 따라 다르다. 따라서 그림12에 나타나는 stress는 전류밀도에 따른 4가지 시편의 평

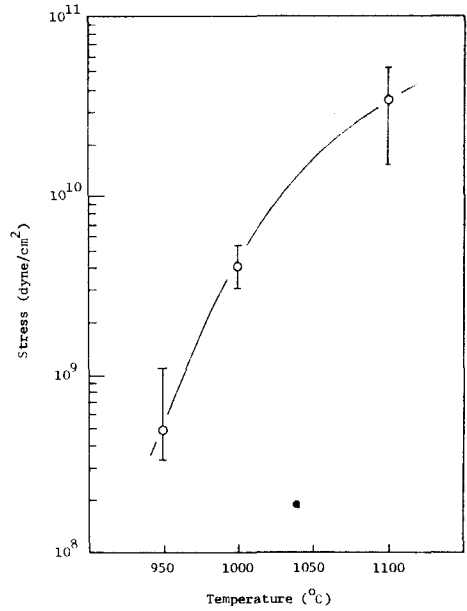


그림12. 건식산화한 PSL의 스트레스
Fig. 12. Stress of oxidized PSL in dry O₂.

균치와 분포한계를 표시한 것이며, 산화온도에 따른 변화를 나타낸 것이다. 950°C 산화시 stress는 10⁸ dyne/cm² 정도이고, 1000°C에서는 10⁹ dyne/cm², 그리고 1100°C에서는 10¹⁰ dyne/cm²의 범위에 있다. PSL을 고온에서 직접 열산화시켰을 때는 stress를 제거할 수 없다. 그러나 본 연구에서와 같이 2단계 습식산화법으로 제조된 OPSL은 휨이 나타나지 않으며, stress를 측정할 수 없었다.

V. 결 론

양극반응으로 다공질 실리콘을 제조하고, 고온 열산화하여 12 μ m 두께의 양질의 산화막을 형성시켰다. PSL은 porous하기 때문에 저온에서도 쉽게 산화가 일어나며, 산화초기 수 분내에 모든 산화가 이루어짐을 산화전후의 무게 변화량을 측정하여 확인하였다. PSL의 고온 열산화시 발생하는 stress를 감소시키고, 양질의 산화막을 형성시키기 위하여, 700°C와 1100°C에서 2단계 산화법을 수행하였다.

PSL의 완전산화를 위해서는 1100°C까지의 2단계 고온 습식산화가 수행되어야 함을 IR 분석을 통하여 확인하였으며, 이때 OPSL의 식각율은 300 Å/min로 같은 조건에서 행한 bulk 실리콘의 열산화막과 같은 값을 보이고 있다. 또한 OPSL의 항복전계는 2단계 건식산화한 경우에는 0.8 MV/cm~1.6 MV/cm, 2단계

습식 산화한 경우는 1.0 MV/cm~2.0 MV/cm의 분포를 갖는다.

PSL을 산화시킨 후 웨이퍼의 휨을 측정하여 stress의 크기를 알아보았다. 1000°C 이상의 고온에서 건식산화할 경우 stress는 10^9 dyne/cm² ~ 10^{10} dyne/cm² 범위의 값을 갖는다. 그러므로 고온 열산화시 산화막의 성질을 좋게하고, 발생하는 stress를 제거하기 위해서는 2단계 습식산화 공정을 수행하여야 한다.

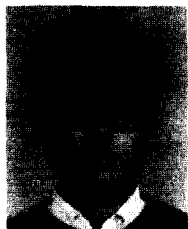
參 考 文 獻

[1] D. Peltzer and B. Herndon, *Electronics*, March 1, pp. 52, 1971.
 [2] J.A. Appels, E. Kooi, M.M. Paffen, J.J.H. Schatorje and W.H.C.G. Verkuylen, "Local oxidation of silicon and its application in semiconductor device technology," *Philips Res. Rep.*, vol. 25, no. 3, pp. 118, 1970.
 [3] T. Unagami, "Oxidation of porous silicon and properties of its oxide film," *Jpn. J. Appl. Phys.*, vol. 19, no. 2, pp. 231-241, 1980.
 [4] Y. Watanabe, Y. Arita, T. Yoksuyama and Y. Igarashi, "Formation and properties of porous silicon and its application," *J. Electrochem. Soc.*, vol. 122, no. 10, pp. 1351-1355, 1975.
 [5] K.H. Beckmann, *Surf. Sci.*, 3, 314, 1965.

[6] T. Unagami and M. Seki "Structure of porous silicon layer and heat-treatment effect," *J. Electrochem. Soc.*, vol. 125, no. 8, pp. 1339-1344, 1978.
 [7] H. Takai and T. Itoh, "Porous silicon layers and its oxide for the silicon-on-insulator structure," *J. Appl. Phys.*, vol. 60, no. 1, pp. 222-225, 1986.
 [8] J.J. Yon, K. Barla, R. Herino and G. Bomchil, "The kinetics and mechanism of oxide layer formation from porous silicon formed on p-Si substrates," *J. Appl. Phys.*, vol. 62, no. 3, pp. 1042-1048, 1987.
 [9] 최광돈, 이종현, 손병기, 신종욱, "FIPOS 기술을 이용한 SOI 구조의 실온 제조" 대한전자공학회 논문지, 제25권, 제11호, pp. 31-41. 1988.
 [10] R.J. Jaccodine and W.A. Schlegel, "Measurement of strains at Si-SiO₂ interface," *J. Appl. Phys.*, vol. 37, no. 6, pp. 2429-2434, 1966.
 [11] K. Barla, R. Herino and G. Bomchil, "Stress in oxidized porous silicon layers," *J. Appl. Phys.*, vol. 59, no. 2, pp. 439-441, 1986.
 [12] L.M. Mack, A. Reisman and P.K. Bhattacharya, "Stress measurements of thermally grown thin oxides on (100) Si substrates," *J. Electrochem. Soc.*, vol. 136, no. 11, pp. 3433-3437, 1989.

著 者 紹 介

梁 天 淳 (正會員) 第26卷 12號 參照
 현재 경북대학교 전자공학과 박사과정



朴 正 用 (準會員)
 1965年 5月 1日生. 1989年 2月 경북대학교 전자공학과 졸업. 1989年 3月~현재 경북대학교 대학원 전자공학과 석사과정 재학중. 주 관심분야는 반도체공정기술 등임

李 鐘 玄 (正會員)
 1949年 6月 26日生. 1972年 2月 경북대학교 전자공학과 졸업. 1976年 8月 경북대학교 대학원 전자공학과 공학석사학위 취득. 1981年 11月 프랑스 그레노블 국립공과대학 전기전자과 공학박사학위 취득. 현재 경북대학교 전자공학과 부교수. 주관심분야는 반도체공정기술, SOI 기술, 센서응용기술 등임.