

PIN 다이오드를 이용한 초고주파 4-비트 위상기에 관한 연구

(A Study on the 4-bit Microwave Phase Shifter with PIN Diode)

曹 永 松* 權 赫 重* 李 永 哲** 愼 哲 宰***

(Young Song Cho, Heag Joong Kweon, Young Chul Lee, and Chull Chai Shin)

要 約

PIN 다이오드를 사용하여 부하선로 방식 위상기와 가변회로 방식 위상기의 설계방법을 제안하였다. 부하선로 방식은 어느 정도 간격을 두고 두개의 서셉턴스를 병렬로 접속하여 구성하고 스위칭 소자의 바이어스에 따른 서셉턴스값의 변화에서 위상차를 얻으므로서 작은 위상변화를 간단한 구성으로 얻었다. 가변회로 방식은 캐패시터와 인덕터로 병렬 T회로를 구성하고 스위칭 소자의 바이어스에 따라 회로의 기본 구성이 바뀌어지는 방식으로, 저역통과 상태와 고역통과 상태를 유출하여 큰 위상차를 얻었다.

중심 주파수 6GHz에서 대부분의 설계사항은 컴퓨터 시뮬레이션에 의하여 최적화 시켰다. 또한 마이크로스트립 선로의 폭은 비유전율 2.94인 기판에 Owens 식을 이용하여 계산하였다. 측정치는 평균 위상 오차 10° 미만으로 이론치와 거의 같음을 알 수 있었다.

Abstract

In this paper, we design the 4-bit phase shifter which have 22.5°, 45°, 90° and 180° phase shift by applying the loaded line and switched network phase shifter. Its phase shift is variable with changing of the stub and passive device parameters. The experiments show the 6.5 dB average insertion loss and 10° average phase error at center frequency, 6GHz. The results of experiment agree well with the theories except 180° phase shifter.

I. 서 론

레이다등에 사용되는 위상 배열 안테나에 있어서 위상을 변화시켜 주기위한 위상기는 2차대전 이래 꾸준히 연구되어 왔다. 특히 초고주파 위상기에 관한 연구는 1947년 Fox가 처음 시작한 이래 현재까지 계속 발전되고 있다. 당시에는 도파관의 길이를 기계적으로 변화시켜 줌으로써 위상을 제어하였으나 이것은 제어속도의 한계가 있었다. 1958년 Goodwin은

*準會員 ***正會員, 亞洲大學校 電子工學科

(Dept. of Elec. Eng., Ajou Univ.)

**正會員, 慶南大學校 電子工學科

(Dept. of Elec. Eng., Kyungnam Univ.)

接受日字: 1989年 12月 13日

(※ 본 논문은 1989년도 문교부지원 한국학술진흥재단의 자유공모과제 학술연구조성비에 의하여 연구되었음.)

페라이트를 사용하여 최초로 전기적으로 조절하여 위상변화를 얻었으며 이로서 위상 제어속도를 향상시켰다. 페라이트를 이용한 위상기는 삽입손실이 적고 대전력에서 사용할 수 있다. 이에 반해 1972년 R. V. Garver^[1]에 의해 연구되어 현재까지 꾸준히 진행되어온 다이오드를 이용한 위상기는 스위칭 속도가 빠르고 온도에 안정하며 가역성이 있고 크기가 작으며 제작이 간편한 장점이 있다. 1980년대 들어서는 Ayashi^[2], Andricos^[3] 등에 의해, GaAs MESFET를 이용한 4-비트, 6-비트 위상기 연구가 활발히 진행되고 있다.

본 연구에서는 PIN 다이오드를 이용하여 이 소자가 한번 동작할 때 얻을 수 있는 위상을 1-비트 이하로 총 4-비트 즉, 22.5°, 45°, 90°, 180° 위상기를 설계하고자 한다. 중심 주파수 6GHz에서 22.5°와 45°의 위상 변화를 시키기 위해서는 주선로에 두개의 서셉턴스를 어느정도 거리를 두고 장착하여 구성된 부하선로 (loaded line) 방식을, 90°와 180°의 위상변화를 시키기 위해서는 인덕터, 캐패시터등 수동소자와 스위칭 소자로서 두개의 병렬접속된 'T'자 회로를 구성한 가변회로 (switched network) 방식을 사용하였다. 전송 선로의 길이, 특성 임피던스 그리고 소자의 리액턴스를 설계 변수로하여 컴퓨터 시뮬레이션으로 최적화 하였으며 PIN 다이오드를 스위칭소자로 사용하여 비유전율 2.94인 기판에 제작하여 실험하고자 한다.

II. 위상기

위상기는 정확한 위상변화와 작은 삽입 손실은 물론이고 위상변화가 주파수에 무관해야하며 스위칭 속도가 빨라야하고 송수신용 모두에 쓰일 수 있어야 한다. 다이오드나 GaAs MESFET를 이용한 위상기는 크게 반사 방식 (reflection type)과 전달 방식 (transmission type)으로 구분되며 전달방식은 다시 가변선로 방식 (switched line type), 부하선로 방식 (loaded line type), 가변회로 방식 (switched network type)으로 구분된다.^[4]

부하선로 방식은 주 선로에 어느 정도 간격을 두고 병렬로 접속된 부하로 구성되며 이 부하의 변동에 의하여 전달되는 파의 위상차를 얻는 방식이며 가변회로 방식은 스위칭 소자의 변화로서 회로의 기본 구성을 바꾸어 전달되는 위상의 차를 크게하는 방식이다. 부하선로 방식은 스테브와 스위칭 소자만으로 간단히 구성하여 작은 위상변화를 쉽게 구현할 수 있으나 큰 위상 변화를 얻기가 어렵고 삽입손

실도 커지게 된다. 가변회로 방식은 스위칭 소자와 수동 소자들로 구성하여, 큰 위상 앞섬과 위상 뒤짐을 유출하여 큰폭의 위상 변화를 얻을 수 있다. 본 논문에서는 상기의 이유를 고려하여, 작은 위상 변화에는 부하선로 방식을, 큰 위상 변화에는 가변회로 방식을 택하였다.

1. 부하선로 방식 위상기

그림1과 같이 주선로에 ℓ 의 간격으로 두개의 서셉턴스를 병렬로 접속하여 서셉턴스의 변화에 따라 위상차를 얻을 수 있는 방식으로 이때 서셉턴스의 변화는 PIN 다이오드에 의하여 얻게된다.

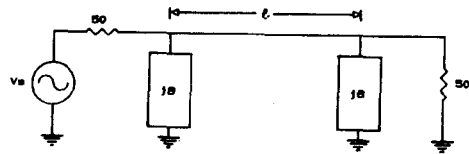
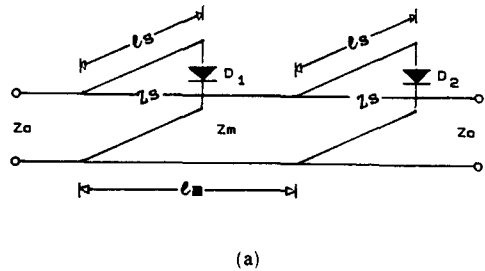
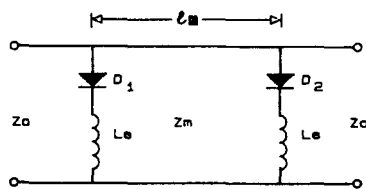


그림 1. 부하선로 방식 위상기의 개요도
Fig. 1. Outline of loaded line phase shifter.



(a)



(b)

그림 2. 부하선로 방식 위상기

- (a) 스테브 접속 방식
- (b) 주선로 접속 방식

Fig. 2. Loaded line phase shifter.
(a) Stub mounted type.
(b) Main line mounted type.

부하선로 방식은 스테브와 스위칭 소자의 위치에 따라 그림 2와 같이 스테브 접속 방식과 주선로 접속 방식으로 구분되며, l_m 과 l_s 는 주선로와 스테브의 길이이고 Z_m 과 Z_s 는 이선로들의 특성 임피던스이다. 이때 스위칭 소자인 다이오드는 순방향 바이어스에서는 저항 r 로 표시되나 역방향 바이어스에서는 캐패시터로 표시된다. 이때 순방향 바이어스일때의 저항 r 은 무시한다. 그러므로 순방향 바이어스일 때 그림 2 (a)에서는 단락회로가 되며 이회로의 리액턴스는

$$\omega L_e = Z_s \tan \theta_s \quad (1)$$

로 된다. 단, θ_s 는 βl_s 이다. 따라서 그림 2(a)의 회로에서 서셉턴스 B_1 은

$$B_1 = -\frac{1}{\omega \cdot L_e} \quad (2)$$

으로되며 역방향 바이어스에서는 스테브 접속 방식에서 서셉턴스 B_{s2} 는

$$B_{s2} = \frac{(1/\omega C_D) \cdot \tan \theta_s - Z_s}{Z_s((1/\omega C_D) + jZ_s \cdot \tan \theta_s)} \quad (3)$$

이며 주선로 접속 방식에서 B_{m2} 는

$$B_{m2} = \frac{\omega \cdot C_D}{1 - \omega^2 \cdot L_e \cdot C_D} \quad (4)$$

이다. 여기서 C_D 는 다이오드가 역방향 바이어스 일때의 정전용량이며 서셉턴스 B의 첨자 1은 다이오드가 'on' 상태 일때를, 첨자 2는 'off' 상태 일때를 나타낸다. 주선로 접속 방식은 스테브 접속 방식에 비해 큰 차이는 없으나 최대 대역폭은 약간 크고 최대 삽입 손실은 약간 작다.^[5] 본 논문에서는 22.5°에서는 스테브 접속 방식을 사용하였으며, 45°에서는 주선로 접속 방식을 사용하였다.

이와 같이 다이오드의 바이어스에 따른 서셉턴스의 변화, 즉 B_1 에서 B_{s2} 혹은 B_1 에서 B_{m2} 의 차이에서 위상 변화를 얻을 수 있으며, 이와 같은 두개의 병렬 서셉턴스를 갖는 부하 선로 방식 위상기는 90°보다 작은 위상기 설계에 유용하게 쓰인다.

2. 가변 회로 방식 위상기

위상 변화의 폭이 적을때는 비교적 간단한 장치로서 위상 변화를 시킬 수 있으나 위상 변화가 커지면 삽입손실이 커지고 대역폭이 좁아지기 때문에 상기의 부하선로 방식을 사용할 수 없고 다른 위상변화 장치를 사용해야 한다. 큰 위상 변화를 위한 이 방식은 스위칭 소자의 바이어스를 변화시켜 그림 3과 같이 회로의 기본 구성을 바꾸어 주는 방식으로 최

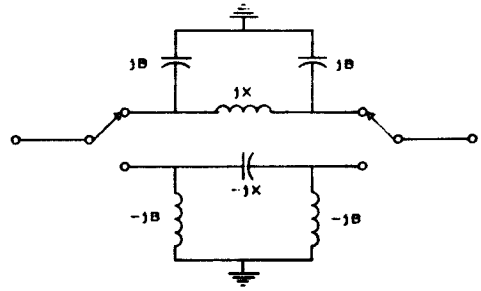


그림 3. 가변회로 방식 위상기의 개요도
Fig. 3. Outline of switched network phase shifter.

소한 두개의 스위칭 소자가 필요하다.^{[6][7]}

그림 4(a)에 큰 위상 변화를 위한 기본적인 가변회로 방식 위상기를 나타내었다. 여기에서 스위칭 소자로는 두개의 PIN 다이오드가 사용된다. 상하 두개의 'T'자 형태로 구성된 이 회로는 바이어스 전압에 따른 스위칭소자의 작용으로 한쪽 'T'의 소자들은 직렬로 되고 다른쪽 'T'의 소자들은 병렬로 구성된다. 바이어스 전압이 반대로 되면 두개의 'T'의 소자들 역할이 바뀌게 된다. 즉 그림 4(a)에서 D_1 이 역방향 바이어스이고 D_2 가 순방향 바이어스 일때 그림 4(a)는 그림 4(b)로 나타낼 수 있고 결국 그림 4(d)와 같은 고역통과 상태로 간략화 된다. 이와 반대로 D_1 이 순방향 바이어스이고 D_2 가 역방향 바이어스 일때는 그림 4(a)는 그림 4(c)로 나타낼 수 있고 다시 그림 4(e)와 같은 저역통과 상태로 간략화 된다.

직렬 캐패시터와 병렬 인덕터로 구성된 고역통과 상태에서는 위상이 앞서게 되고, 직렬 인덕터와 병렬 캐패시터로 구성된 저역통과 형태에서는 위상이 뒤지게되어 C_1, C_2, C_3 와 L_1, L_2, L_3 에 따라 큰 위상차를 얻을 수 있다.

III. 시뮬레이션

4가지 위상기에 대하여 각각 시뮬레이션 하였다. 부하선로 방식 위상기는 회로의 특성을 ABCD 행렬로 나타내어 여기에서 등가적인 위상을 구하였으며, 가변 회로 방식 위상기는 회로의 ABCD 행렬을 구한 다음 이를 다시 산란 행렬로 바꾸어 순 방향 전달계수 S_{21} 에 의해서 위상을 구하였다.

1. 부하 선로 방식 위상기

그림 5 (a)와 같이 부하 선로 방식 위상기를 간략화할 수 있으며 위상 변화를 구하기 위하여 그림 5 (b)와 같은 등가 회로를 구성하였다. 여기에서 l_e 는 선

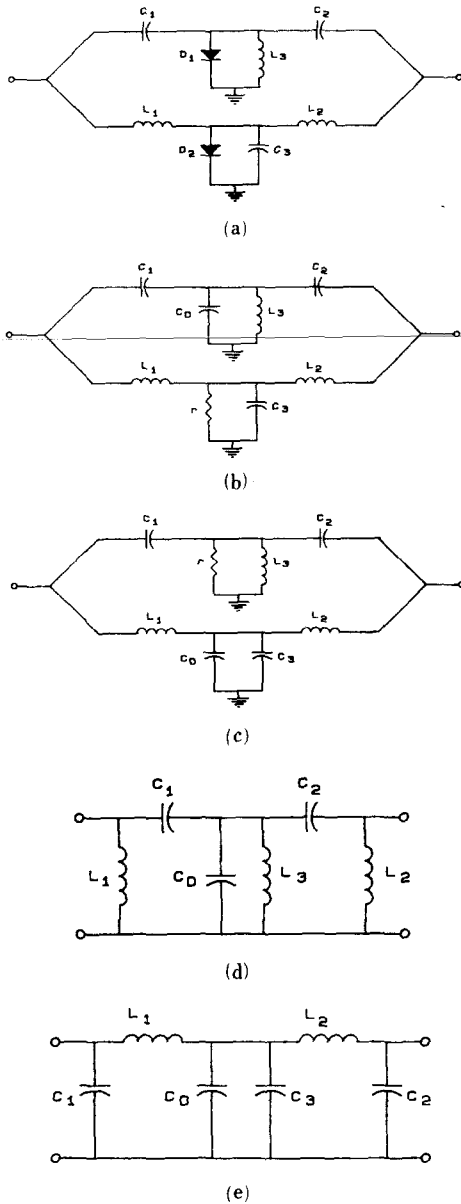


그림 4. (a) 가변회로 방식 위상기
 (b) D_1 역방향 바이어스, D_2 순방향 바이어스 일때의 회로
 (c) D_1 순방향 바이어스, D_2 역방향 바이어스 일때의 회로
 (d) (b)의 등가 회로
 (e) (c)의 등가회로

Fig. 4. (a) Switched network type phase shifter.
 (b) A circuit of D_1 reverse bias and D_2 forward bias.
 (c) A circuit of D_1 forward bias and D_2 reverse bias.
 (d) Equivalent circuit of (b)
 (e) Equivalent circuit of (c)

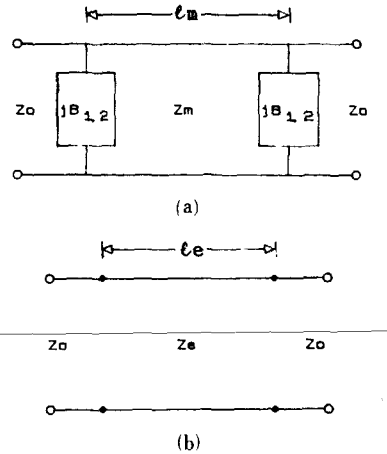


그림 5. (a) 부하선로 방식 위상기
 (b) 등가 회로

Fig. 5. (a) Loaded line phase shifter.
 (b) Equivalent circuit.

로의 길이이고 Z_e 는 선로의 특성 임피던스이다. 그림 5 (b)를 ABCD 행렬로 나타내면

$$\begin{bmatrix} A & B \\ C & D \end{bmatrix} = \begin{bmatrix} \cos \theta_e & jZ_e \sin \theta_e \\ jY_e \sin \theta_e & \cos \theta_e \end{bmatrix} \quad (5)$$

로 표시되며 여기서 $\theta_e = \beta l_e$ 이며 $Y_e = 1/Z_e$ 이다. 또한 $\theta_m = \beta l_m$ 이고 $Y_m = 1/Z_m$ 이라 할 때 그림 5 (b)의 부하선로 방식 위상기를 ABCD 행렬로 표시하면

$$\begin{bmatrix} A & B \\ C & D \end{bmatrix} = \begin{bmatrix} 1 & 0 \\ jB_{1,2} & 1 \end{bmatrix} \begin{bmatrix} \cos \theta_m & jZ_m \sin \theta_m \\ jY_m \sin \theta_m & \cos \theta_m \end{bmatrix} \begin{bmatrix} 1 & 0 \\ jB_{1,2} & 1 \end{bmatrix} \quad (6)$$

로 된다.⁽⁸⁾ 그러므로 식(5)에서 우변의 A항과 식(6)에서 계산된 우변의 A항을 등가로 놓고 θ_e 를 구하면

$$\theta_e = \cos^{-1}(\cos \theta_m - B_{1,2} \cdot Z_m \cdot \sin \theta_m) \quad (7)$$

이 되어, $B_{1,2}$ 가 B_1 일때의 θ_e 와 B_2 일때의 θ_e 의 차이에서 순수한 위상 변화를 구할 수 있으며 삽입 손실 I_L 은 식(8)으로 나타낼 수 있다.

$$I_L = 10 \text{ Log} \frac{1}{|S_{21}|^2} \quad (8)$$

2. 가변 회로 방식 위상기

가변회로 방식의 고역통과 상태를 간단히 나타내면 그림6과 같으며 이것을 각각 ABCD 행렬로 바꾸면 종속적속 이므로 행렬곱으로 나타낼 수 있다.

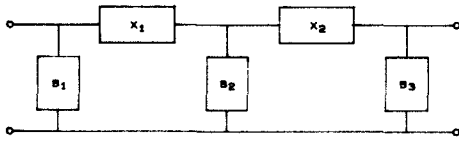


그림 6. 가변회로 방식 위상기의 등가 회로
Fig. 6. Equivalent circuit of switched network phase shifter.

$$\begin{bmatrix} 1 & 0 \\ jB_1 & 1 \end{bmatrix} \begin{bmatrix} 1 & jX_1 \\ 0 & 0 \end{bmatrix} \begin{bmatrix} 1 & 0 \\ jB_2 & 1 \end{bmatrix} \begin{bmatrix} 1 & jX_2 \\ 0 & 1 \end{bmatrix} \begin{bmatrix} 1 & 0 \\ jB_3 & 1 \end{bmatrix} \quad (9)$$

식(9)를 산란 행렬로 바꾸어 입력 전달계수 S_{21} 을 구하고 여기에서 다시 위상을 구하면

$$S_{21} = \frac{2}{A + Y_0 \cdot B + Z_0 \cdot C + D} \quad (10)$$

$$\theta_H = -\tan^{-1} \left[\frac{Y_0 \cdot B + Z_0 \cdot C}{A + D} \right] \quad (11)$$

이 된다. 이러한 방법으로 구한 θ_H 와 저역 통과 상태의 리액턴스와 서셉턴스 값을 적용하여 구한 θ_L 의 차에 의하여 순수한 위상 변화를 구할 수 있다.

3. 시뮬레이션 결과

이상에서 열거한 이론에 의하여 실제로 제작 및 사용이 가능한 한정된 소자에 대하여 시뮬레이션 하였다. 부하선로 방식 위상기의 매개변수는 Z_m, Z_s, ℓ_m, ℓ_s 로, 가변 선로 방식 위상기의 매개변수는 $C_1, C_2, C_3, L_1, L_2, L_3$ 로 하여 최적화 하였다. 표 1에 원하는 위상차와 최저의 삽입손실을 갖는 변수값을 나타내었으며 표에서 알 수 있듯이 22.5°, 45° 다같이 ℓ_m 이 0.25λ일때 위상 오차가 작고 손실이 작음을 알 수 있었다.⁹⁾ 90°, 180° 위상기에서 C_1 과 C_2, L_1 과 L_2 는 같은값으로 설정하여 가역성을 갖도록 하였으며 90° 위상기에서 최저 삽입 손실을 위해 C_3 는 제거하고 L_3 로 대체하였다.

IV. 설계 및 실험 결과

22.5°, 45°, 90°, 180°의 서로 다른 4가지 위상기를 종속 접속하고 스위칭 소자인 PIN 다이오드를 이용하여 이 소자가 한번 동작할 때 얻을 수 있는 위상을 1-비트로 하여 총 4-비트 즉, 16가지 (0°, 22.5°, 45°, 67.5°, 90°, 112.5°, 135°, 157.5°, 180°, 202.5°, 225°, 247.5°, 270°, 292.5°, 315°, 337.5°)의 위상 변화를 얻는다. 중심 주파수 6GHz에서 22.5°의 위상 변화를 위해서는 스텐브 접속 방식을, 45°의 위상 변화를 위

표 1. 위상기의 시뮬레이션 결과값
(FB : 순방향 바이어스, RB : 역방향 바이어스,
LP : 저역통과 상태, HP : 고역통과 상태)

Table 1. Simulation result of phase shifter
(FB : forward bias, RB : reverse bias,
LP : low pass state, HP : high pass state)

	$Z_m[\Omega]$	$Z_s[\Omega]$	$\ell_m[\lambda]$	$\ell_s[\lambda]$	$I_L[dB]$	
					FB	RB
22.5°	30	90	0.25	0.228	0	0.08
45°	40	90	0.25	0.156	0	0.63

	$C_1[pF]$	$C_2[pF]$	$C_3[pF]$	$L_1[nH]$	$L_2[nH]$	$L_3[nH]$	$I_L[dB]$	
							LP	HP
90°	1.5	1.5	-	0.8	0.8	1.2	8.1	1.76
180°	0.75	0.75	0.6	2.0	2.0	1.9	12.7	1.74

해서는 주선로 접속 방식을 택하였으며 90°, 180°의 위상변화를 위해서는 가변회로 방식을 택하였다. 스위칭 소자로는 PIN 다이오드를 사용하였으며, 기판은 유전체 두께가 0.65mm이며 동판의 두께가 0.05mm이며 비유전율이 2.94±0.04인 Rogerse사의 Duroid R-O 2800을 사용하였다. 설계에 필요한 수식은 Owens의 식을 이용하였다.¹⁰⁾

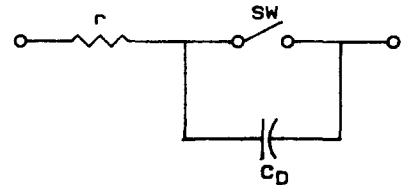


그림 7. PIN 다이오드의 등가회로
Fig. 7. Equivalent circuit of PIN diode.

PIN 다이오드가 역방향 바이어스 일때는 대단히 높은 임피던스를 가지며 반대로 순방향 바이어스 일때는 낮은 임피던스를 갖기 때문에 초고주파 스위치로서 많이 사용된다. 이 때의 등가회로는 그림 7에 나타나 있다. 다이오드가 순방향 바이어스 일때 스위치 SW는 단락이고 역방향 바이어스일 때 스위치는 개방이다. 본 논문에서는 HPND-4028 Beam Lead PIN 다이오드(폭 0.28mm, 길이 0.69mm)를 사용하였다. 이 다이오드는 팩키지가 되지않은 상태이고 크기도 작으므로 다른 기생 효과는 무시하였으며 다이오드는 손실이 없는 것으로 가정하였다. 그러므로

PIN 다이오드가 순방향 바이어스일 때의 저항과 역방향 바이어스일 때의 저항은 무시한다. 실제 PIN 다이오드는 손실이 있으나 직렬저항은 거의 $2\sim 3\Omega$

정도이므로 이것을 무시했을 때와 무시하지 않았을 때의 위상차와 정재파비는 2% 정도 차이가 나므로 이 성분은 무시할 수 있다.

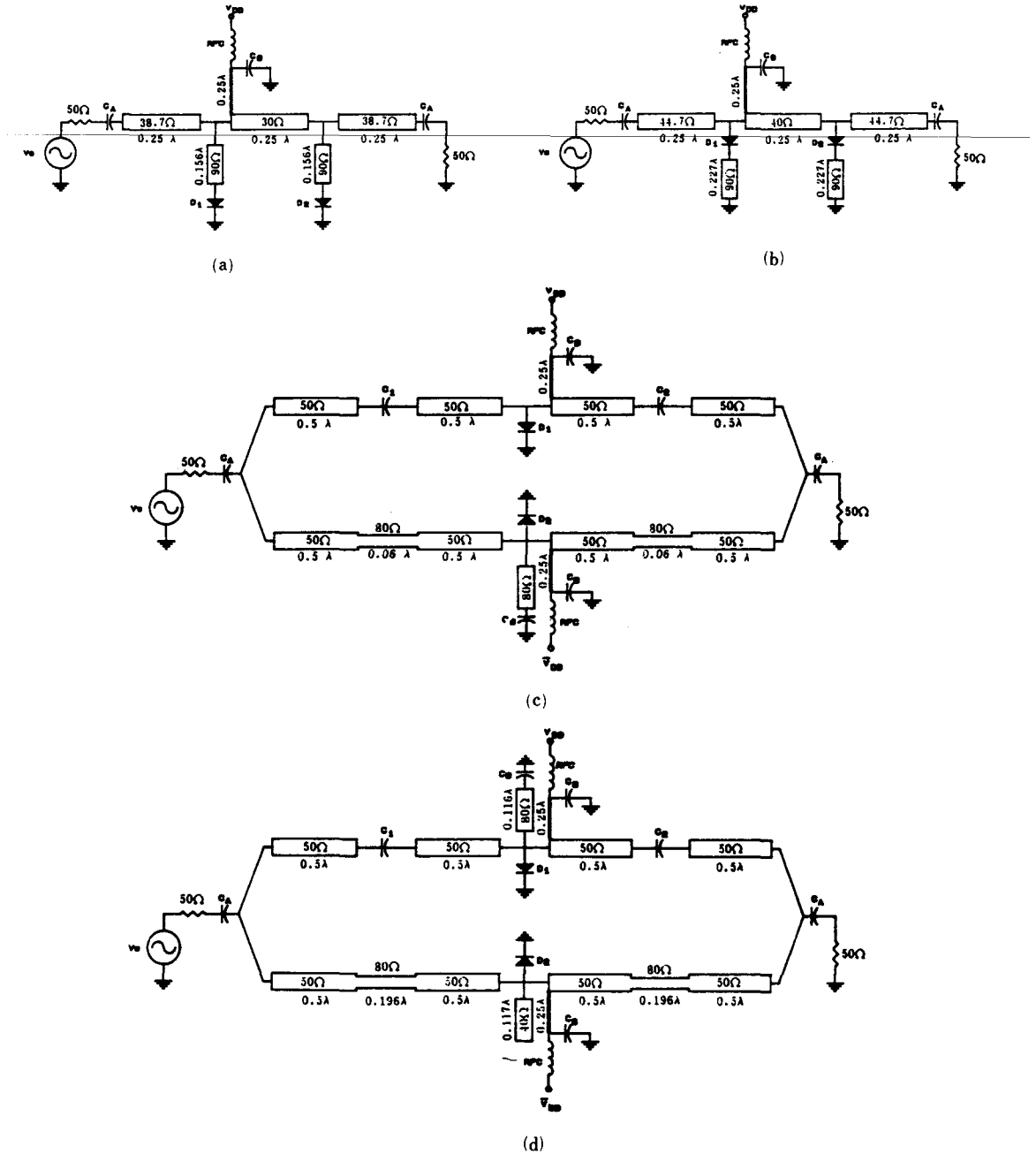


그림 8. 위상기 회로도

(a) 22.5° 위상기 (b) 45° 위상기 (c) 90° 위상기 (d) 180° 위상기

Fig. 8. Circuit of phase shifter.

(a) 22.5° phase shifter. (b) 45° phase shifter. (c) 90° phase shifter. (d) 180° phase shifter.

사용된 모든 캐패시터는 집중정수 소자를 사용하였으며 소자의 값은 표1에 나타난 바와 같으며 C_s 와 L_s 은 개방 스테브와 단락 스테브로 구성하였다. 단 커플링(coupling)캐패시터 C_A 는 각 소자의 입력측과 출력측에 650 pF, 바이패스(bypass) 캐패시터 C_B 는 400 pF을 사용하였다. 가변 회로 방식에 사용된 인덕터는 분포정수 소자로 구현하였다.

이상에서 제안한 바와 같이 설계한 위상기의 회로를 그림8에, 실제기판 에칭에 사용된 패턴을 그림 9에 나타내었다.

위상기는 임피던스 변화로서 위상 변화를 얻을 수 있기 때문에 정합을 하는데 문제점이 많다. 그러므로 최선의 방법으로 부하선로 방식에서 Z_m 을 50Ω 선로에 대하여 $\lambda/4$ 트랜스포머(transformer)로 정합하였다. 즉 22.5° 에서는 39Ω 으로, 45° 에서는 45Ω 트랜스포머로 정합 하였다.

주파수에 대한 위상 특성과 삽입 손실을 그림10과 그림11에 나타내었다. 중심 주파수에서 위상 편차는 22.5° 에서 12° , 45° 에서 6° , 90° 에서 2° , 180° 에서 20° 정도이다. 22.5° , 45° 위상기에서 전체적으로 이론값에 못 미치는 위상특성을 나타내었다. 이는 다이오드가 순

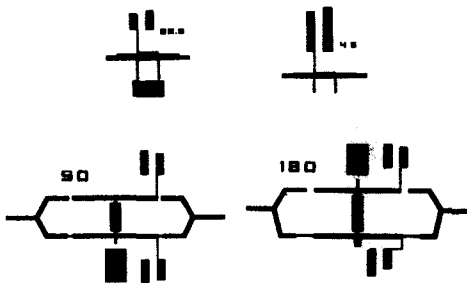


그림 9. 위상기의 패턴
Fig. 9. Pattern of phase shifter.

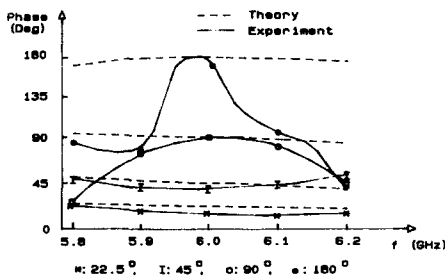


그림10. 위상 특성
Fig. 10. Characteristics of phase shifter.

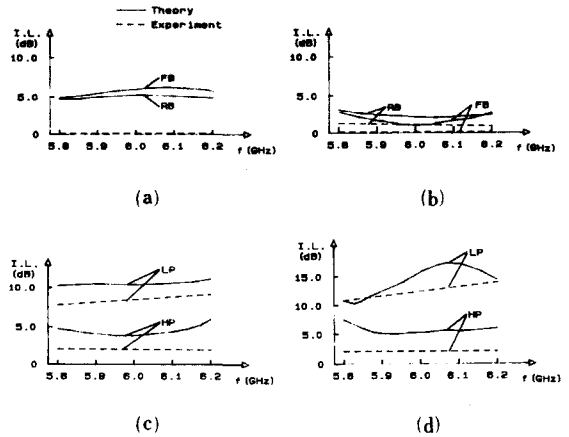


그림11. 삽입손실 특성
(a) 22.5° 위상기
(b) 45° 위상기
(c) 90° 위상기
(d) 180° 위상기

Fig. 11. Characteristics of insertion loss.
(a) 22.5° phase shifter.
(b) 45° phase shifter.
(c) 90° phase shifter.
(d) 180° phase shifter.

방향 바이어스일 때, 무시한 직렬 인덕턴스와 다이오드의 길이가 스테브의 길이에 가산되어 스테브가 실제로 더 길게 작용 되면서 기인한 편차로 간주된다. 90° , 180° 위상기는 고역통과 상태 일때와 저역통과 상태일 때의 손실의 차가 크기 때문에 설계시에 어려움이 많다. 앞으로 구현할 수 있는 소자의 폭이 커지고 정확한 분포정수 소자 인덕터를 기판에 제작함으로써 이러한 문제는 해결될 수 있다. 또한 대역폭은 고역통과 상태 및 저역통과 상태에서 더 많은 단을 부가하므로써 개선될 수 있을 것이다.

V. 결 론

전송 선로의 길이와 스테브의 어드미턴스를 변화시켜 22.5° , 45° 의 위상 변화를 갖는 부하 선로형 위상기와, 스테브의 어드미턴스와 집중·분포 정수 소자의 임피던스를 변화시켜 90° , 180° 의 큰 위상 변화를 갖는 가변선로형 위상기를 설계 및 제작하였다. 스테브와 PIN 다이오드만으로 작은 위상 변화는 쉽게 구현할 수 있으며 삽입손실도 작다. 큰 위상 변화는 본 논문에서 제안한 바와 같이 가변 회로 방식으로 구성하여 위상 앞섬과 위상 뒤짐의 차이에서 큰 위상 변화를 얻을 수 있다.

삼입손실은 부하선로 방식 위상기에서는 적었으며 가변회로 방식에서는 만족할만 하나 저역통과 상태에서는 약간 크게 나타났다. 위상 변화는 광 대역성을 갖지는 못하였지만 적어도 중심 주파수 근처에서는 실험치에 근접하고 있으며, 본 연구 결과는 레이 다 등에 응용되는 초고주파 디지털 위상기 설계에 이용될 수 있으리라 사료된다.

參 考 文 獻

- [1] R.V. Garver, "Broad-Band diode phase shifter," *IEEE Trans. Microwave Theory Tech.*, vol. MTT-20, pp. 314-323, May 1972.
- [2] Y. Ayasli, A. Platzker, J.L. Vorhaus, and L.D. Reynolds, "A monolithic single chip X-band four-bit phase shifter," *IEEE Trans. Microwave Theory Tech.*, vol. MTT-30, pp. 2201-2205, Dec. 1982.
- [3] C. Andricos, I.J. Bahl and E.L. Griffin, "C-band 6-bit GaAs Monolithic phase shifter," *IEEE Trans. Microwave Theory Tech.*, vol. MTT-33, pp. 1591-1596, Dec. 1985.
- [4] I.L. Bahl "Microwave solid state circuit design," *John Wiley & Sons*. 1988.
- [5] I.L. Bahl, and K.C. Gupta, "Design of loaded line PIN diode phase shifter circuits," *IEEE Trans. Microwave Theory Tech.*, vol. MTT-28, pp. 219-214, Mar. 1980.
- [6] Y. Ayasli et al., "Wide band monolithic phase shifter," *IEEE Trans. Microwave Theory Tech.*, vol. MTT-32, pp. 1710-1714, Dec. 1984.
- [7] R.V. Gaver "Microwave diode control devices," Artech House, Inc. 1976.
- [8] R.G. Brown "Lines, waves and antennas," *John Wiley & Sons*. pp. 111-112, 1961.
- [9] J.F. White, "Microwave semiconductor engineering," *Van Nostrand Reinhold Company*. 1982.
- [10] T.C. Edwards, "Foundation for microstrip circuit design," *John Wiley & Sons*. 1981.

著 者 紹 介

曹 永 松 (準會員)

1965年 10月 12日生. 1988年 2月 아주대학교 전자공학과 졸업. 1988年 3月~현재 아주대학교 대학원 전자공학과 석사과정. 주관심 분야는 초고주파 소자 및 회로 설계 등임.

權 赫 重 (準會員)

1966年 12月 3日生. 1989年 2月 아주대학교 전자공학과 졸업. 1989年 3月~현재 아주대학교 전자공학과 석사과정. 주관심분야는 초고주파 회로 설계 등임.

李 永 哲 (正會員)

1953年 1月 13日生. 1976年 2月 광운대학교 무선통신학과 졸업. 1978年 2月 연세대학교 대학원 전자공학과 석사학위 취득. 1985年~현재 아주대학교 대학원 전자공학과 박사과정. 1978年 7月~1981年 7月 해군사관학교 부교수 교관. 1981年 9月~현재 경남대학교 전자공학과 조교수. 1989年 호주 Melbourne 대학 객원교수. 주관심분야는 초고주파 회로 설계와 광통신 회로 설계 등임.

慎 哲 宰 (正會員)



1941年 6月 4日生. 1964年 2月 연세대학교 전기공학과 졸업. 1968年 9月 연세대학교 대학원 전자공학과 공학석사 취득. 1983年 3月 연세대학교 대학원 전자공학과 박사학위 취득. 1967年~1970年 동양공업전문대학 조교수. 1970年 3月~1977年 2月 광운대학교 조교수. 1977年 3月~현재 아주대학교 교수. 1986年~1987年 미국 Florida 대학 교환교수. 주관심분야는 초고주파 회로 설계, Microwave 통신, Antenna 등임.