

論文 90-27-5-8

急速 熱處理에 의한 SiO₂의 窒化(Rapid Thermal Nitridation of SiO₂)

李 龍 鉉* 王 鎮 錫**

(Yong Hyun Lee and Jin Suk Wang)

要 約

급속 열처리 장치를 이용하여 SiO₂막을 암모니아 분위기에서 열적 질화시켜 그 막을 AES (Auger-electron spectroscopy)를 통하여 분석하였다. 이 때 공정 온도와 공정 시간은 각각 900-1100°C, 15-180초로 하였다. 이렇게 하여 형성된 질산화막을 이용하여 MIS 커패시터를 제조해서 이들의 C-V 및 I-V 특성을 연구하였다. AES 분석으로 부터 질화 초기에는 질화가 막의 표면과 SiO₂-Si 계면에서 먼저 일어남을 알 수 있었으며, ellipsometer를 이용한 측정으로 부터 SiO₂를 질화시켰을 때 막의 굴절율이 증가됨을 알 수 있었다. 그리고 SiO₂를 질화시킬 경우에 고정 전하 밀도가 변함에 따라 평탄대역 전압의 변화가 일어났다. 질산화막 내에서의 전도 특성은 산화막의 경우와 마찬가지로 F-N터널링 현상에 주로 기인한다. 질화 시간이 증가할 수록 막의 항복 전계는 증가하였다.

Abstract

SiO₂ films were nitrided by tungsten-halogen heated rapid thermal annealing in ammonia gas at temperatures of 900-1100°C for 15-180 sec. The nitroxide films were analyzed using Auger electron spectroscopy.

MIS capacitors were fabricated using these films as gate insulators. I-V and C-V characteristics of MIS capacitors were investigated.

The AES depth profiles of nitroxide film show that the nitrogen rich layer is, at the early stage of nitridation, formed at the surface of nitroxide film and near the interface between nitroxide and silicon. Nitridation of SiO₂ makes the film have a larger effective average refractive index.

The thermal nitridation of SiO₂ on silicon causes the flatband voltage shift due to the change of the fixed charge density.

It is found that the dominant conduction mechanism in nitroxide is Fowler-Nordheim tunneling. Rapid thermal nitridation of 200Å SiO₂ on silicon results in an improvement in the dielectric breakdown electric field.

*正會員, 慶北大學校 電子工學科
(Dept. of Elec. Eng., Kyungpook Nat'l Univ.)

**正會員, 忠南大學校 電子工學科
(Dept. of Elec. Eng., Chungnam Nat'l Univ.)
接受日字: 1989年 12月 29日

I. 서 론

집적 회로가 고밀도화 및 고집적화됨에 따라 기존에 사용되던 실리콘 산화막보다 더욱 신뢰성 있는 유전 물질이 요구되었다. 이에 따라 SiO₂를 질화시킨 실리콘 질산화막에 대해 많이 연구되어 왔다.¹⁻⁴

실리콘 질산화막은 산화막에 비해 불순물 확산에 대한 높은 장벽 효과, 높은 항복 전압 등의 많은 장점을 가지고 있다.¹⁵⁻¹⁷ 그러나 지금까지의 실리콘 질산화막에 대한 연구의 대부분은 전기로를 이용한 고온 장시간 공정이거나 플라즈마를 이용한 공정이다. 따라서 이들 기술로는 막 내의 질소의 분포 및 불순물의 재분포를 제어하는 것이 어려워 실리콘 질산화막의 장점을 제대로 살리지 못한다.¹⁸ 최근에 급속 열처리 방법을 이용하여 질산화막을 형성하는 것에 관한 연구가 진행되고 있다.⁹⁻¹² 급속 열처리 공정에서는 소형 반응실을 사용함으로써 매우 짧은 시간내에 반응실 안의 가스 분포를 균일하게 유지시킬 수 있으며, 또한 마이크로프로세서의 이용으로 매우 짧은 시간에 매우 정확한 온도 제어를 할 수 있다. 특히 고온 단시간 공정이므로 불순물 재분포를 막을 수 있으며, 또한 플라즈마 공정과 같은 공정에서 발생하는 많은 공정 변수를 줄일 수 있는 장점이 있다.¹⁰ 본 연구에서는 급속 열처리 장치에 의해 열적 질화를 행하고 그 막의 특성을 조사하였다. 건식 산화법으로 성장시킨 실리콘 산화막의 여러 가지 공정조건에 따른 RTN(rapid thermal nitridation) 효과를 조사하기 위하여 초기 산화막의 두께, 기판 온도 및 질화 시간을 다르게 하여 열적 질화를 행하였다. 제조된 질산화막의 특성을 AFS 분석과 C-V 측정을 통해 연구하였으며, 또한 I-V 측정을 통하여 질산화막의 전기 전도 현상을 연구하였다.

II. 실험

본 실험에서는 비저항이 $6-9\Omega\cdot\text{cm}$ 이고 결정면이 (100)인 p형 웨이퍼를 사용하여 900°C에서 건식 산화법으로 약 200 Å의 SiO₂막을 성장시켰다. 성장된 SiO₂막을 별도의 열처리없이 반응로에 넣어 고순도의 N₂로 퍼징(purging)한 후에 질화를 행하였다. 본 실험에 사용된 급속 열처리 장치의 기본적인 구조를 그림 1에 나타내었다. 열원으로는 텅스텐 할로겐 램프가 사용되었으며 반응로의 아래 윗쪽에 각각 9개씩 분리 설치되었다. 반응로의 아래 윗쪽에 각각 스테인레스 반사판이 설치되었다. 웨이퍼의 온도는 열전대와 pyrometer (Minolta IR 630)를 이용하여 측정되었다. 그림 2는 반응로에 주입되는 가스의 종류와 온도 변화를 시간에 따라 나타낸 것이다. NH₃ 분위기에서 수 초간 750°C 유지시킨 다음 공정하고자 하는 온도로 상승시켰다. 이렇게 하여 최대한 단시간에 공정 온도까지 도달시킬 수 있었다. 공정 온도는 900, 950, 1000, 1050 및 1100°C로 하였으며 질화시

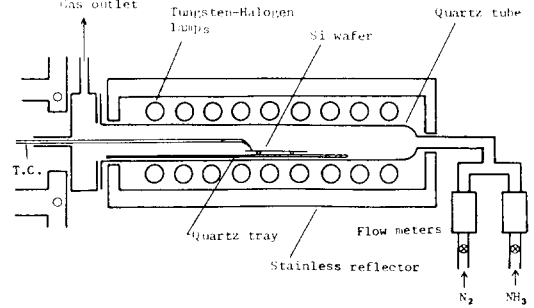


그림 1. 실험 장치의 개략도

Fig. 1. Schematic diagram of the equipment for rapid thermal nitridation.

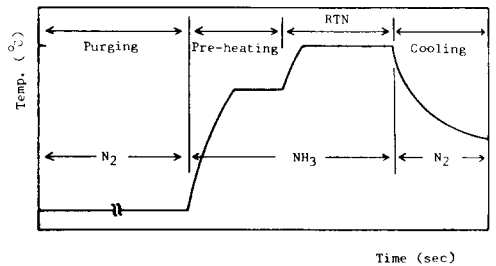


그림 2. 질산화막 형성 과정에서의 온도 및 가스 제어

Fig. 2. Control of wafer temperature and chamber gas ambient as a function of time for two-step RTN process.

간을 15초에서 180초까지 각각 변화시키면서 실리콘 질산화막을 제조했다. 공정이 끝난 후에 고순도 N₂로 퍼징을 하면서 자연 냉각시켰다. 이와 같은 방법으로 질화 시간 및 질화 온도를 각각 다르게 하여 RTN을 행하였다. 이렇게 하여 얻은 실리콘 질산화막으로 MIS 커패시터를 제조하여 C-V 및 I-C 측정을 행하였다. MIS 커패시터 전극의 면적은 $33.18 \times 10^{-4} \text{cm}^2$ 이며 형태는 원형이다. 질산화막의 굴절율은 ellipsometer로 측정 하였으며 막막 내의 조성 변화는 AFS 분석을 통해 조사되었다.

III. 결과 및 고찰

SiO₂막의 열적 질화는 SiO₂-Si 계면과 SiO₂막 표면에서 부터 먼저 일어난다. 이것은 각각 격자 부정합(lattice mismatch)에 의한 계면 변형(interface strain)¹³에 의한과 질화제의 막 표면으로부터 계면

쪽으로의 확산 때문이다. 그림 3은 건식 산화법으로 성장시킨 200 Å의 SiO₂막을 1000°C에서 질화시간을 15초에서 180초까지 변화 시키면서 RTN한 실리콘 질산화막의 깊이 방향에 대한 AES 분석 (auger depth profile)을 나타내고 있다. 일반적인 전기로에 의한 실험 결과와 마찬가지로 산화막 표면과 SiO₂-Si 계면에서 N의 분포가 많음을 알 수 있다. 질화시간이 증가할수록 계면과 표면에서의 N의 농도가 증가되는 것을 볼 수 있을 뿐만 아니라 막 전체를 통하여 N의 농도가 증가하는 것을 알 수 있다. 시간이 경과하면 N의 농도 분포가 막 전체적으로 균일하게 될 것이 예상된다.

그림 4는 RTN한 공정 시간을 90초로 하고 950°C, 1050°C 및 1100°C에서 각각 제조한 실리콘 질산화막의 깊이 방향에 대한 AES 분석이다. 역시 표면과 계면에서의 N의 농도가 크게 나타나고 있고 또한 온도가 증가할수록 N의 농도가 증가하는 것을 볼 수 있다.

그림 5는 그림 4를 바탕으로 하여 질화 온도에 따른 실리콘 질산화막의 표면과 계면에서의 질소 원자 농도 분포를 나타낸 것이다. 이때의 질화 시간은 90 초였다. 질화 온도가 증가할수록 표면과 계면에서의 N의 농도는 다같이 증가함을 보이고 있다. 그런데 1000°C 이하에서는 표면보다는 계면 쪽에서의 N의 농도가 더 큰 값을 보이고 있는데 반해 1100°C에서는 계면보다는 표면 쪽에서 더 큰 것을 알 수 있다 이것은 낮은 온도에서는 Si과 SiO₂계면에서 생기는

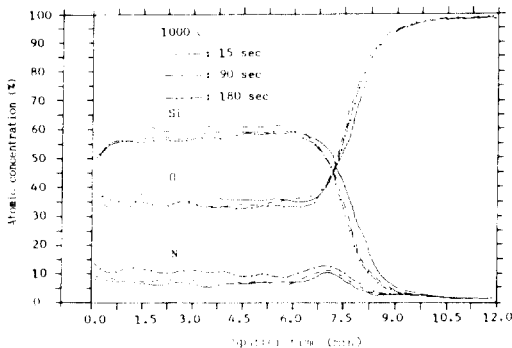


그림 3. 온도가 1000°C이고 15초, 90초 및 180초의 질화 시간 동안 200 Å을 NH₃ 분위기에서 열적 질화한 후 형성된 질산화막의 AES depth profile

Fig. 3. AES depth profile of nitroxide films prepared by the nitridation at 1000°C in NH₃ ambient for various nitridation times.

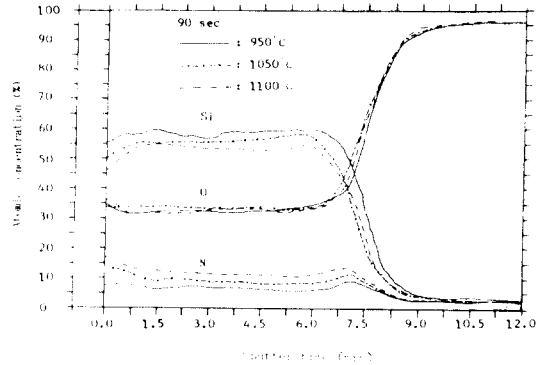


그림 4. 950°C, 1050°C 및 1100°C의 질화 온도에서 90초 동안 NH₃ 분위기에서 질화된 질산화막의 AES depth profile

Fig. 4. AES depth profile of nitroxide films prepared by the nitridation at 950, 1050, and 1100°C in NH₃ ambient for 90 sec.

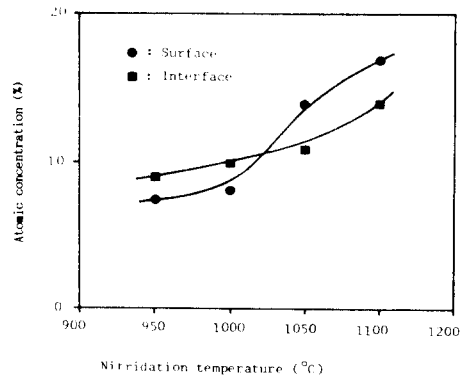


그림 5. 질화온도에 따른 막의 표면과 계면에서의 N의 농도

Fig. 5. Nitrogen concentration at the surface and SiO₂-Si interface of the films nitrided for various nitridation temperature.

격자 부정합에 의한 계면 변형에 의해 활성화 에너지가 낮아지며^[13-14] 이에 따라 계면에서의 질화가 쉽게 일어나는 것으로 생각된다. 그러나 1000°C 보다 높은 온도에서는 질화 속도가 어느 정도 빨라진다. 이 때 활성화 에너지 차이에 의한 질화 속도의 차이가 점차 감소되고 따라서 표면에서 계면 쪽으로의 N 원자 확산에 의한 영향이 점차 크게 나타나게 되어 계면보다는 표면에서의 질화가 더 많이 일어난다. 그러므로 질화 공정 온도와 시간을 적당하게 함으로써 막 내부의 N의 농도 및 분포를 어느 정도 제어할

수 있다.

실리콘 질산화막은 전체적으로 균질하지 않은 막이 형성된다. 이로 인해 굴절율을 정확하게 측정하는 것이 매우 힘들다.¹⁵⁾ 즉 단막 측정 방법으로 측정했을 경우에는 전체적인 막의 평균 유효 굴절율 (effective average refractive index)을 나타낸다. 하지만 이 값에 의해서도 막 내로 침투해 들어가는 N의 양의 정도는 상대적으로 알 수 있다.¹⁶⁾ 그림 6은 900°C 및 1000°C에서 시간의 변화에 따른 평균 유효 굴절율을 나타낸 것이다. 질화시간이 증가함에 따라 굴절율이 증가하는 것을 볼 수 있다. 이것은 곧 질산화막 내의 N의 농도가 증가하는 것을 의미하며 질화 시간에 대한 AES 분석을 나타내는 그림 3에서도 확인되었다. 900°C보다 1000°C에서의 굴절율 증가가 큰 것을 볼 수 있는데 이로부터 질화 온도가 높을수록 Si-N 결합이 높은 비율로 일어남을 알 수 있다.

그림 7에서는 200 Å의 SiO₂막에 대해 열질화 시간과 온도의 함수로써 V_{FB} 변화를 나타내고 있다. 1100°C의 경우 질화가 시작되어 15초에 이르면 그 평탄 대역 전압 변화분이 -0.6V로 최고값을 나타내고 있다. 더욱 질화 시간이 증가함에 따라 그 값은 점점 감소하는 것을 볼 수 있다. (-)방향의 V_{FB} 변화는 막 내의 양전하의 존재를 암시하며 이러한 양전하는 Si-미완성 (dangling) 결합에 의하거나 질화 초기에 발생 가능한 반응종 (radical)인 H, O-H 및 N-H 등이 SiO₂막 속으로 확산되어 들어가서 SiO₂-Si 계면에도달하게 되어 발생되기도 한다. 시간이 경과함에 따라 Si-N 결합 형성이 증가되고 질소 확산화에 의해 Si의 미완성 결합은 감소하게 되어 (-)방향의 V_{FB} 변

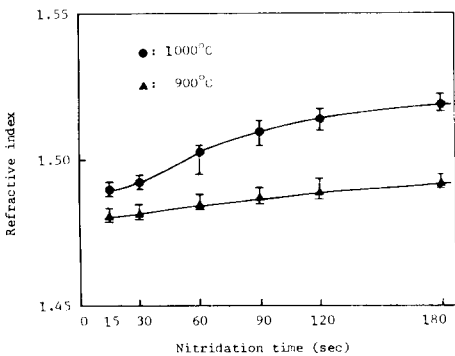


그림 6. 공정 시간 및 공정 온도에 따른 굴절율의 변화

Fig. 6. Nitridation time dependence of the refractive index.

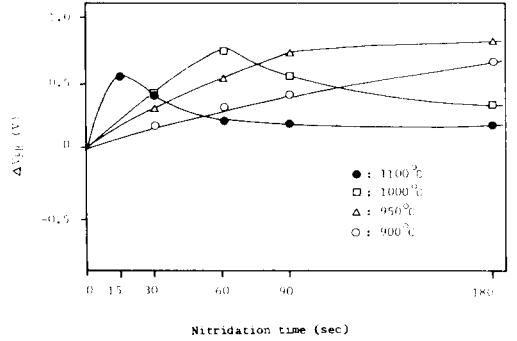


그림 7. NH₃ 분위기에서 900-1100°C의 온도로 질화된 질산화막의 시간에 따른 평탄 대역 전압의 변화

Fig. 7. Flatband voltage as a function of nitridation time for various nitridation temperature in NH₃ ambient.

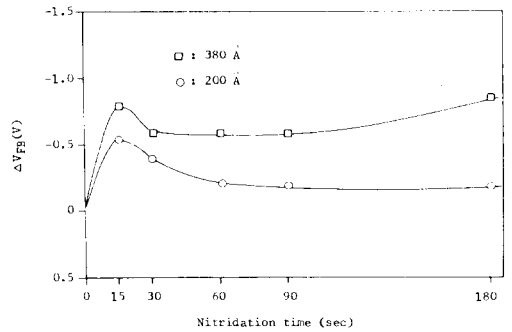


그림 8. 1100°C에서 질화된, 초기 산화막의 두께가 380 Å 및 280 Å인 질산화막의 질화 시간에 따른 평탄 대역 전압의 변화

Fig. 8. Flatband voltage as a function of nitridation time for 380 Å and 280 Å initial oxide film at 1100°C.

화는 적어지게 된다!¹⁷⁾ 또한 이 그림에서 높은 공정 온도일때의 평탄 대역 전압 변화분이 작은 값으로 나타남을 알 수 있다.

그림 8은 초기 실리콘 산화막의 두께가 200 Å 및 380 Å일 때 RTN 시간에 따른 V_{FB} 변화가 훨씬 크게 나타나는 것을 볼 수 있다.

그림 9는 고정 전하 밀도를 질화 시간에 대해서 나타낸 것이다. 1100°C 공정 온도의 경우, 질화 시간에 따른 고정 전하 밀도가 질화가 진행될수록 증가하다가 어떤 시간 후에는 다시 감소하는 것을 볼 수

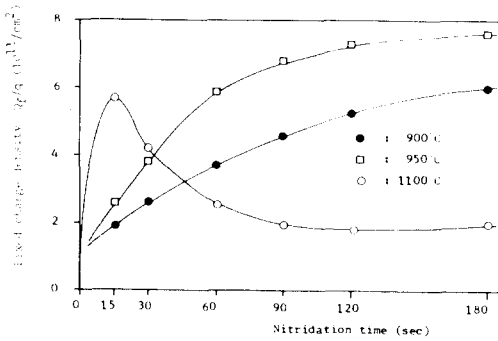


그림 9. 900°C, 950°C 및 1100°C에서 200 Å의 산화막을 질화시켰을 때 질화시간에 따른 고정 전하 밀도의 변화

Fig. 9. Fixed charge density built-up during rapid thermal nitridation of 200 Å SiO₂ at 900, 950 and 1100°C for various nitridation times.

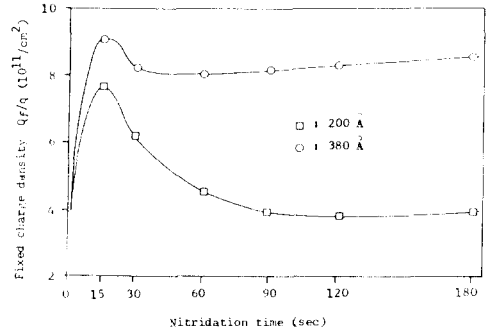


그림 10. 1100°C에서 300 Å 및 280 Å의 SiO₂ 막을 질화시키는 동안 질화 시간에 따른 고정 전하 밀도의 변화

Fig. 10. Fixed charge density built-up during rapid thermal nitridation of 380 Å and 280 Å SiO₂ at 1100°C for various nitridation times.

있다. 900°C와 950°C에서는 고정 전하 밀도가 계속해서 조금씩 증가하는 것을 볼 수 있다. 물론 질화 시간이 길 경우, 다시 감소하는 경향을 나타낼 것이다.

그림10은 200 Å과 380 Å의 SiO₂ 막에 대해 질화 시간의 함수로서의 고정 전하 밀도를 서로 비교하여 나타낸 것이다. 이 때 공정 온도는 1100°C이다. 고정 전하 밀도의 변화는 서로 비슷한 경향을 나타내고 SiO₂ 막의 두께가 380 Å인 경우가 200 Å인 경우 보다 큰 값을 가진다. 이것은 일반적인 전기로에 의한 연구에서 초기 산화막의 두께가 증가할수록 고정 전하 밀도가 감소하는 현상을 나타낸 Ruggles¹⁶⁾의 연구 결과와는 일치하지 않지만, Hori등¹²⁾이 급속 열처리 장치를 이용하여 연구한 결과와는 일치한다.

그림11은 200 Å의 실리콘 산화막을 1100°C에서 60 초, 90 초 및 180 초 동안 열적 질화시킨 후, 이들 절연막과 SiO₂를 절연막으로 하는 MIS 캐패시터 소자를 제조하여 얻은 전류-전압 특성을 나타낸 것이다. MIS 캐패시터 소자의 전류-전압 특성에서 질화 시간이 길수록 누설 전류가 증가하고 또한 절연 파괴 전압도 향상되는 것을 알 수 있다. 질산화막의 전도 특성은 SiO₂와 마찬가지로 Fowler-Nordheim tunneling 현상을 나타낸다. 질화 시간이 증가함에 따라 표면의 질소 농도가 더욱 많아져 급속과 절연막 계면의 전위 장벽이 낮아지고 또한 bulk 및 SiOxNy/Si 계면에서의 질소가 부분적 전위 장벽을 낮추기 때문에 누설 전류가 더욱 많이 흐르게 된다.^{18,19)} 그러

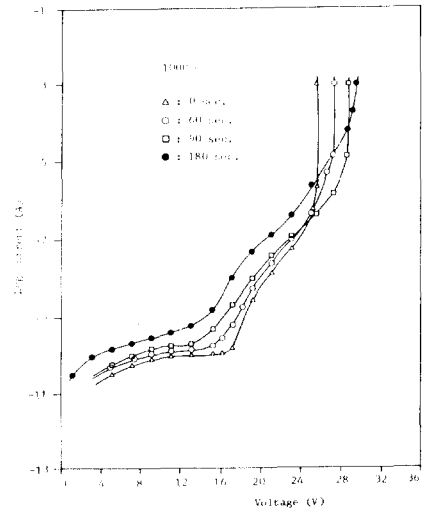


그림 11. 급속 열질화에 의해 형성된 질산화막의 I-V 특성

Fig. 11. The I-V characteristics of MIS structure with a nitroxide formed by the rapid thermal nitridation.

나 질화 시간이 증가할 경우에는 막 속에 포함된 N의 농도가 높기 때문에 Si-N 결합이 훨씬 많아지고 따라서 막은 구조적으로 더욱 치밀해져서 절연 파괴 전압이 높아진다고 생각된다.

그림12는 그림11의 전류-전압 특성을 F-N 전도

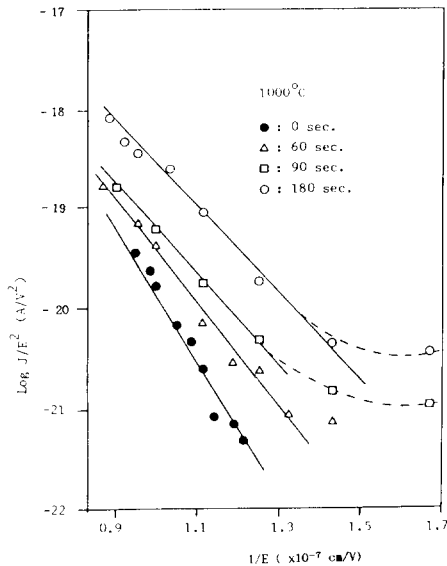


그림 12. 질산화막의 Fowler-Nordheim 전도 특성
 Fig. 12. Fowler-Nordheim plots for MIS devices having 200 Å nitroxide on p-type (100) Si and gate area of $3.3 \times 10^{-3} \text{ cm}^2$.

특성으로 나타낸 것이다. 6MV/cm 이상의 전계에서는 F-N 전도 특성을 나타내지만 그보다 낮은 전계 강도에서는 약간 벗어난다. 질화 시간이 증가될수록 기울기가 감소하는데 이는 막 내에 존재하는 고정전하 및 포획(trap) 전하의 영향 때문이다.¹⁸⁾

IV. 결 론

급속 열처리 공정에 의하여 SiO₂ 막을 열적질화시켰다. 막의 깊이 방향에 대한 AES 분석 결과에 의하면 질화는 SiO₂의 표면 및 SiO₂-Si 계면에서 먼저 일어나고, 질화 시간 및 기판 온도가 증가할수록 SiO₂ 내의 N의 농도도 증가되는 것을 볼 수 있었다. 질화 시간이 90초일 경우 약 1050°C보다 높은 공정 온도에서는 SiO₂ 표면에서의 N의 농도가 계면에서의 농도보다 많았다. 그러나 1000°C 이하에서는 계면에서의 농도가 더 많았다. 따라서 질화시 실리콘 산화막 내의 N의 공간적 분포를 어느 정도 조절할 수 있다. SiO₂의 질화시 굴절율의 증가를 볼 수 있었다. SiO₂ 막을 열적 질화시켰을 때 막 내의 고정 전하의 변화로 인해 평탄 대역 전압의 변화를 일으켰다. 질화 시간이 증가함에 따라 평탄 대역 전압 변화분은 최대값을 가지다가 감소하였으며 질화 온도가 높을수록 V_{fb}의 변화와 최대치에 도달하는 시간이 감소

함을 볼 수 있었다. 질화 시간이 증가할수록 초기산화막에 비해 누설 전류의 증가를 보였는데 이러한 현상은 Fowler-Nordheim 전도 특성으로 설명된다. 그리고 질화 후 항복 전계 강도가 증가함을 볼 수 있었다.

參 考 文 獻

- [1] T. Ito, T. Nozaki, and H. Ishikawa "Direct thermal nitridation of silicon dioxide films in anhydrous ammonia gas," *J. Electrochem. Soc.*, vol. 127, no. 9, pp. 2053-2057, 1980.
- [2] F.H.P.M. Habrakew, A.E. T. Kuiper, Y. Tamninga, and J.B. Theeren "Thermal nitridation of silicon dioxide films," *J. Appl. Phys.*, vol. 53, no. 10, pp. 6996-7002, 1982.
- [3] S.S. Wong, and W.G. Oldham "A multiwafer plasma system for anodic nitridation and oxidation," *Electron Device Lett.*, vol. EDL-5, pp. 175-177, 1984.
- [4] T. Ito, S. Hijiya, T. Nozaki et al "Very thin silicon nitride films grown by direct thermal reaction with nitrogen," *J. Electrochem. Soc.*, vol. 125, pp. 448-452, 1982.
- [5] M.M. Moslehi and K.C. Saraswat "Thermal nitridation of Si and SiO₂ for VLSI," *IEEE Trans. Electron Devices ED-32*, no. 2, pp. 106-123, 1985.
- [6] Y. Hayafuji and K. Kajiwara "Nitridation of silicon and oxidized-silicon," *J. Electrochem. Soc.*, vol. 129, no. 9, pp. 2102-2108, 1982.
- [7] F.L. Terry, R.J. Aucoin, M.L. Naiman, and S. D. Senturia "Radiation effects in nitrided oxides," *IEEE Electron Device Lett.*, vol. EDL-4, no. 6, pp. 191-193, 1983.
- [8] J. Nulman, J.P. Krusius, and L. Rathbun "Electrical and structural characteristics of thin nitrided gate oxides prepared by rapid nitridation," *Proceedings of the IEEE International Electron Devices Meeting*, pp. 169-172, 1984.
- [9] J. Nulman and J.P. Krusius "Rapid thermal nitridation of thin thermal silicon dioxide films," *Appl. Phys. Lett.*, vol. 47, no. 2, pp. 148-150, 1985.
- [10] M.M. Moslehi, K.C. Saraswat, and S.C. Shatas: Rapid thermal nitridation of SiO₂ for nitroxide thin dielectrics, *Appl. Phys. Lett.*, vol. 47, no. 10, pp. 1113-1115, 1985.
- [11] M.M. Moslehi, S.C. Shatas, and K.C.

- Saraswat "Rapid thermal oxidation and nitridation of silicon in Proc. 5th Int. Symp. Silicon Mat. Sci. Technolo., ECS. vol. 86-4, pp. 379-397, 1986.
- [12] T. Hori, H. Iwasaki, Y. Naito, and H. Esaki "Electrical and physical characteristics of thin nitrided oxides prepared by rapid thermal nitridation," *IEEE Trans. Electron Devices*, vol. ED-34, no. 11, pp. 2238-2245, 1987.
- [13] R.P. Vasquez, A. Madhukar, F.J. Grunthner, and M.L. Naiman "Study of the kinetics and mechanism of the thermal nitridation of SiO₂," *Appl. Phys. Lett.*, vol. 46, no. 15, pp. 361-363, 1985.
- [14] R.P. Vasquez, A. Madhukar "A kinetics model for the thermal nitridation of SiO₂/Si," *J. Appl. Phys.*, vol. 60, no. 1, pp. 234-242, 1986.
- [15] Properties of Silicon, INSPEC, "The institution of electrical engineers," London and New York, pp. 662-667, 1988.
- [16] G.A. Puggles and J.R. Monkowski "An investigation of fixed charge build up in nitrided oxides," *J. Electrochem. Soc.*, vol. 133, no. 4, pp. 787-793, 1986.
- [17] Paihung Pan "Characteristics of thermal SiO₂ films during nitridation," *J. Appl. Phys.*, vol. 61, no. 1, pp. 284-293, 1987.
- [18] B. Balland, J.C. Bureau, A. Benamar, A. Ronda, and A. Glachant "High and low thermal nitridation of SiO₂ thin films," *Appl. Surface Science*, vol. 30, pp. 216-223, 1987.
- [19] X.R. Cheng, B.Y. Liu, and Y.C. Cheng "Electrical conduction in thin thermally nitrided SiO₂ (nitroxide)," *Applied Surface Science*, vol. 30, pp. 237-243, 1988.

 著 者 紹 介



王鎮錫(正會員)

1945年 6月 23日生. 1971年 연세대학교 전기공학과(학사). 1974년~1981년 연세대학교 대학원 전기공학과 석사 및 박사. 1975년 8월~현재 충남대 전자공학과 교수. 주관심분야는 반도체재료, 광

기전력, 센서, radiation 효과 등임.

李龍鉉(正會員) 第25卷 第12號 參照

현재 경북대학교 전자공학과 부교수