

# 黑鉛 막대 發熱體를 이용한 SOI構造의 Zone-Melting 再結晶化 研究

## (Zone-Melting Recrystallization of Si Films on SiO<sub>2</sub> with a Graphite-Strip-Heater)

金 炫 洙\*, 金 春 權\*, 閔 碩 基\*

(Hyeon Soo Kim, Chun Keun Kim, and Suk Ki Min)

### 要 約

두개의 黑鉛 發熱體를 利用한 zone-melting 再結晶化 裝置를 製作하여 絶緣膜 위에 증착된 非晶質 (혹은 多結晶) 실리콘薄膜의 재결정화를 試圖하였으며, 재결정화된 실리콘층의 結晶構造特性을 현미경, 透過電子回折패턴, X선 회절측정 등으로 調査하였다. 재결정화 條件들(두 발열체의 注入電力, 용융체의 移動速度, 시료와 윗쪽 발열체와의 間隔)을 最適化 함으로서, 재결정화된 실리콘층은 微細結晶粒 (subgrain) 境界面들과 함께 (100)texture 構造를 維持하였으며 미세결정립들의 結晶方向差異는 0.5°이 하이고 境界面사이의 平均間隔은 25 $\mu$ m 정도였다.

### Abstract

Zone-melting recrystallization(ZMR) system using two graphite heaters (a stationary sheet and a narrow movable bar) was constructed and implemented in recrystallization of Si films on insulating layers. The recrystallized Si films were examined by Nomarski contrast optical microscopy after Dash etching, transmission electron diffraction pattern, and x-ray diffraction. With optimum conditions of process parameters (input powers of the bottom and upper heater, scanning speed of the upper heater, and the gap between sample and upper heater), the recrystallized Si layer has a (100) texture, but contains many subboundaries. The subgrains are misoriented by  $< 0.5^\circ$ , and the average spacing between subboundaries is about 25  $\mu$ m.

### I. 序 論

絶緣層 위에 積層된 실리콘 構造 즉 SOI(silicon-on-insulator) 구조에 半導體 素子를 제조함으로써 접합영역과 커패시턴스 등을 줄여 소자의 動作速度를 높이고 latch-up 현상을 없게하며 3차원 구조소자를 가능하게 하는 등 소자특성에 주요한 잇점이 있어 그

응용에 潛在力이 풍부한 技術로 최근에 급속하게 연구개발되고 있는 새로운 실리콘기술로 알려지고 있다.<sup>1,2)</sup>

SOI 제조기술은 그 제조 방법에 따라 SOS(silicon-on-sapphire)와 같은 heteroepitaxy, beam recrystallization, epitaxial lateral overgrowth, lateral solid phase epitaxy, single silicon separation 방법 및 bonding and etch-back과 device transfer technique 등이 있으며,<sup>1,2-5)</sup> 이들중 beam recrystallization법은 酸化膜 위에 증착된 다결정(혹은 비정질) 실리콘 박막을 지역 용융

\*正會員, 韓國科學技術研究院 半導體材料研究室

(Semiconductor Materials Lab. KIST)

接受日次: 1989年 12月 26日

(zone melting) 법에 의해 재결정화 시키는 기술인데, 熱源 으로서 레이저, strip heater, 電子 및 이온 빔, 그리고 集束된 램프 시스템등이 사용되어지고 있다.<sup>16-19)</sup>

본 연구에서는 두개의 黑鉛 發熱體를 이용한 zone-melting 再結晶化 裝置를 製作하여 절연막 위에 증착된 비정질(혹은 다결정)실리콘박막의 재결정화를 시도하였으며, 재결정화된 실리콘층의 결정구조특성을 현미경, 투과전자회절패턴, X선 회절측정 등으로 조사하여 高品位의 SOI를 제조할 수 있는 最適의 재결정화 條件들(두 발열체의 주입전력, 용융피의 이동 속도, 시료와 윗쪽 발열체와의 間隔등)을 찾으려고 하였다.

II. 黑鉛 發熱體를 이용한 再結晶化 裝置의 製作

재결정화 장치는 黑鉛析 發熱體와 움직일 수 있는 막대형 發熱體로 구성되는 hot zone 및 stainless double chamber, rotary 및 擴散펌프로 구성되어 있는 眞空시스템, 그리고 strip heater를 1.5mm/sec까지 움직일 수 있는 scanning 시스템 등으로 나눌 수 있으며 그 전체적인 모습은 그림 1과 같다. 재결정화 과정을 관측할 수 있도록 chamber 뚜껑에 直徑 2인치 정도의 窓을 내었으며 chamber의 壁, 뚜껑, 바닥은 冷却水가 흐른다. 그리고 chamber내 hot zone의 概略的인 모습은 그림 2와 같으며 bottom heater(BH)의 아래면에 Pt/Pt-13%Rh 熱電帶를 설치하여 시료의 온도를 조절하고, 실제 온도는 IR 光온도계를 사용하여 實測한다. BH의 크기는 대략 길이 10cm, 폭 3cm, 두께 0.25cm 정도이며 upper strip heater(USH)의 크기는 대략 10×0.2×0.1cm이다. 2×2cm<sup>2</sup> 크기의 시료를 BH의 가운데 놓고 USH는 시료와의 間隔이 1-2mm가 되도록 위치시킨다. 이들 두 heater는 交流電流에 의해 抵抗發熱하며, BH는 數百 암페어, USH는 數十암페어 까지 전류를 올린다.

이때 液狀-固狀 界面에서의 온도구배는 재결정화 과정에 매우 중요한 역할을 하며 USH의 모양과 USH-시료간의 距離에 의해 영향을 받는다. USH로부터 시료표면에 전달되는 전력의 분포에 대한 이들 변수들의 영향을 계산할 수 있으며<sup>12)</sup> 그림 3 속에 그려진 斷面에서와 같이 D가 USH-시료간 거리이고 시료표면에서 USH 中央 아래의 위치(x=0)로부터 scan 방향으로 떨어진 거리를 x라 하고, USH의 단면크기가 0.1×0.2cm<sup>2</sup> 일때 그 계산 결과는 그림 3과 같이 된다. 그림에서 보듯이 heater-시료간의 간격이 적을수록 온도구배가 커져 고상-액상 계면이 더욱 安

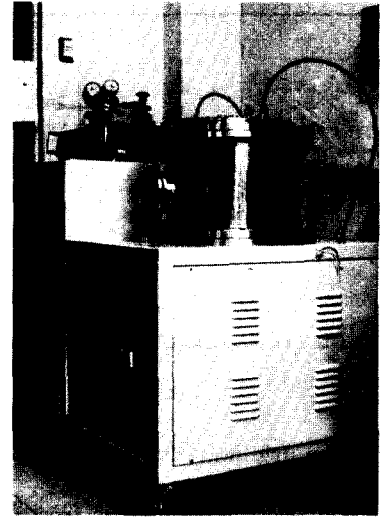


그림 1. 再結晶化 裝置의 寫眞  
Fig. 1. Photograph of the zone-melting recrystallization (ZMR) system.

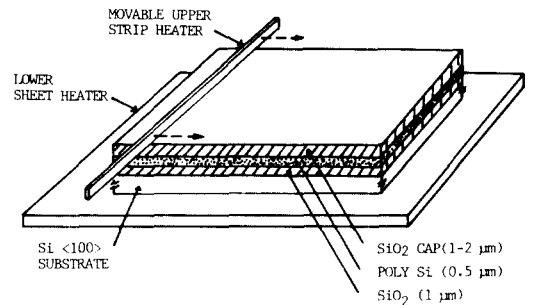


그림 2. 再結晶化 裝置에서 시료 및 hot zone部位의 概略圖  
Fig. 2. Schematic diagram of the sample and hot zone in the ZMR system.

定될 것으로 豫測되나, 실제 실험에서는 높은 온도에서 흑연 발열체들이 變形되기 때문에 0.5mm이하로 間隔을 維持하는 것이 매우 어려워 대략 1mm 정도로 유지하였다.

III. 實驗 過程

재결정화에 사용된 시료의 構造는 그림 2에서 보는바와 같으며, 기관은 單結晶 <100>Si 웨이퍼이다. 熱酸化法에 의해 실리콘 기판위에 두께 1μm의 酸化膜을 만든 후 두께 0.5μm의 다결정 실리콘을 低壓

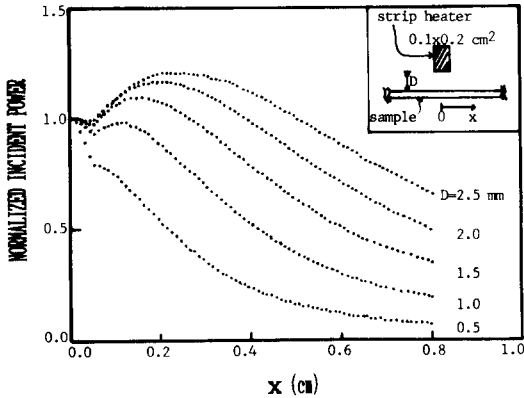


그림 3. Upper strip heater로 부터 시료표면에 傳達되는 入射電力의 分布  
 Fig. 3. Power incident on a sample from the upper strip heater as a fuction of position x along the sample surface.

化學 증착법(LPCVD)으로 620°C에서 증착시키고 그 위에 保護膜으로써 두께 1-2μm의 산화막을 PECVD 법에 의해 증착하였다.

증착된 다결정실리콘 박막에 熔融띠(melting zone)를 만들기 위하여 표 1에서 보는 바와 같이 재결정화 조건들을 여러가지로 바꾸면서 재결정화를 試圖하였으며, 전형적인 재결정화 過程은 다음과 같다. 실리콘 薄膜面이 위로 向하게 시료를 BH의 가운데 부분에 올려놓고 재결정화 chamber 내의 眞空도가 10<sup>-5</sup> Torr 이하가 될때까지 空氣를 뽑아낸 후 BH의 온도를 약 1000°C 정도 올린다. 그리고 USH를 시료의 가장자리부분 위에 위치시키고 heater 바로 아래부근에서 실리콘 박막이 녹을때까지 USH의 전류를 높인후 용융띠가 움직이면서 재결정화가 되도록 USH의 이동속도를 조절하면서 USH를 scanning 한다.

표 1. 실리콘 薄膜의 再結晶化 條件

Table 1. Typical experimental parameters used in ZMR process.

Parameters	Conditions
Temp. of bottom heater	~ 1000°C
Scanning speed of UH	0.2 - 1.5 mm/s
Gap between sample and UH	0.5 - 3.0 mm
Chamber pressure	< 10 <sup>-5</sup> Torr
Temp. raising rate	~ 100°C/min
Temp. cooling rate	~ 40°C/min

\* UH : Upper heater

재결정화된 SOI 시료의 특성은 保護膜으로 사용된 酸化膜을 벗겨내고서 調査하였으며, 에칭 전후의 表面狀態 및 斷面모습은 주로 Nomarski contrast 현미경으로 관측하였으며, 에칭은 주로 Dash 에칭溶液을 사용하였다. 한편 이들 시료의 결정구조특성은 透過電子 回折(TED) 및 2結晶 X線 回折(DCD) 측정으로 조사하였다.

IV. 結果 및 考察

표 1에서와 같이 재결정화 조건들을 여러가지로 바꾸면서 재결정화를 試圖한 결과 다음과 같은 一般的인 觀測이 이루어졌다. Scan 속도가 너무 빠르거나 온도가 너무 낮으면 실리콘박막의 일부분이 녹거나 심하게 熔融되는 현상이 일어나며, 처음의 기관 온도가 너무 낮으면 재결정화 후 수많은 slip들이 생기면서 기관이 심하게 損傷된다. 그리고 기관온도와 USH 注入電力의 組合이 너무 높으면 기관실리콘이 녹아버린다. 이러한 현상은 그림 4에서 전형적으로 觀測할 수 있다. 이들 시료의 재결정화 條件은 기관 온도가 1000-1050°C 이고, USH의 scan 속도는 0.5 mm/s 이며, 단지 USH의 주입전력에서 差異가 난다. 즉 그림 4a는 온도가 약간 낮아 용융띠가 생기지 못하고 부분적으로 실리콘이 녹아 엉겨붙은 狀態이며, 그림 4b는 比較的 適當한 온도상태로서 실리콘 박막층에 용융띠가 形成되어 USH와 함께 움직이면서 재결정화가 된 상태를 보여준다. 한편 그림 4c는 온도가 너무 높아 기관 실리콘이 녹으면서 위로 솟아 오른 모습을 보여준다. 이러한 경우 실리콘기관 위의 絶緣膜이 파괴되어 있는 것을 斷面觀測 으로부터 確認할 수 있다(그림 6c).

그림 4b는 시료의 가장자리에서부터 재결정화 된 SOI의 表面狀態를 보여주는데 面成長(faceted growth)이 일어났음을 알 수 있으며, 이와같은 현상은 Geis 등<sup>[11]</sup>에 의해 報告된 바 있다. 한편 그림 5는 그림 4b의 일부를 擴大한 것인데, grain 境界를 따라 실리콘의 돌출기(protrusions)들이 觀測된다. 이러한 缺陷은 용융실리콘이 재결정화 되는 동안 부피膨脹에 의해 실리콘이 突出되는 것으로서, 不純物 含有量에 있어서 周圍의 실리콘과 같은 것으로 보고된 바 있다.<sup>[11]</sup> 실리콘 돌출기들이 grain 境界에 따라 놓여 있는 것이 觀測되어져 이 두 缺陷 사이에 密接한 關係가 있을 것으로 생각된다. 즉 돌출기들의 密度는 微細境界面(subboundary)間的 距離와 關係가 있으며, 微細境界面 간의 距離가 크면 이들 돌출기들의 密度가 높고, 微細境界面 間的 距離가 가까우면 그 密度

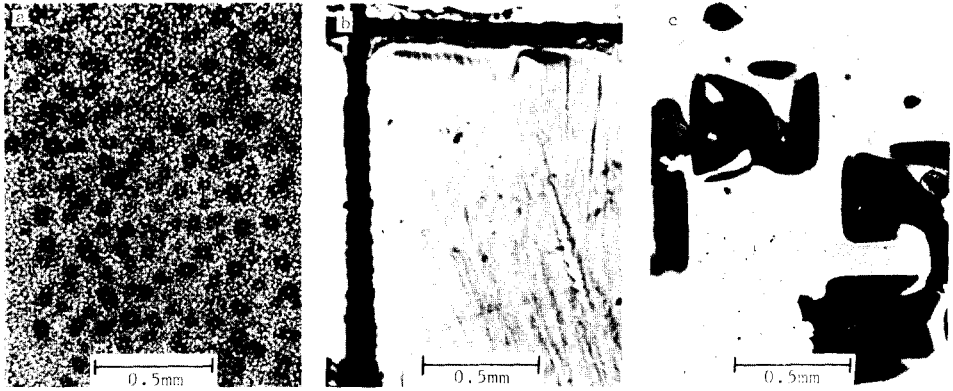


그림 4. 再結晶化時 upper strip heater의 注入電力에 따른 表面狀態 比較 (注入電力 : a=0.9kW, b=1.2 kW, c=1.5 kW)

Fig. 4. Surface morphologies as a function of increasing power to the upper strip heater. (input power:a=0.9 kW, b=1.2 kW, c=1.5kW)

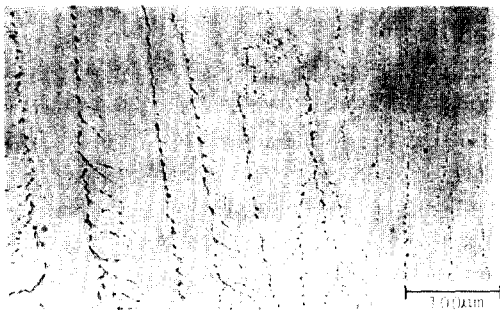


그림 5. 結晶粒 境界를 따라 存在하는 돌출기 (protrusions)들의 모습(그림 4b의 일부를 擴大한 顯微鏡 寫眞임)

Fig. 5. A magnified view of a small area of fig.4b showing protrusions.

가 줄어든다. 이들 돌출기들의 生成原因은 明確하게 理解되어지지는 않지만 재결정화 과정에서 部分용융이 되는동안 熱分布때문에 생기는 mass transport 效果 때문인 것으로 생각된다.<sup>[11]</sup> 그리고 再結晶化後에 시료의 斷面을 觀測함으로써 시료가 SOI 構造를 잘 維持하고 있는지 確認하는 것이 필요하여, angle lapping 方法을 이용하여 그림 6에서와 같이 顯微鏡으로 斷面을 觀測하였다. 그림 6a는 실리콘층의 一部分이 燦融된 시료인데 斷面 모습에서 보듯이 깊이 方向으로도 部分的으로 燦融된다는 것을 보여주며, 그림 6b는 실리콘층과 絶緣酸化膜의 一部分이 破壞된 모

습, 그림 6c는 絶緣酸化膜이 完全히 破壞되면서 기판 실리콘이 솟아오른 모습을 보인다. 즉 a 및 c의 境遇는 再結晶化時 溫度條件이 適當하지 못하여 생기는 現狀이며, b의 境遇는 絶緣酸化膜 및 다결정실리콘 製造時 생긴 缺陷때문인 것으로 생각된다. 한편 그림 6d의 境遇는 比較的 재결정화가 잘된 시료로서 SOI構造가 잘 維持되고 있음을 볼 수 있다.

Zone-melting 법에 의해 재결정화 된 실리콘 박막에는 두 種類의 結晶學的境界, 즉 結晶粒 (grain) 境界와 微細結晶粒 (subgrain) 境界가 存在하며 微細結晶粒境界는 化學 에칭에 의해 觀測되어진다. 그림 7은 재결정화 된 SOI 시료에 대해 Dash 에칭한 表面寫眞을 보여주는데, 재결정화 조건에 따라 다른 모습을 보인다. 그림 7a는 재결정화 온도가 낮아 다결정 실리콘이 전혀 녹지않은 시료를 에칭한 것으로 어떤 結晶粒 境界도 찾아볼 수 없는 反面, 그림 7b는 용융때가 움직이면서 재결정화된 시료로 USH의 scan 方向과 같은 方向으로 微細境界面 (sub-boundary) 들이 觀測되고 있다. 이들 微細境界面들은 轉位 (dislocation) 들의 集束으로 이루어져 있으며 結晶學的 方向의 差違가 1° 이내이다. 그들은 재결정화시 面成長의 先端에서 마지막으로 재결정화가 일어나는 位置를 따라 源泉의으로 發生한다고 알려져 있다.<sup>[11]</sup> 한편 그림 7c는 twin 및 dendritic 成長이 일어난 모습을 보여주는데, 이와같은 현상은 재결정화시 過冷 (undercooling) 때문에 생기는 것으로서 再結晶化條件을 適切하게 調節함으로써 이러한 現狀을 防止할 수 있다.

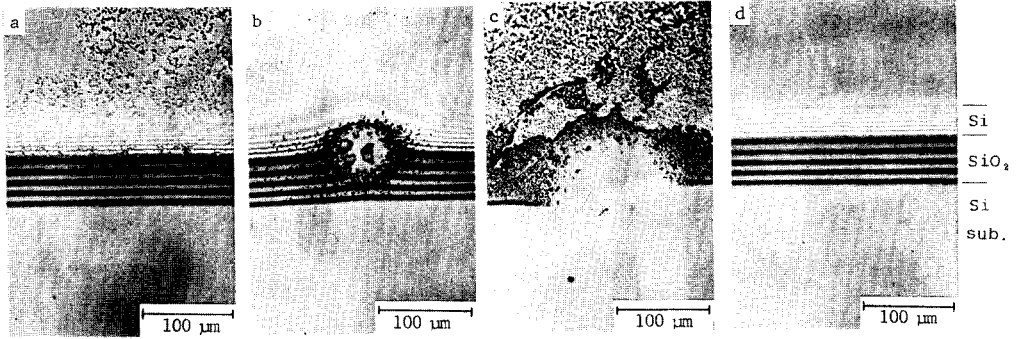


그림 6. 再結晶화된 SOI시료의 angle lapping(1.09°) 한 斷面寫眞들  
 Fig. 6. Photo micrographs of the angle lapped cross section of the recrystallized SOI samples.

그림 7b는 전형적인 微細境界面 패턴을 보여주는 데, 이들 微細境界面들은 多數運搬者(majority carrier)들의 移動에 큰 影響은 주지않는 것으로 밝혀졌다.<sup>[12]</sup> 그리고 微細境界面들 間의 距離가 약 20-30μm 정도가 됨을 관측할 수 있다. 一般的으로 微細境界面 사이의 平均距離는 재결정화 되는 실리콘층의 두께와 1次函數의으로 比例하는 傾向을 보이고, 용융띠가 움직이는 속도의 제곱근에 近似的으로 比例한다.<sup>[11]</sup> 앞 에서 언급한 것과 같이 이들 微細境界面들은 面成長 先端의 안쪽 구석에서부터 생겨나고, (111)面들간의 角度는 항상 一定하기 때문에 微細境界面間의 距離

는 재결정화시 成長面들이 얼마나 멀리 용융액쪽으로 뻗어있는지를 예측할 수 있으며, 이것은 다시 固狀-液狀 界面 近處에서의 溫度구배에 대한 情報를 제공한다.

한편 X線 回折法에 의해 실리콘 再結晶化層의 결정구조특성을 측정하였다. 두 結晶 X線 回折法(double crystal X-ray diffractometry)에 의하여 시료의 結晶性(crystallinity)을 評價할 때 보통(400) 反射面을 이용하는데, SOI 구조와 같이 표면근처의 박막에 대한 경우에는 入射角이 매우적은 (311), (422)와 같은 非對稱 반사면을 사용하여 X선 회절패턴을 얻

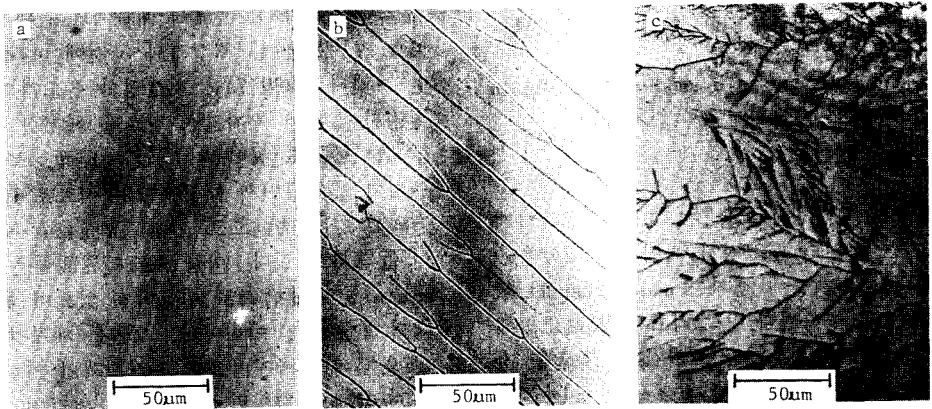


그림 7. 再結晶화된 SOI시료의 化學에칭된 表面寫眞들 (a:熔融띠가 形成되지 않은 시료 b:熔融띠 形成에 의해 再結晶화된 시료 c:過冷에 의해 dendritic 成長이 일어난 시료)  
 Fig. 7. Photo micrographs of the recrystallized Si films that have been each-delineated to show the line defects. (a:sample without ZMR b:sample with ZMR c:sample with dendritic growth)

는 것이 적당하다. 여기서는 (311) 반사면을 이용하였으며 이때 X선의 入射角은 2.82°가 된다. 즉 SOI 구조의 X선 회절패턴을 얻기위해 Cu target에서 發生하는  $CuK\alpha_1$ ,  $CuK\alpha_2$  X선을 제 1 結晶(高品位(100) GaAs)의 (400)面 反射를 이용하여  $CuK\alpha_1$  만의 單色 X선으로 SOI시료의 (311) 반사면에 대한 회절패턴을 그림 8 과 같이 얻었다. 그림 8에서 재결정 前後의 (311) 반사면에 대한 X선 회절패턴이 比較되어져 있는데, 재결정화를 하기前的 SOI 시료에서는 실리콘단결정 기관의 (311)面에서 회절된 것으로서 하나의 peak가 관측되고, 재결정화된 SOI 시료에서는 기관으로부터의 회절에 의해 생기는 peak 외에 기관의 결정방향과 0.5° 이내의 차이를 가지는 두개의 peak들이 관측된다. 이들 peak들은 재결정화된 실리콘층에서 (311)面들의 反射에 의한 Bragg peak들로 생각되며 따라서 재결정화된 실리콘층의 결정방향이 기관의 결정방향 즉 <100>방향과 0.5° 이내로 一致하고 있음을 보여준다.

재결정화 된 실리콘박막의 透過電子回折패턴을 측정함으로써 결정방향을 다시 확인할 수 있다. 그림 9는 재결정화 된 실리콘 박막의 透過電子回折패턴을 보여주는 代表的인 TEM 寫眞인데, 실리콘박막에 垂直한 電子빔에 대해 전형적인 (100)회절패턴이 관측되어져 재결정화 된 실리콘박막이 (100)texture 構造임을 알 수 있다.

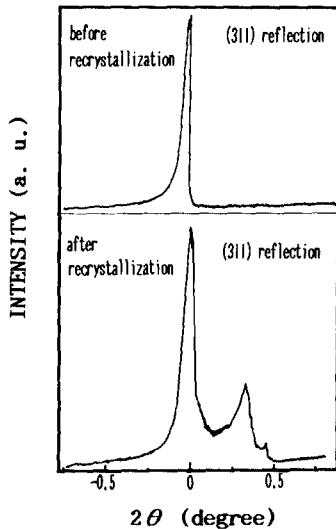


그림 8. 再結晶 前後의 SOI시료에 대한 (311)反射面의 X線 回折패턴  
 Fig. 8. X-ray rocking curves using (311) reflection of SOI samples before and after a ZMR process.

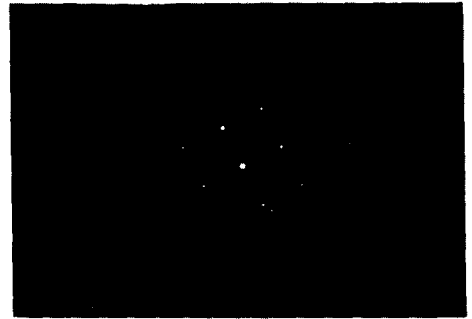


그림 9. 再結晶化된 SOI 薄膜의 透過電子回折패턴  
 Fig. 9. Transmission electron diffraction pattern of the recrystallized SOI.

V. 結 論

두개의 黒鉛 發熱體를 利用한 zone-melting 再結晶化 裝置를 製作하여 絶緣膜위에 증착된 非晶質(혹은 多結晶) 실리콘薄膜의 재결정화를 試圖하였으며, 재결정화된 실리콘層의 結晶構造特性을 顯微鏡, 透過電子回折패턴, X線 回折測定 등으로 조사하여 高品位의 SOI를 製造할 수 있는 最適의 재결정화 條件들(두 발열체의 주입전력, 용융머의 이동속도, 시료와 윗쪽 발열체와의 間隔등)을 찾으려고 하였다.

재결정화 조건들을 最適化 함으로서, 재결정화된 실리콘층은 微細結晶粒(sub-grain)境界面들과 함께 (100) texture 構造를 維持하였으며, 微細結晶粒들의 結晶方向 差異는 0.5° 이하이고 境界面사이의 平均間隔은 약 25 $\mu$ m 정도였다.

以上은 zone-melting 再結晶化法(ZMR)에 의해 素子品質(device quality)를 같은 SOI를 製造하기 위한 基礎的인 研究結果 이며, 앞으로 재결정화된 실리콘層의 電氣的 特性을 측정하기위해 素子製造와 함께 大面積의 SOI를 再現性있게 製造할 수 있는 研究가 繼續的으로 遂行되어질 것이다.

參 考 文 獻

[1] S. Furukawa, "Silicon-On-Insulators: Its Technology and Applications," KTK Scientific Publishers, Tokyo, 1985.  
 [2] M. Nakano, "3-D SOI/CMOS," IEDM 84, pp. 792-795, 1984.  
 [3] K. Izumi, M. Doken, and H. Ariyoshi, "CMOS devices fabricated on buried SiO<sub>2</sub> layers formed by oxygen implantation in silicon," *Electron. Lett.*, vol. 14, pp. 593-594, 1978.

- [4] L. Jastrzebski, A.C. Ipri, and T.F. Corboy, "Device characterization on monocrystalline silicon grown over SiO<sub>2</sub> by the ELO (epitaxial lateral overgrowth) process," *IEEE Electron Dev. Lett.*, vol. EDL-4, no. 2, pp. 32-35, 1983.
- [5] Y. Ohmura, Y. Matsushita, and M. Kashiwagi, "Solid-phase lateral epitaxy growth onto adjacent SiO<sub>2</sub> film from amorphous silicon deposited on single-crystal silicon substrate," *Jap. J. Appl. Phys.*, vol. 21, no. 3, pp. L151-L154, 1982.
- [6] M. Robinson, D.J. Lischner, and G.K. Celler, "Large area recrystallization of polysilicon with tungsten-halogen lamps," *J. Crystal Growth*, vol. 63, pp.484-492, 1983.
- [7] J.C.C. Fan, B-Y. Tsaur, and M.W. Geis, "Graphite-strip-heater zone-melting recrystallization of Si films," *J. Crystal Growth*, vol. 63, pp.453-483, 1983.
- [8] G.K. Celler, "Laser crystallization of thin Si films on amorphous insulating substrates," *J. Crystal Growth*, vol. 63, pp. 429-444, 1983.
- [9] J.A. Knapp and S.T. Picraux, "Growth of Si on insulators using electron beams," *J. Crystal Growth*, vol. 63, pp. 445-452, 1983.
- [10] C.K. Chen, M.W. Geis, B-Y. Tsaur, R.L. Chapman, and J.C.C. Fan, "Topographic imperfections in zone-melting recrystallization Si films on SiO<sub>2</sub>," *J. Electrochem. Soc.*, vol. 131, no. 7, pp. 1707-1711, 1984.
- [11] M.W. Geis, H.I. Smith, B-Y. Tsaur, J.C.C. Fan, D.J. Silversmith, and R.W. Mountain, "Zone-melting recrystallization of Si films with a moveable-strip-heater oven," *J. Electrochem. Soc.*, vol. 129, no. 12, pp. 2812-2818, 1982.
- [12] E.W. Maby, M.W. Geis, Y.L. Lecoq, D.J. Silversmith, R.W. Mountain, and D.A. Antoniadis, "MOSFET's on silicon prepared by moving melt zone recrystallization of encapsulated polycrystalline silicon on an insulating substrate," *IEEE Electron Dev. Lett.*, vol. EDL-2, no. 10, pp. 241-243, 1981

---

 著 者 紹 介
 

---



金 炫 洙 (正會員)

1954年 2月 4日生. 1976年 2月 서울대학교 응용물리학과 졸업. 1989年 8月 KAIST 물리학과 박사학위. 1980年 이후 KIST 재직 중. 현재 반도체재료연구실 선임 연구원. 주관심분야는 SOI, GaAs

/Si 등의 heteroepitaxy 및 물성평가 등임.

金 春 權 (正會員) 第25卷 第8號 參照

현재 KIST 반도체재료연구실 근무

●

閔 碩 基 (正會員) 第27卷 第2號 參照

현재 KIST 반도체재료연구실장