

Si 위에 성장시킨 GaAs 에피층의 Defect Level에 대한 수소화

(Hydrogenation on Defect Levels of GaAs Epilayer on Si)

裨仁鎬*, 姜泰遠**, 洪致裕**, 林栽榮**, 趙晟煥**, 張震***, 李完浩****

(In Ho Bae, Tae Won Kang, Chi You Hong, Jae Young Leem, Sung Hwan Cho,
Jin Jang, and Wan Ho Lee)

要 約

Si기판 위에 MBE(molecular beam epitaxy)에 의한 2단계 성장방법으로 GaAs epilayer를 성장시킨 후 이것의 물리적 특성을 DLTS 및 Raman spectroscopy로 확인하였다. MBE로 Si 위에 성장한 Ga-As epilayer는 Ec-0.47, Ec-0.54, Ec-0.68 및 Ec-0.81eV의 deep trap이 형성되었으나, 250°C에서 3 시간 동안 수소화시키면 trap Ec-0.68, 0.54 및 0.47eV 준위는 거의 passivation 되었으나, Ec-0.81eV trap의 농도는 약간 감소로 나타났다. 또 Raman 측정결과 GaAs epilayer는 tensile stress를 받고 있음을 알았다.

Abstract

GaAs epilayer was grown on Si(100) substrate using the two-step growth method by MBE. The crystal growth mode have been investigated by RHEED. The hydrogenation effects of GaAs epilayer were studied by DLTS and Raman spectroscopy. The four electron traps in GaAs/Si layer were observed and their activation energy ranged from 0.47 eV to 0.81 eV below the conduction band. After hydrogenation at 250°C for 3 hours, new trap not observed and electron traps at Ec-0.68, 0.54 and 0.47 eV were almost passivated. Whereas the Ec-0.81 eV level showed no significant change in concentration. From Raman measurement, GaAs epilayer is found to be influenced by the tensile stress.

I. 서 론

Si와 GaAs의 장점을 살린 모놀리식 소자 제작을 위해 Si기판 위에 GaAs 에피층을 성장시키는 연구가 한창 진행중에 있다.¹⁻⁴

그러나 이들 두 물질을 성장시킨 heteroepitaxy에 있어서 polar on nonpolar 성장으로 인하여 antiphase domain (APD)이 형성되고¹⁷⁻¹⁹ 열팽창계수 차이 및 4%의 격자정수 차이로 인하여 성장된 GaAs 에피층에 많은 어긋나기 점결함, 깊은준위 등이 발생한다

*正會員, 嶺南大學校 物理學科
(Dept. of Phys., Yeungnam Univ.)

**正會員, 東國大學校 物理學科
(Dept. of Phys., Dongguk Univ.)

***正會員, 慶熙大學校 物理學科
(Dept. of Phys., Kyunghee Univ.)

****正會員, 中央大學校 物理學科
(Dept. of Phys., Chungang Univ.)

接受日字: 1989年 7月 20日

는 문제점이 있다.¹⁰⁻¹²⁾ 이러한 문제점을 해결하기 위하여 buffer 층으로 Ge이나 CaF를 사용하거나 [011] 방향으로 3~4° tilt된 Si(100) 기판을 이용하고 있으나 아직까지 Si기판 위에 성장된 GaAs 층에는 GaAs 기판 위에 성장된 GaAs epilayer 보다는 많은 결함들이 존재하고 있다.¹²⁻¹⁵⁾

지금까지 이들 결함에 대한 연구는 TEM,¹⁶⁾ PL,¹⁷⁾ RBS,¹⁸⁾ Hall effect,¹⁹⁾ DLTS²⁰⁾ 등으로 조사하고 있으나 소자의 성능에 많은 영향을 미치는 깊은 준위에 대한 연구는 아직 미흡한 상태이다. 특히 수소화에 의한 결함준위의 변화에 대한 연구는 많이 발표되고 있지 않다.

이에 본 연구는 MBE(molecular beam epitaxy) 방법을 이용하여 Si(100) 기판 위에 성장온도를 달리한 2단계 성장방법으로 GaAs 에피층을 성장하였고, 성장된 GaAs의 특성을 as-grown 및 수소화시킨 시료에 대하여 DLTS(deep level transient spectroscopy)와 Raman spectroscopy 등으로 조사하였다.

II. 시료제작

본 실험에서 Si위에 GaAs를 성장하는데 사용된 MBE 장치 및 성장방법은 이미 여러곳에 발표된 바 있다.²¹⁾

기판으로 사용된 Si(100)는 Monsanto사 제품으로 phosphor가 dope된 n-type이었다.

먼저 Si(100) 기판을 Ishizaka 등이²²⁾ 개발한 방법에 의하여 산화와 에칭과정을 거친 후 MBE chamber 속에 넣고 830°C로 가열한 후 Ga beam을 약 1 monolayer 정도가 되게 Si(100) 기판 표면에 조사시켰다. 산소가 제거된 Si(100) 표면은 (2×1) 구조와 (1×2) 구조가 혼합된 double domain 구조를 가지고 있었다.

이와같이 Ga self cleaning에 의하여 청정한 표면의 Si(100)기판을 그림1과 같은 과정에 의하여 GaAs을 성장하였다.

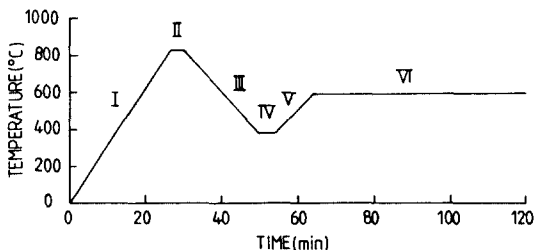


그림 1. GaAs/Si(100) 성장과정
Fig. 1. Growth procedure of GaAs/Si(100).

이들 과정을 간략하게 논해보면 우선 깨끗한 Si(100)을 얻은 후 기판온도를 360°C로 내려 200Å의 strained buffer layer를 성장시킨 후 기판온도를 590°C로 올려 활성층을 1μm 성장시켰다. 이들에 대한 성장조건은 표1에 나타내었다.

표 1. GaAs/Si(100) 성장조건
Table 1. Growth conditions of GaAs/Si(100).

Parameters	I	II	III	IV	V	VI
Substrate temp. (°C)	0-850	850	850-360	360	360-590	590
As pressure (Torr)	-	-	-	8×10 ⁻⁶	8×10 ⁻⁶	8×10 ⁻⁶
Ga cell temp. (°C)	-	960	-	960	-	980
Thickness (Å)	-	-	-	200	-	10000
Time (min)	30	4	20	3.42	10	60

III. 실험결과 및 논의

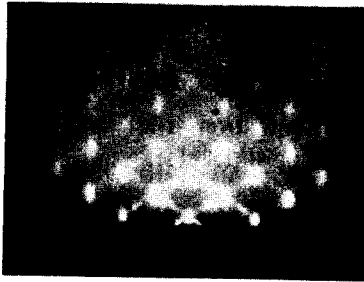
1. GaAs 에피층 성장

초고진공 (8×10⁻⁶ Torr)속에서 just Si(100)기판을 830°C에서 Ga beam으로 self cleaning 하여 2×1 double domain을 가지는 Si(100)기판 표면을 얻은 후 기판온도를 360°C로 내려 200Å의 GaAs를 성장하였을 때의 결정성장 mode를 RHEED로 관측한 것이 사진 1-(a)이다. Arrow pattern이 나타나는 것으로 보아 초기에 성장된 GaAs은 표면이 wave step을 가지고 있음을 알 수 있다.

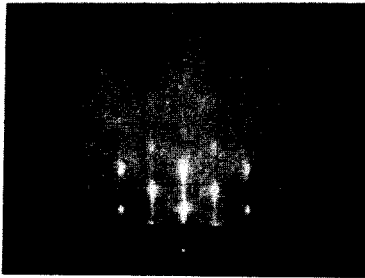
이 상태의 시료를 590°C로 가열하여 GaAs을 1μm 성장한 후 [011]방향에서 관측한 사진이 1-(b)이다. Arrow pattern은 없어지고 bulk GaAs에 의한 기본 줄무늬의 (2x)구조를 가지는 초격자 줄무늬가 함께 나타나고 있다. 한편 이 시료를 [011]방향에서 관측한 사진이 1-(c)이다. [011]방향에서는 (4x) 구조의 초격자 줄무늬가 함께 나타나고 있는 것으로 보아 성장된 GaAs에피층은 (2×4)초격자 구조를 가지고 있음을 알 수 있다. 한편 줄무늬가 선명하게 나타나고, Kikuchi band가 보이는 것으로 보아 결정성이 좋은 GaAs가 성장되었음을 알 수 있다.

2. GaAs/Si(100)시료의 DLTS

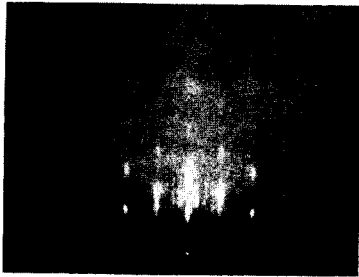
Si(100) 기판 위에 1.5μm의 두께로 성장시킨 GaAs에피층의 결함을 조사하기 위하여 as-grown 및 수소화시킨 시료에 대하여 DLTS를 측정하였다. 수



(a)



(b)



(c)

사 진 1. GaAs/Si(100) 성장중의 RHEED pattern

- (a) 기판온도 360°C에서 200 Å GaAs 성장 직후
 (b) 기판온도 590°C에서 1 μm GaAs 성장 직후
 (c) 의 시료를 [011] 방향에서 관측한 것

Photo 1. RHEED patterns of GaAs/Si(100). af

- (a) After the growth of 360 Å (at 430°C).
 (b) After the growth of 1 μm (at 590°C).
 (c) After the growth of 1 μm (at 590°C) with [011].

소화 조건은 표2에 나타내었다. DLTS 측정을 위해 schottky 전극으로는 Au를 진공 증착시켰으며, ohmic 전극으로는 AuGe를 증착시켜 450°C에서 1분간 열처리 한 후 그 위에 다시 Au를 증착하였다.

표 2. 소수화 조건

Table 2. Hydrogenation conditions.

Parameters	Conditions
Substrate temp. (°C)	250
H ₂ pressure (atm)	2/3
power density (Watt/cm ²)	3
time (hour)	3

수소화 전후의 캐리어 농도를 측정하기 위하여 상온에서 C-V depth profile을 한 결과는 그림2와 같다.

As-grown 시료의 캐리어 농도는 0.9 μm까지 $2.4 \times 10^{16} \text{cm}^{-3}$ 으로 GaAs층 내에서 거의 균일하다. 그러나 250°C에서 3시간 동안 수소화시킨 시료에 대해서는 표면 0.7 μm에서 as-grown 시료보다 약 9배정도 감소하였다. 이 수소화에 의한 캐리어 농도 감소 효과는 1.5 μm의 GaAs 전체 두께를 통해 영향을 미치고 있으며, 시료내 깊이의 증가에 따라 background 값으로 점차 증가하였다. 그림으로부터 1.5 μm의 두께를 가진 GaAs층에 대해서 passivation 깊이는 0.7 μm임을 알 수 있다.

그림3은 MBE GaAs/Si 시료의 GaAs층에 대한 수소화 전후의 DLTS 결과이다. 이때 rate window는 0.004/0.008 이었으며, bias전압이 -3V, 펄스 크기와 폭은 각각 1V와 1msec이었다. 그림에서 보는 바와같이 as-grown 시료에서는 4개의 전자 trap 즉, E1, E2, E3 및 E4가 관측되었다. 이들 trap 가운데 E2와 E4는 각각 MBE GaAs/GaAs에서 전형적으로 나타나는 전자 deep trap M6 (Ec-0.68eV)와 M4 (Ec-0.51eV) 준위에 대응되며^[23-25] E1은 bulk GaAs에

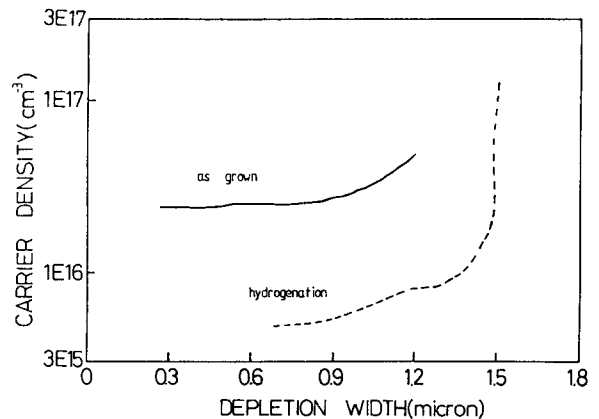


그림 2. GaAs/Si(100)의 C-V depth profile
 Fig. 2. C-V depth profile of GaAs/Si(100).

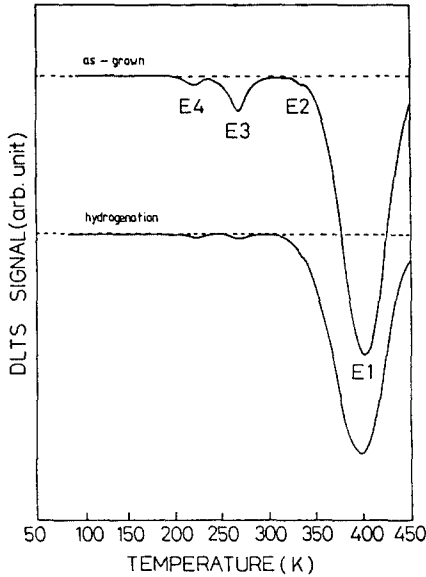


그림 3. As-grown 및 수소화한 GaAs/Si의 DLTS signals.

Fig. 3. DLTS signals of the as-grown and hydrogenated GaAs/Si.

서 주된 전자 trap EL2($E_c-0.81\text{eV}$)에 해당됨을 알 수 있었다. Trap E3는 MBE로 성장한 GaAs/Si 계에서 나타나는 native point defect-Si complex에 의해 생기는 것으로 추정된다.

수소화된 시료에서는 새로운 trap은 관측되지 않고 DLTS신호의 크기가 상당히 감소함을 보였다. 준위 E2, E3 및 E4는 거의 passivation 되었으며, E1 trap은 as-grown 시료에 비해서 농도가 감소하였다. 이와같이 수소화는 수소원자가 불순물 또는 비방사 중심과 결합하여 불순물 및 깊은준위를 중성화^[28,29] 하므로서 접합공간 영역내의 native deep defect를 passivation하지만 준위 E1은 수소화에 비해 적음을 알 수 있었다.

그림 3에서 관측된 trap 들에 대한 arrhenius plot 는 그림4와 같으며, 이 그림의 기울기와 절편으로부터 구한 깊은 준위의 활성화 에너지와 포획단면적은 표3에 요약하였다.

3. Si 위에 성장한 GaAs 에피층의 Raman spectroscopy 측정

그림5는 as-grown(a) 및 수소화 시킨 시료(b)의 상온에서 측정된 backscattering Raman 스펙트럼이다. 264.5/cm에서 TO포논과 289/cm에서 LO 포논에 의한 피크가 나타나고 있다.

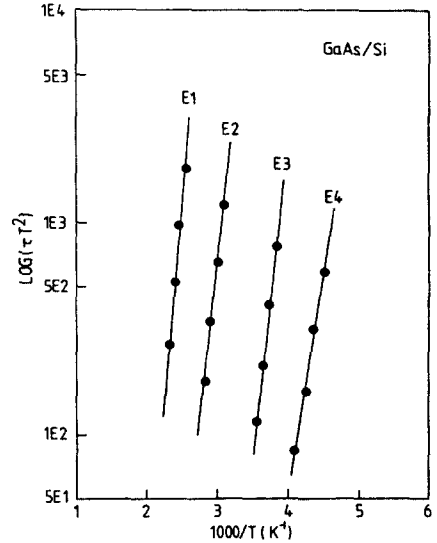


그림 4. GaAs/Si 깊은 준위의 Arrhenius plot
Fig. 4. Arrhenius plot of GaAs/Si deep levels.

표 3. MBE에 의해 성장한 GaAs/Si(100)내에 존재하는 깊은 준위들의 물리적 특성

Table 3. Physical properties of the deep levels of GaAs grown on Si(100) by MBE.

Traps	Activation energy (eV)	Capture cross section(cm^{-1})	Proposed identity
E1	0.81	7.30×10^{-14}	EL 2
E2	0.68	1.40×10^{-13}	MBE M 6
E3	0.54	1.70×10^{-13}	Native point defect-Si complex
E4	0.47	2.80×10^{-13}	MBE M 4

일반적으로 완전한 결정성을 가진 GaAs(100)일 경우 LO포논 만이 나와야 하는데^[30] 여기서는 264.5/cm의 TO포논도 나오고 있다. 이는 4%의 격자 부정합과 열팽창계수 차이로 인하여 성장된 GaAs가 많은

표 4. Raman에 의한 GaAs/Si(100) 시료의 물리적 특성

Table 4. Physical properties of GaAs/Si(100) by Raman spectroscopy.

Sample	LO phonon frequency (cm^{-1})	Stress (dyne/cm^2)	TO/LO
As grown	289	3.2×10^8	2.47
Hydrogenation	289	3.2×10^8	2.35

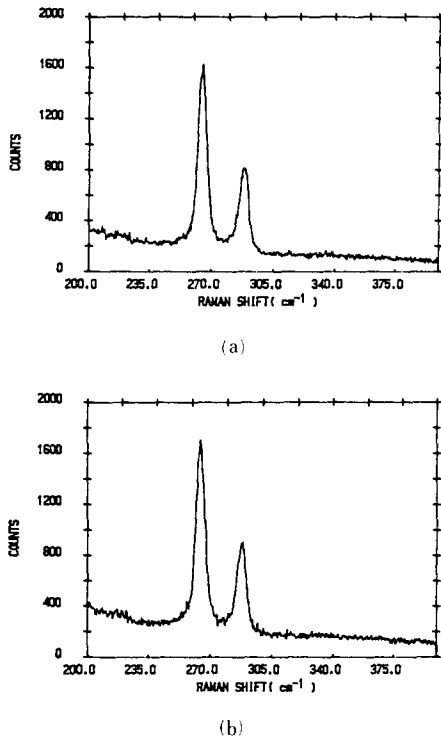


그림 5. As-grown 및 수소화한 GaAs/Si시료의 backscattering Raman
(a) 수소화전
(b) 수소화후

Fig. 5. Backscattering Raman spectroscopy of the as-grown and hydrogenated GaAs/Si.
(a) Before hydrogenation.
(b) After hydrogenation.

stress를 받았기 때문이라 생각된다. 이들 스펙트럼을 분석한 것이 표4이다.

TO/LO 포논의 비를 보면 수소화 시킨 시료가 as-grown 시료보다 약간 작게 나타났으며, 이들 시료의 stress를 계산해^[11] 본 결과 두 시료 모두 3.2×10^9 dyne/cm²으로서 수소화가 stress에 미치는 영향은 없는 것으로 생각된다.

IV. 결 론

MBE방법에 의해 Si기판 위에 성장시킨 GaAs 에 피층을 수소화한 후 passivation의 깊이는 $0.7 \mu\text{m}$ 로 나타났으며, 수소화의 영향은 $1.5 \mu\text{m}$ 의 GaAs 전체 두께에 미치고 있음을 알았다. DLTS 측정으로 부터 as-grown시료에 대해서는 활성화 에너지가 Ec-0.47eV에서 Ec-0.81eV범위의 4개의 전자 trap이 관

측되었다. 수소화후 Ec-0.68, 0.54, 0.47eV준위는 거의 passivation 되었으며, Ec-0.81eV trap 농도는 약간 감소하였다. 그리고 수소화 전후 TO/LO포논 비는 수소화 시킨 시료가 as-grown시료 보다 약간 작게 나타나고 있으며 시료의 stress는 두 시료 모두 3.2×10^9 dyne/cm²이었다.

參 考 文 獻

- [1] M. Akiyama, Y. Kayarada and K. Kaminishi, *J. Crystal Growth*, 68, 21 (1984).
- [2] K. Morizane, *J. Crystal Growth*, 38, 249 (1977).
- [3] D.A. Neumann, X. Zhu, H. Zabel, T. Henderson, R. Fisher, W.T. Masselink, J. Klem, C.K. Pend and H. Morkoc, *J. Vac. Sci. Technol.*, B4(2), 642 1986).
- [4] M. Akiyama, S. Nishi and K. Kaminishi, *Surface Science*, 174, 19 (1986).
- [5] B.Y. Tsaur and G.M. Metz, *Appl. Phys. Lett.*, 45(5), 535 (1984).
- [6] M. Akiyama, Y. Kawarada and K. Kaminishi, *Jpn. J. Appl. Phys.*, 23, 1843 (1984).
- [7] K. Morizane, *J. Crystal Growth*, 38, 249 (1977).
- [8] S.L. Wright, H. Kroemer and M. Inada, *J. Appl. Phys.*, 55, 2916 (1984).
- [9] P.M. Petroff, A.C. Gossard, A. Savage and W. Wiegmann, *J. Crystal Growth*, 46, 172 (1979).
- [10] H.K. Choi, B.Y. Tsaur, G.M. Metz, G.W. Turner, J.C.C. Fan, *IEEE Electron Device Lett.*, EDL-5, 207 (1984).
- [11] P. Sheldon, K.M. Jones, R.P. Hayes, B.Y. Tsaur, J.C.C. Fan, *Appl. Phys. Lett.*, 45, 274 (1984).
- [12] R.M. Fletcher, D.K. Wagner, and J.M. Ballantyne, *Appl. Phys. Lett.*, 44, 967 (1984).
- [13] S. Sakar, T. Soga, M. Takeyasu, and M. Umeno, *Mater. Res. Soc. Symp. Proc.*, 67, 15 (1986).
- [14] M. Akiyama, Y. Kawarada, S. Nishi, T. Seda, and K. Kaminishi, *Mater. Res. Soc. Symp. Proc.*, 67, 53 (1986).
- [15] T.H. Windhorn, G.M. Metz, B.Y. Tsaur, and J.C.C. Fan, *Appl. Phys. Lett.*, 45, 309 (1984).
- [16] D.G. Deppe, N. Hdonyak, Jr., K.C. Hsieh, D.W. Nam, and W.E. Plano, *Appl. Phys. Lett.*, 52(21), 1812 (1988).

[17] S. Zemon, S.K. Shastry, P. Norris, C. Jagannath, and G. Lambert., Solid State Communication, 58, 457 (1986).

[18] R.M. Lum, J.K. Klingert, B.A. Davidson, and M.G. Lamont, Appl. Phys. Lett., 51(1), 36 (1987).

[19] J.W. Lee, Mat. Res. Soc. Symp. Proc., 67, 29 (1986).

[20] K. Nauka, G.A. Reid, S.J. Rosner, S.M. Koch, and J.S. Harris, Mat. Res. Soc. Symp. Proc., 91, 225 (1987).

[21] T.W. Kang, J.J. Lee, C.Y. Hong, J.W. Kim, K.S. Chung, Journal of the Korea Institute of Electron Engineers, 23, 243 (1986).

[22] A. Ishizaka and Y. Shiraki, J. Electrochem. Soc., 133, 666 (1986).

[23] W.C. Dautremont-Smith, J.C. Nabity, V. Swaminathan, M.S. Stavola, J. Chevallier, C.W. Tu, and S.J. Pearton, Appl. Phys. Lett. 49, 1098 (1986).

[24] P. Blood and J. Harris, J. Appl. Phys. 56, 993 (1984).

[25] A. Kitagawa, A. Usami, T. Wada, Y. Tokuda, and H. Kano, J. Appl. Phys. 61, 1215 (1987).

[26] F.D. Auret, M. Nel and A.W.R. Leitch, J. Electronic Materials, 17, 111 (1988).

[27] K. Nauka, G.A. Reid, S.J. Rosner, S.M. Koch., and J.S. Harris, Mat. Res. Soc. Symp. Proc., 91 (1987).

[28] R. London: Adv. Phys., 16, 345 (1978).

[29] B.A. Weinstein and M. Cardona, Phys. Rev., B5, 3120 (1972).

著 者 紹 介



裴 仁 鎬 (正會員)
 1949年 10月 13日生. 1973年 2月
 영남대학교 물리학과 졸업. 1978
 年 2月 영남대학교 대학원 물리
 학과 졸업. 1989年~현재 영남대
 학교 물리학과 부교수. 주관심분
 야는 반도체의 불성 평가 등임.



趙 晟 煥 (正會員)
 1963年 11月 10日生. 1987年 2月
 동국대학교 물리학과 졸업. 1990
 年 2月 동국대학교 물리학과 대
 학원 졸업 예정. 주관심분야는
 MBE에 의한 화합물 반도체 성
 장 및 불성평가 등임.

●
姜 泰 遠 (正會員) 第26卷 第6號 參照
 현재 동국대학교 물리학과
 부교수

●
張 震 (正會員) 第26卷 第6號 參照
 현재 경희대학교 물리학과
 교수

●
洪 致 裕 (正會員) 第26卷 第6號 參照
 현재 동국대학교 물리학과
 교수

●
李 完 浩 (正會員) 第26卷 第6號 參照
 현재 중앙대학교 물리학과
 교수

●
林 裁 榮 (正會員) 第26卷 第6號 參照
 현재 동국대학교 물리학과
 박사과정