

# 타원여파기를 이용한 마이크로파 집적 광대역 증폭기 설계에 관한 연구

正會員 梁 斗 榮\* 正會員 李 相 高\*

## A Study on Design of the Microwave Intergrated Circuit for the Broadband Amplifier Using the Elliptic filters

Doo Young YANG\*, Sang Seol LEE *Regular Members*

**要 約** 입,출력 정합단에 타원여파기와 보조회로를 첨가하여 광대역증폭기의 마이크로파 집적회로(MIC)를 설계한다.

이 증폭기를 해석하기 위하여 GaAs MESFET의 입,출력회로를 단방향성 등가회로로 변환한다. 입,출력 임피던스는 타원여파기로 정합하여 집적회로화 한다.

실험결과는 4~8GHz의 주파수대역에서 이득 10.5dB, 최대 정재파비 2.1:1 및 최대 잡음지수 2.5dB의 특성을 보인다.

**ABSTRACT** In this paper, We design the microwave integrated circuits for a broadband amplifier using elliptic filters and auxilliary networks at input and output. The input and output equivalent circuits of GaAs MESFET modeled unilaterally are adapted for analysis of this amplifier.

The experimental results of this amplifier on 4~8GHz frequency range show that its gain, VSWR and noise figure are 10.5dB, 2.1:1 max. and 2.5dB max., respectively.

### I. 서 론

증폭기는 동작하는 주파수대역에 따라 협대역 증폭기와 광대역증폭기로 나눈다. 협대역증폭기

에서는 특정한 주파수에서 트랜지스터의 산란파래미터(S-parameter)를 사용하여 입,출력 반사계수를 최적 반사계수에 정합시키므로써 최대전력을 얻고 있다.<sup>(1)</sup> 광대역증폭기에서는 넓은 주파수대역에서 평탄한 전력이득과 저잡음 특성을 갖도록 설계되어야 하므로 협대역증폭기 설계방법으로는 실현이 불가능하다. 광대역증폭기를 실현하기 위하여 이득을 보상해 주는 제한(Feedback)

\*漢陽大學校 電子通信工學科  
Hanyang University  
論文番號 : 90-07(接受1989. 10. 4)

방법<sup>(1)</sup>과 Butterworth나 Chebyscheff 방법과 같이 저역여파기를 대역여파기로 변환하여 적용하는 방법<sup>(2)(3)</sup>들이 제시되었다. 그러나 이러한 방법들은 많은 회로소자가 필요하므로 집적회로(MIC)를 구성할때 회로가 복잡해지고 부피가 커지는 단점을 갖는다.

이 연구에서는 GaAs MESFET의 입,출력단을 단방향성 등가회로 구성하여 타원여파기에 의하여 정합시킨다. 타원여파기는 다른 여파기보다 회로소자 수가 적어서 마이크로스트립 집적회로를 구성할 때 소형화시킬 수 있는 장점을 갖는다. 통과대역(Passband)과 저지대역(Stopband)에서 등파상(Equi-ripple) 특성을 갖고 손실이 적은 타원여파기와 공진을 위한 보조회로를 첨가하여 입,출력단을 정합시킨다.

실험을 위하여 MGF 1303 GaAs MESFET가 증폭소자로 사용되었고, 두께 25mil의 Eps-1lam-10기판을 이용하여 마이크로파 집적회로를 제작하였다.

## II. 단방향성 등가회로 구성

마이크로파 대 GaAs MESFET 증폭기 설계에 있어서 우선 고려되어야 할 사항은 산란파래미터에 따른 FET의 입,출력 임피던스 특성이다. GaAs MESFET는  $S_{12}$ 가  $S_{21}$ 보다 매우 작은 값을 갖기 때문에  $S_{12}$ 를 무시하여 단방향성 등가회로로 구성할 수 있다. 4단자망 회로의 산란파래미터에 따른 입,출력 반사계수는 다음식으로 계산된다.

$$\Gamma_{in} = S_{11} + \frac{S_{12}S_{21}\Gamma_L}{1 - \Gamma_L S_{22}} \quad (1)$$

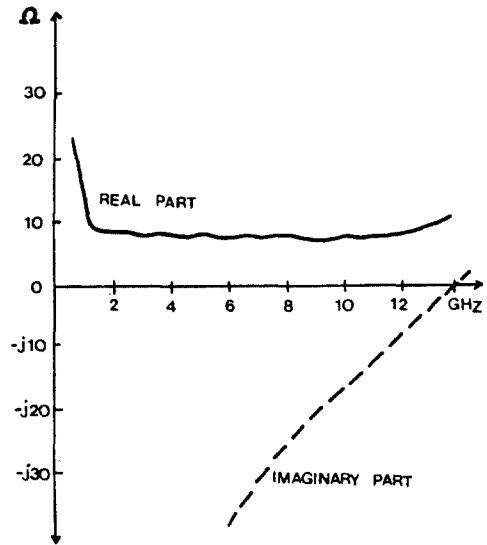
$$\Gamma_{out} = S_{22} + \frac{S_{12}S_{21}\Gamma_S}{1 - \Gamma_S S_{11}} \quad (2)$$

단방향성 등가회로인 경우  $S_{12}$ 는 0으로 볼 수 있으므로 식(1),(2)에서 둘째항을 무시하면

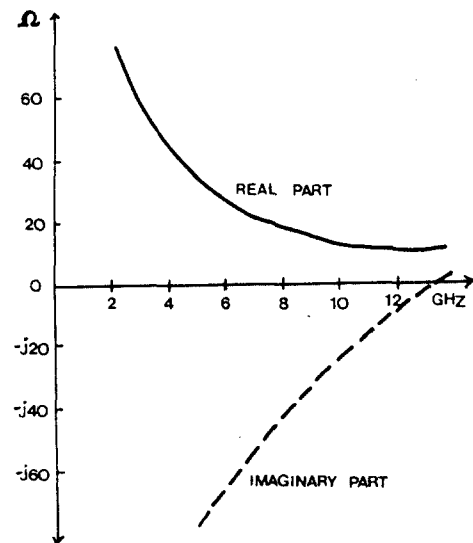
$$\Gamma_{in} = S_{11} \quad (3)$$

$$\Gamma_{out} = S_{22} \quad (4)$$

이 된다. 즉 GaAs MESFET 4단자망 회로의 입,출력 반사계수는  $S_{11}$ 과  $S_{22}$ 의 특성에만 의존하



(a)



(b)

그림 1. MGF 1303 GaAs FET의 입,출력 임피던스 특성곡선

a) 입력 임피던스 b) 출력 임피던스

Fig. 1 Impedance curves of MGF 1303 GaAs FET

a) Input Impedance b) Output Impedance

게 된다.

식(3), (4)를 임피던스식으로 변환하면

$$Z_{in} = \frac{50(1+S_{11})}{(1-S_{11})} \quad (5)$$

$$Z_{out} = \frac{50(1+S_{22})}{(1-S_{22})} \quad (6)$$

이다. 여기서 50을 곱해준 것은 산란파래미터가 50Ω으로 정규화되었기 때문이다.

식(5), (6)을 실수부와 허수부로 분리하여 MGF 1303 GaAs MESFET에 대한 임피던스 특성곡선을 그리면 그림1과 같다.

### III. 타원여파기

타원여파기의 전달함수특성은 통과대역에서 손실이 적고 선택도가 양호할 뿐만 아니라 Butterworth 나 Chebyscheff여파기 보다 소요되는 회로소자 수가 적고 구형 마이크로스트립 회로로 실현할 때 소형화시킬 수 있는 장점을 가지고 있다. 통과대역과 저지대역에서 등파상 (Equi-ripple) 특성을 갖는 저역통과 타원여파기의 n차 전송전력 이득의 특성함수<sup>(8)</sup>는

$$G(\omega^2) = |S_{21}(j\omega)|^2 = \frac{H_n}{1 + \epsilon^2 F_n^2(\omega / \omega_c)}, \quad H_n > 0 \quad (7)$$

이다. 여기서 타원함수  $F_n(\omega)$ 는 저지대역에서 극점(pole), 통과대역에서 영점(zero)을 갖는 함수이다.  $H_n$ 은 함수의 진폭이고  $\epsilon$ 은 파상을 표시한다.

주파수를 차단주파수  $\omega_c$ 로 정규화하면  $F_n(\omega)$ 는 다음 식으로 주어진다.

$$F_n(\omega) = \operatorname{sn} \left[ \frac{nK_1}{K} \operatorname{sn}^{-1}(\omega, k), k_1 \right] \quad ; n \text{ 우수} \\ = \operatorname{sn} \left[ k_1 + \frac{nK_1}{K} \operatorname{sn}^{-1}(\omega, k), k_1 \right] ; n \text{ 기수} \quad (8)$$

여기서  $K$ 와  $K_1$ 은 각각 계수  $k, k_1$ 인 완전 타원 적분값이다.

식(7)을 반사계수식으로 표현하면

$$S_{11}(s) S_{11}(-s) = \frac{(1-H_n) \{1 + \hat{\epsilon}^2 F_n^2(-j\omega)\}}{1 + \epsilon^2 F_n^2(-j\omega)} \quad (9)$$

이다. 여기서  $\hat{\epsilon} = \epsilon(1-H_n)^{1/2}$ ,  $\omega = -js$ ,  $y = s / \omega_c$ 이다.

식(9)를 좌반면에 극점과 영점이 위치한 Hurwitz 다항식으로 표시하면

$$S_{11}(s) = \pm \frac{\lambda \hat{r}(y)}{r(y)} \quad (10)$$

이다. 여기서  $\lambda = 1$  ; n 기수  
 $= [1 - \frac{H_n}{1 + (\epsilon/k_1)^2}]^{1/2}$  ; n 우수

이고  $r(y)$ 는 극점,  $\hat{r}(y)$ 는 영점에 대한 Hurwitz 다항식이다.

식(10)을 종단저항  $R$ 이 연결된 임피던스식으로 변환하면 다음과 같다.

$$Z_{11}(s) = \frac{R\{r(y) \pm \lambda \hat{r}(y)\}}{\{r(y) \pm \lambda \hat{r}(y)\}} \quad (11)$$

### IV. 입,출력 임피던스 정합

그림1에서 임피던스 특성곡선을 보면 입력 임피던스의 실수부는 통과대역(4~8GHz)에서 8Ω으로 평탄한 특성을 가지며 그의 허수부는 주파수에 따라 증가하는 직렬공진회로와 같은 특성이다. 또한 출력 임피던스는 주파수가 증가함에 따라 실수부는 급격히 감소하고 허수부는 입력측과 유사한 특성을 갖는다. 따라서 입,출력 임피던스 특성곡선을 직렬공진회로로 구성하면 그림2와 같다.

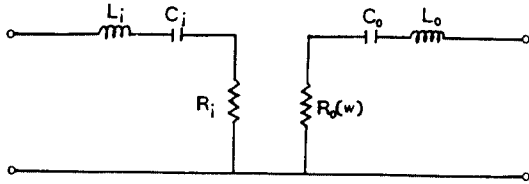


그림 2. 직렬공진 등가회로  
Equivalent circuit of series resonant

식(5),(6)을 직렬공진회로식으로 나타내면

$$Z_{in} = R_i + j(\omega L_i - 1/\omega C_i) \quad (12)$$

$$Z_{out} = R_o(\omega) + j(\omega L_o - 1/\omega C_o) \quad (13)$$

이다.

식(12)에서 입력 저항  $R_i$ 는  $8\Omega$ 에 정합시키고 보조회로  $L_i(j38.9\Omega)$ 를 달아주면 6.5GHz에서 공진되는 정합회로를 구성할 수 있다. 또한 식(13)에서 출력저항  $R_o(\omega)$ 는 주파수의 함수이므로 4~8GHz 주파수대역에서 평탄이득을 갖도록 정합시켜야 한다. 따라서 평탄이득을 갖는 출력 저항값  $R_o(\omega)$ 는  $23.8\Omega$ 이다. 이때 공진주파수는 8GHz이고  $L_o$ 값은  $j46.7\Omega$ 이다. 이러한 입,출력 저항값으로 부터 정합회로인 타원여파기를 구성한다. 타원여파기 설계조건( $n=3, k=0.7142, \epsilon=0.5$  dB ripple)에 따라 Hurwitz다항식은

$$r(y) = (y - y_{p0})(y - y_{p1})(y - \bar{y}_{p1}) \\ = y^3 + 1.21995y^2 + 1.48375y + 0.91865 \quad (14)$$

$$\hat{r}(y) = y^2 + 0.8121y \quad (15)$$

로 된다.

식(14),(15)를 식(10)에 대입하면 입,출력 정합 회로의 임피던스를 계산하면

$$Z_{in}(s) = 0.2623y + \frac{0.019y^2 + 0.126y + 0.147}{1.219y^2 + 0.671y + 0.918} \quad (16)$$

$$Z_{out}(s) = 0.7812y + \frac{0.0565y^2 + 0.376y + 0.44}{1.219y^2 + 0.671y + 0.918} \quad (17)$$

이다.

식(16),(17)에 Darlington의 구간분리법을 적용하여 계산한 입,출력 정합회로와 소자값은 표1과 같다.

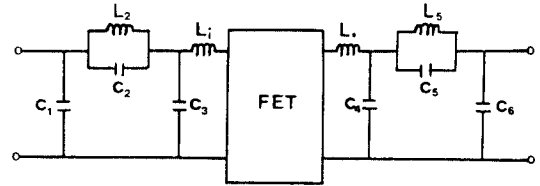


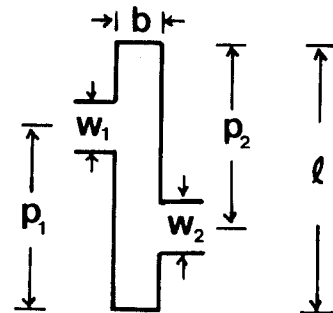
그림 3. 입,출력 정합회로  
Input and output matching network

표1. 입,출력단 소자값  
Element values of input and output stage

입력단 소자값	출력단 소자값
$C_1 = 0.2623$	$C_4 = 0.7803$
$C_2 = 0.0961$	$C_5 = 0.1148$
$L_2 = 0.2828$	$L_5 = 0.8415$
$C_3 = 0.2623$	$C_6 = 0.7803$

## V. 증폭기 설계

입,출력 정합회로에서 구한 소자값으로 부터 구형 마이크로스트립 선로를 이용하여 P형 타원여파기를 설계한다. P형 타원여파기와 그에 대한 등가회로는 다음과 같다.<sup>(6)(7)</sup>



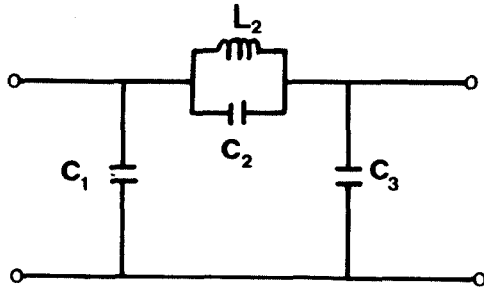


그림 4. 타원여파기 a) P형 여파기 b) 등가회로  
Elliptic filter a) Parallel form filter b) Equivalent circuit

그림4에서  $l$ 은 소자의 길이,  $b$ 는 폭,  $p_1$ 과  $p_2$ 는 입,출력 급전선의 위치를 나타내며  $W_1$ 과  $W_2$ 는 입,출력 급전선의 폭을 나타낸다. 또한 P형 타원여파기의 치수와 회로소자 사이에는 다음 관계식이 성립한다.<sup>6)</sup>

$$l = \frac{t(C_1 + C_3)}{\epsilon b}$$

$$q_1 = \frac{C_3}{\sqrt{2(C_1 C_3 + C_1 C_2 + C_2 C_3) - C_1}}$$

$$q_2 = \frac{-C_1}{\sqrt{2(C_1 C_3 + C_1 C_2 + C_2 C_3)}}$$
(18)

$$p_1 = \frac{l}{\pi} \cos^{-1} \left[ \frac{-q_1}{\text{sinc}(\pi W_1 / 2l)} \right]$$

$$p_2 = \frac{l}{\pi} \cos^{-1} \left[ \frac{q_2}{\text{sinc}(\pi W_2 / 2l)} \right]$$

급전선의 특성임피던스를  $50\Omega$ 으로 했을 때 급전선의 폭( $W_1, W_2$ )과 소자의 폭 $b$ 는 다음식으로 계산된다.

$$W/h \leq 2 \text{ 일 때}$$

$$W = \frac{8h \exp(A)}{\exp(2A) - 2}$$

$$W/h \geq 2 \text{ 일 때} \tag{19}$$

$$W = \frac{2h}{\pi} \left[ B - 1 - \ln(2B - 1) + \frac{\epsilon_r - 1}{2\epsilon_r} \left\{ \ln(B - 1) + 0.39 - \frac{0.61}{\epsilon_r} \right\} \right]$$

이다. 여기서  $A = \frac{Z_0}{60} \left[ \frac{\epsilon_r + 1}{2} \right]^{1/2} + \frac{\epsilon_r - 1}{\epsilon_r + 1} \left[ 0.23 + \frac{0.11}{\epsilon_r} \right]$

$$B = \frac{377\pi}{2Z_0 \epsilon_r^{1/2}}$$

이다.

표2. 마이크로스트립 정합회로의 치수값  
Calculated values of the dimensions for the microstrip matching circuits

단위 : mm

정합단	치수	길이 $l$	폭 $b$	급전선위치 $p_1 = p_2$	급전선폭 $W_1 = W_2$	보조회로길이 $l_0$	보조회로폭 $b_0$
입력단		2.148	0.328	1.678	0.625	1.694	0.345
출력단		4.327	0.456	3.339	0.625	1.392	0.208

식(18),(19)로부터 계산한 입,출력 정합회로의 치수는 표2와 같다.

### VI. 제작 및 실험

집적회로는 유전체손실과 복사손실이 적은 Epsilam-10( $\epsilon_r = 10.2 \pm 0.2, h = 25\text{mil}, t = 0.0014 \text{ inch}, \tan\delta = 0.002$ )기판으로 제작하였다. 또한 바이어스 회로는 증폭기회로에 영향을 주지않고 바이어스를 공급하기 위하여 지역여파기인 구형

스텝여파기를 사용하였다. 바이어스는 GaAs MESFET 특성에 따라  $V_{DS}=3V$ ,  $I_{DS}=10mA$ 가 가해지도록 외부회로를 구성하였다.

V장에서 설계된 치수에 따라 설계도면에 증폭기 배치도를 작성한다. 루비필름을 설계도면에 따라 절단한 후 필름 위에 얇힌 루비를 벗겨내고 축소 카메라로 축소시켜 1:1네거티브 필름을 현상하고 Epsilam-10기판으로 제작한다. 이상과 같이 설계한 4~8GHz 광대역 증폭기의 마이크로 스트립 회로는 사진1과 같고 FET를 부착하여 제작된 증폭기의 실물은 사진2와 같다.

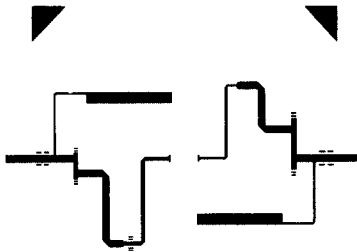


사진1. 증폭기의 마이크로스트립 회로  
Microstrip circuit for broadband amplifier

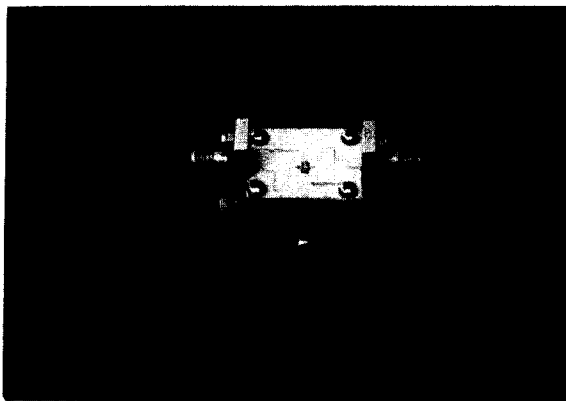


사진2. 제작된 광대역 증폭기  
Fabricated broadband amplifier

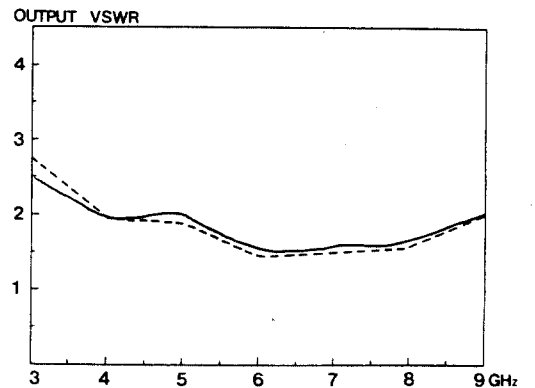
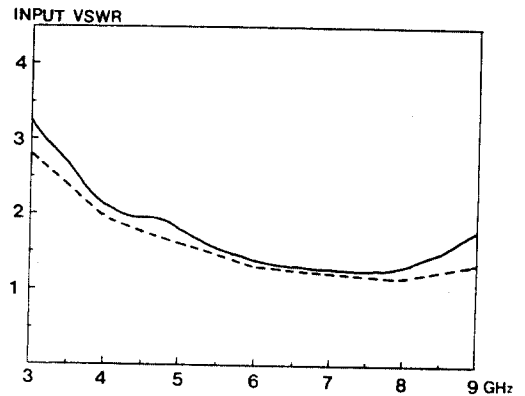
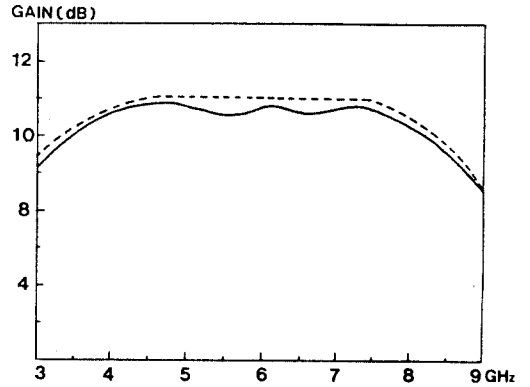


그림5. 광대역 증폭기의 특성  
a) 이득특성 b) 정재파비특성  
Characteristics of broadband amplifier  
a) gain b) VSWR

실험결과는 그림5와 같으며 이론적 계산치는 점선으로, 실험치는 실선으로 표시하였다. 그림5에서 광대역 증폭기의 제반 특성은 이론치와 실험치가 잘 부합되고 있으나 주파수에 따라 다소 상이한 것은 마이크로스트립 선로의 접지상태가 완벽하지 못하여 기생 인덕턴스 및 커패시턴스가 발생했기 때문이라고 생각된다.

### VII. 결 론

증폭소자인 GaAs MESFET를 단방향성 회로로 구성하여 전력이득이 광대역 특성을 갖는 증폭기를 집적회로화 하였다.

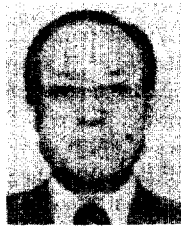
입,출력 정합회로는 P형 타원여파기와 보조회로로 구성하였으며 이득이 평탄한 정합주파수를 찾아 이로부터 집적회로의 소자값을 구하였다. 이와 같은 방법으로 설계한 증폭기의 실험치에 대한 결과는 이론치와 잘 부합되고 있다. 입,출력 정합을 위하여 사용한 타원여파기는 다른 여파기에 비해 회로소자수가 적고 아주 작게 실현시킬 수 있는 장점을 가지고 있기 때문에 집적회로를 소형화시킬 수 있다.

### 參 考 文 獻

1. Guillermo Gonzalez, "Microwave transistor amplifiers analysis and design", Hall . Inc., 1986, pp.91~125, 140~186.
2. Tri. T. Ha, "Solid-state microwave amplifier design", Johnwiley and Son, Newyork, 1981, pp.88~105, 119~201.
3. Wai-Kai Chen, "Theory and design of the broadband matching networ", Pergamon press, Oxford, 1976, pp.115~207.
4. K.C.Gupta, "Microstrip lines and slot lines", Artech House, Inc., 1979.
5. Gupta, Garg, chadha, "Computer-aided desidn of microwave circuits", Artech House, Inc., 1981.
6. Franco Giannini, "Design of low-pass elliptic filters by means of cascaded microstrip rectangular elements", IEEE Trans. Vol. MTT-30, No.9,1982, pp.1348~1353.
7. Guglielmo Dienzoom, "Wide-band equivalent circuits of microwave planar networks", IEEE Trans. Vol. MTT-28, No.10 1980.



梁斗榮 (Doo Young YANG)  
 1984年 2月 : 濟洲大學校 通信工學科 卒業 (工學士)  
 1989年 2月 : 漢陽大學校 大學院 電子通信工學科 卒業 (工學碩士)  
 1989年 3月 ~ 現在 : 漢陽大學校 大學院 電子通信工學科 博士課程 在學中  
 關心分野 : 안테나 및 전자파이론, EMI 등임.



李相 虞 (Sang Seol LEE) 正會員  
 1937年 5月30日生  
 1961年 : 漢陽大學校電氣工學科 卒業  
 1966年 : 漢陽大學校大學院 工學碩士  
 1974年 : 延世大學校 大學院 工學博士  
 1976年 : 프랑스 그르노블大學 工學博士  
 1975年 ~ 現在 : 漢陽大電子通信科 教授