

相補形 트랜지스터에 의한 多段階段波 PWM 인버터

A Multi-Stair Case Wave PWM Inverter by Complementary Transistor

鄭然澤* · 李鍾洙** · 李達海*** · 裴相俊§ · 白 鍾 顯§ · 裴英鎬§§

(Yon-Tack Chung · Jong-Soo Lee · Dal-Hae Lee · Sang-Jun Bae · Jong-Hyun Baek · Yeung-Ho Bae)

요 약

본 연구의 PWM 인버터는 두조의 相補形 트랜지스터 인버터의 電流平衡 리액터 回路로 구성하였다. 이 인버터의 구동신호는 캐리어 삼각파와 정현파로부터 W형과 M형 變調에 의한 두가지의 3電位 PWM 파형이다. 이 파형은 스위칭 위치의 계산으로 구한 타임 데이터로 구성된 마이크로프로세서의 운전에 의한다. 이 인버터의 출력은 5電位 상전압과 9電位 선간전압의 계단파 PWM 파형을 갖는다. 이때 출력전압이 갖는 高調波 발생은 단일 CTI에 비하여 크기가 반감하고, 발생위치도 감소된다.

Abstract- The PWM inverter investigated in this paper utilizes a bridge type current sharing reactor circuit with two pairs of complementary transistors at each phase. The driving signals for this inverter are 3 level PWM waves of W type and M type modulation, which are obtained from a microprocessor based on the switching time data obtained by switching position calculation of triangular and sine modulation wave. The output voltage waveforms of this inverter have 5 level phase voltage and 9 level line voltage of PWM. The harmonics of the output voltage are reduced to half when it is compared with single CTI, and the occurrence of harmonics is also reduced.

1. 序 論

최근 자기소호능력을 갖는 반도체 소자가 전력 변환 기술에 많이 이용되고 있다. 이에 따라 가변

속 유도 전동기의 제어를 위한 시스템에는 트랜지스터를 사용한 PWM 인버터가 사용되고 있다. 이 인버터는 가변전압과 가변주파수의 출력을 갖고, 또 특정 高調波를 제거 혹은 감소시킬 수 있는 이점이 있으므로 교류전동기의 속도제어와 최대토크 운전에 많이 쓰이고 있다. 따라서 특정 高調波를 제거하거나 감소시킬 수 있는 여러방식들이 제시되고 있다[1-4]. 이러한 연구들은 출력파형의 정현파특성 개선을 목적으로 하고 있다.

본 연구는 相補形 트랜지스터 인버터(CTI: Complementary Transistor Inverter)[4]를 電流平

*正 會 員: 明知大 工大 電氣工學科 教授 · 工博
 **正 會 員: 永進專門大 電氣科 教授 · 工博
 ***正 會 員: 嶺南大 工大 電氣工學科 教授 · 工博
 §正 會 員: 永進專門大 電氣科 講師
 §§正 會 員: 慶北產業大 工大 電氣工學 副教授 · 工博

接受日字: 1989年 9月 4日
 1次修正: 1989年 12月 2日

衡 리액터로[3] 병렬 연결하여 다중 階段波 PWM 출력을 갖는 인버터회로의 구성을 제시하고, 그 특성을 검토하였다.

이 인버터의 구동신호는 캐리어 삼각파와 비교 정현파에 의한 W형과 M형의 변조방식에 의한 두 종류의 PWM신호가 각 相에 요구된다. 따라서 기본 相에 대하여 계산된 變調誤差 10^{-6} 의 데이터를 디지털 계수화하여[5] 마이크로프로세서로 제동을 운전하였다.

2. 인버터 回路

각 상별 2組의 相補形 트랜지스터에 의한 인버터 回路의 구성은 그림1과 같다. 이 인버터는 3電位の 출력에 필요한 중성점 확보회로와 스내브 회로를 생략하였다.

그림1의 각 상에는 2조의 NPN-PNP 相補形 트랜지스터가 電流平衡 리액터에 의한 브릿지 회로를 구성하고 있으며, 각 트랜지스터는 출력의 반주기씩 스위칭 동작을 부담하게 된다. 즉 $T_{u1} - T_{u4}$, $T_{v1} - T_{v4}$, $T_{w1} - T_{w4}$ 는 각각 U, V, W 相의 출력 트랜지스터이며, 각 상의 NPN-PNP 상보 트랜지스터 간에는 3電位 출력 확보를 위한 중성점 전위확보 회로가 요구된다. 이는 PWM펄스의 오프기간에 중성점 전위를 갖도록 하기 위함이다.

여기서 브릿지 회로를 구성하는 電流平衡리액터

의 용량은 부하전류로 구한다. W형 PWM출력을 갖는 P점과 M형 PWM출력을 갖는 Q점의 부하전류를 I_1 , I_2 또 캐리어 삼각파의 주파수 Fr 및 인버터 전원 전압 E에 의하여 리액터의 인덕턴스 L의 값은 식(1)로 결정한다[3].

$$L[H] \geq \frac{2E}{(I_1 - I_2)Fr} \tag{1}$$

그림2는 본 연구에서 제시한 회로의 각 부분의 파형을 보인 것이다. (a)는 구동신호의 발생을 위한 W형과 M형의 변조관계를 보인것으로 변조도 0.9일때이다. 여기서 캐리어 삼각파 e_r 과 정현파 e_u 는 W형 변조 PWM신호를 발생시키고, 역 캐리어 삼각파 e_r' 와 정현파 e_u 는 M형 변조의 PWM신호를 발생하게 된다. (b), (c)는 W형과 M형의 변조신호에 의하여 그림1의 P, Q점의 출력 전압을 보인 것이다. 따라서 그림1의 R 단자의 출력전압은 식(2)에 의하여 p점의 출력전압 $V_p(t)$ 와 Q점의 출력전압 $V_q(t)$ 에 대하여 電流平衡리액터에 의한 평균치가 되어 그림2(d)와 같이 된다.

$$V_R(t) = \frac{1}{2} (V_p(t) + V_q(t)) \tag{2}$$

2.1 중성점 전위확보회로

그림 1에 제시된 인버터의 출력전압은 3전위의 중성점 0전위를 가지므로 유도부하에 대해서는 PWM출력 오프기간에 출력에 대한 역기전력이 발

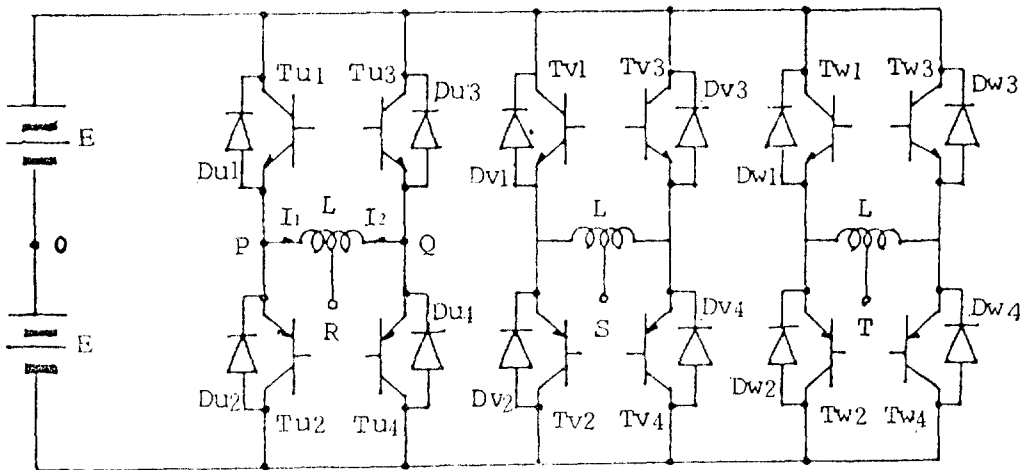


그림 1 인버터 回路
Fig. 1 Inverter Circuit

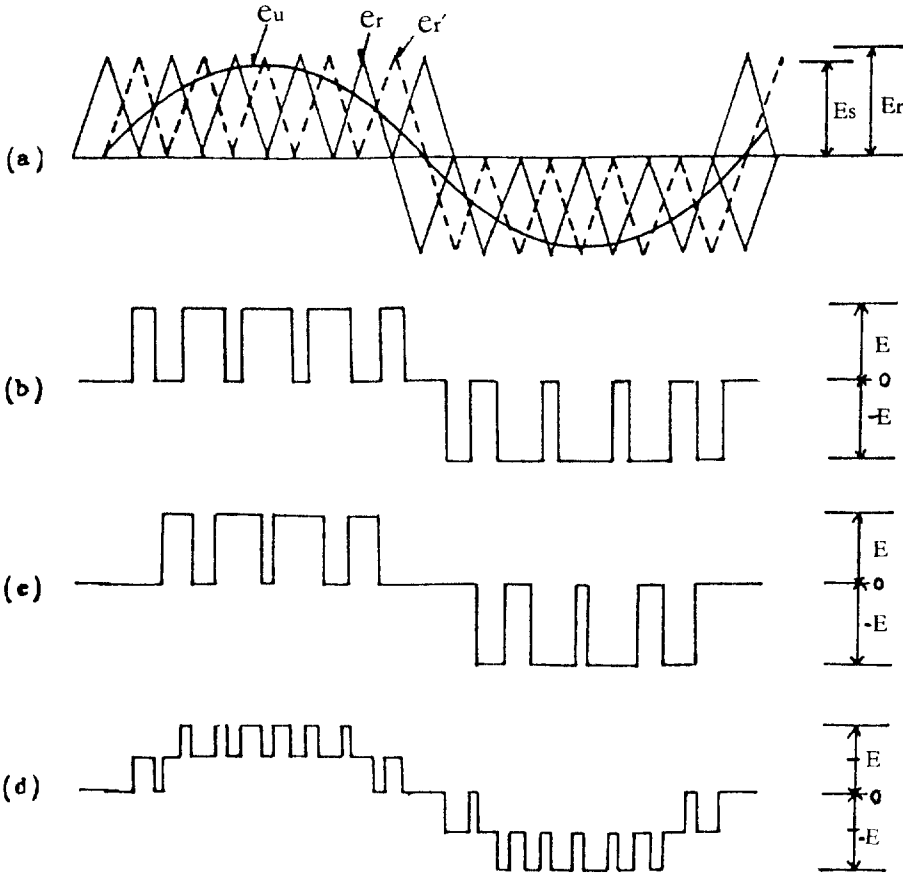


그림 2 동작파형
 Fig. 2 Waveforms

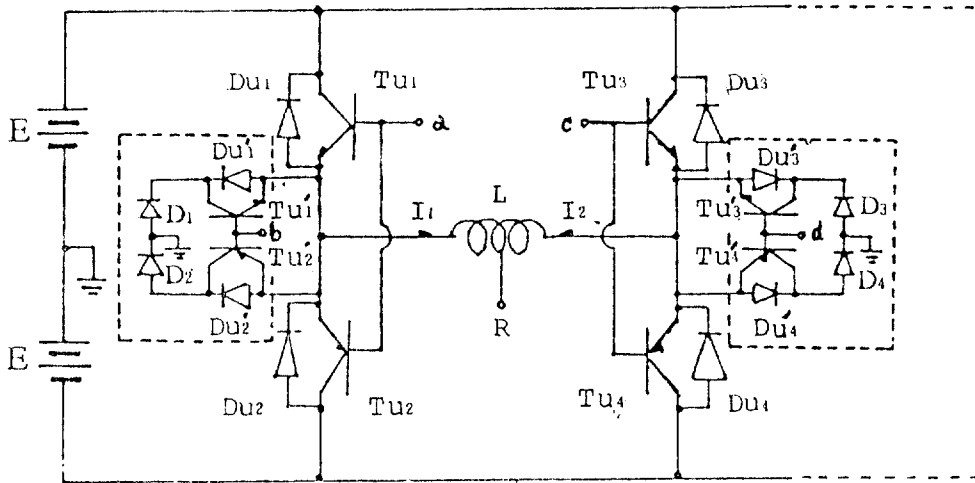


그림 3 중성점 전위 확보회로
 Fig. 3 Neutral Point Clamping Circuit

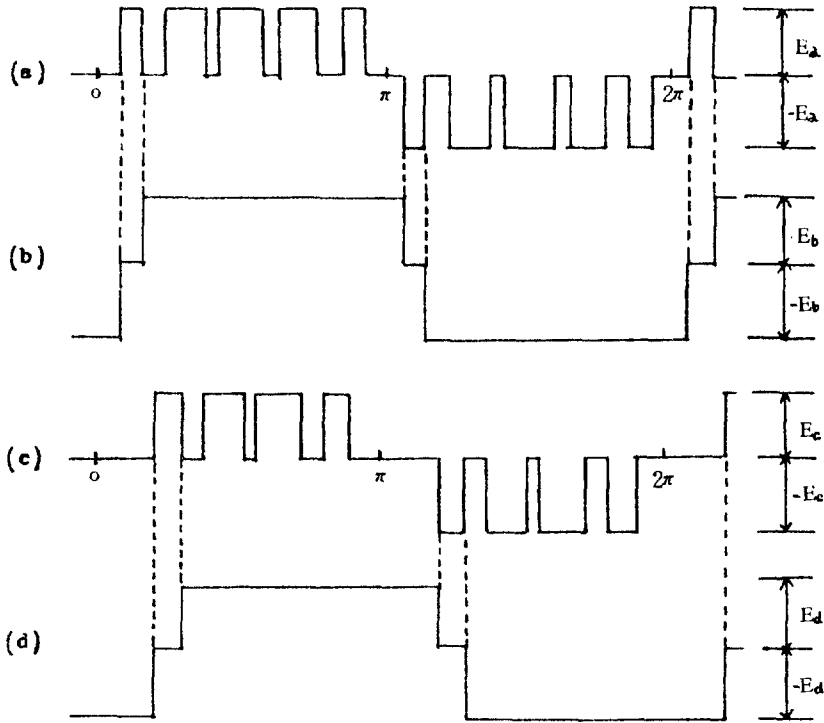


그림 4 구동신호
Fig. 4 Drive Signal

생하게되어 3電位를 유지할 수가 없게된다. 따라서 중성점 동작전위를 갖고 있는 相補形 트랜지스터는 그림3과 같이 3電位 PWM 출력의 중성점 전위의 확보를 위한 역기전력 흡수회로가 필요하게 된다.

그림3의 a, b, c, d단자에는 그림4의 (a), (b), (c), (d)신호가 각각 입력된다. 그림3의 회로에서 Tu_1, Tu_1', Tu_3, Tu_3' 는 NPN형 트랜지스터이고, Tu_2, Tu_2', Tu_4, Tu_4' 는 PNP형 트랜지스터이다. 또, Tu_1-Tu_4 는 NPN-PNP 相補形 PWM출력 트랜지스터이고, $Tu_1'-Tu_4'$ 는 相補形 중성점 전위 확보용 트랜지스터이다.

이들 가운데 전위 확보용 트랜지스터는 PWM출력 전압의 오프기간에 동작하게 됨으로 부하에 공급되는 출력 트랜지스터에 비하여 스위칭 전류의 부담이 적게된다. 이때 같은 종류의 트랜지스터들은 각각 같은 주기동안에 동작하게되며, 다이오드 D_1-D_4 는 $Tu_1'-Tu_4'$ 의 역방향 다이오드 $Du_1'-Du_4'$ 에 의한 단락을 저지하게된다.

2.2 인버터 운전계통

안정된 출력을 갖는 인버터의 운전을 위한 계통

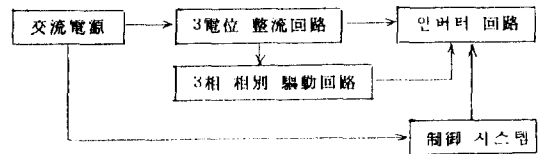


그림 5 구동 계통
Fig. 5 Drive System

은 그림5과 같이 구성하였고, 이계통의 마이크로 프로세서 운전을 위한 제어 프로그램 구성은 그림 6과 같다.

그림5의 계통은 인버터 회로의 트랜지스터가 相補形으로 에미터 공통접지의 동작을 위하여 兩電位 전원에 의하여 각 상별동작이 될 수 있도록 각 상별로 절연된 전원을 구성하였다. 이때 인버터 회로의 구동신호를 발생하는 제어프로그램은 그림 2(a)의 관계로 계산된 스위칭 위치는 타임데이터로 설정하고, 이로부터 V, W상의 출력데이터를 작성한 ROM테이블에 의하여 3상의 그림4와 같이 신호를 공급하게된다. 또 각 주파수별 출력은 변조도 0.9인 $57[H_z]$ 데이터를 기본으로하여 출력 타

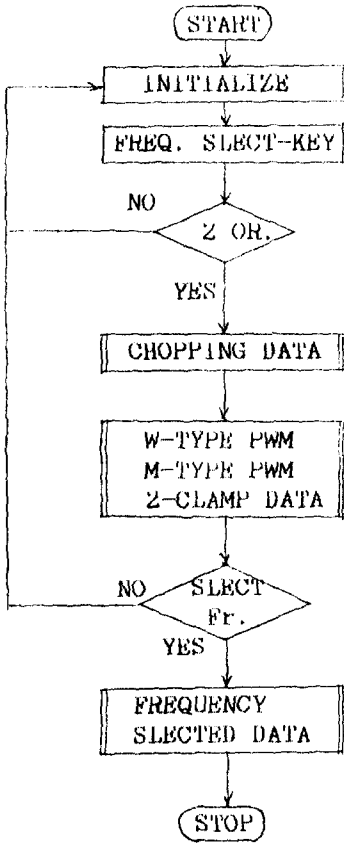


그림 6 제어프로그램의 흐름도
Fig. 6 Signal Flowchart of Control Program

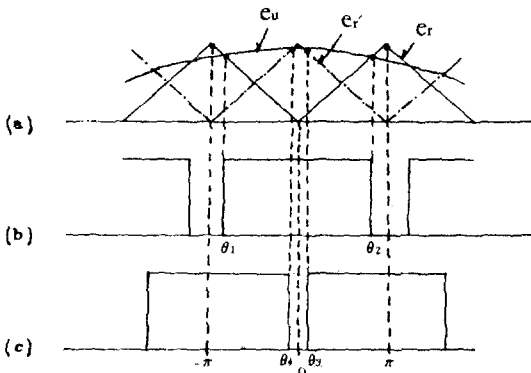


그림 7 변조 신호의 관계
Fig. 7 Relation of Modulation Signals

임을 조절하였고, 주파수별 출력전압의 크기는 주파수별 초핑데이터에 의한 인버터 공급전원을 조절하는 방식을 선정하였다. 따라서 본 방식은 PWM데이터에 의한 PAM출력제어로 V/F제어를 하게된다.

3. 출력파형 해석

그림1의 인버터 회로가 갖는 선간출력은 9電位の PWM계단파이다. 이것은 각상의 5電位の PWM 계단파와 합성에 의하여, 이는 또 P점과 Q점의 PWM출력파에 의하므로 P점과 Q점의 PWM출력파로 부터 이 인버터의 출력파형이 해석된다.

본 연구의 인버터 회로의 P점과 Q점의 PWM출력파형은 그림7(a)와 같은 PWM 變調관계로 해석할 수 있다. 캐리어 삼각파와 e_r 와 e_r' 는 상호 역 위상을 갖는 관계로 비교 정현파 e_u 와의 변조 출력은 (b), (c)로 된다.

3.1 P점의 출력파형

그림7(b)에서 스위칭 위치를 나타내는 $\theta_1(t)$, $\theta_2(t)$ 는 식(3)으로 표시된다.

$$\begin{aligned} \theta_1(t) &= (-1)^{n+1} \pi a \sin \omega t \\ \theta_2(t) &= (-1)^n \pi a \sin \omega t \end{aligned} \quad (3)$$

단, $a = e_u/e_r$, $n = 1, 2, 3, \dots$

또 그림1의 P점의 출력전압의 한 주기에 대한 푸리에 급수를 n 차 벡셀의 함수로 정리하면 식(4)와 같이된다.

$$\begin{aligned} V_p(t)/E &= a \sin \omega t + \sum_{n=1}^{\infty} \left\{ \left(\frac{4}{n\pi} \right) \sum_{k=0}^{\infty} j_{2k+1}(n\pi a) \right. \\ &\quad \left. \times [\sin(2k+1)\omega t] \cos n\omega t \right\} \end{aligned} \quad (4)$$

단, $2\omega r$, $j_{2k+1}(n\pi a)$: n 차벡셀 계수

3.2 Q점의 출력파형

그림 7(c)의 PWM스위칭 온위치 $\theta_3(t)$ 와 스위칭 오프위치 $\theta_4(t)$ 는 식(5)와 같다.

$$\begin{aligned} \theta_3(t) &= (-1)^{n+1} \pi (a \sin \omega t - 1) \\ \theta_4(t) &= (-1)^n \pi (a \sin \omega t - 1) \end{aligned} \quad (5)$$

단, $a = e_u/e_r' (= e_u/e_r)$

또 그림1의 Q점의 출력전압 $V_q(t)$ 의 한 주기에 대한 푸리에 급수를 n 차 벡셀의 함수로 정리하면 식(6)과 같이 된다.

$$\begin{aligned} V_q(t)/E &= a \sin \omega t + \sum_{n=1}^{\infty} \left\{ \left(\frac{4}{n\pi} \right) \sum_{k=0}^{\infty} j_{2k+1}(n\pi a) \right. \\ &\quad \left. \times [\sin(2k+1)\omega t \cos n\pi] \cos n\omega t \right\} \end{aligned} \quad (6)$$

3.3 相電壓

식(4), (6)으로 부터 U 상의 R 단자에 나타나는 출력전압은 식(2)의 관계에서

$$V_r(t)/E = a \sin \omega st + \sum_{n=1}^{\infty} \left\{ \left(\frac{2}{n\pi} \right) \sum_{k=0}^{\infty} j_{2k+1}(n\pi a) \times [\sin(2k+1)\omega st (1 + \cos n\pi)] \cos n\omega t \right\} \quad (7)$$

식(7)로 표시되며, 같은방법으로 V 상은 U 상에 대하여 $2\pi/3$ 의 위상차를 가지므로 그림1의 V 상의 출력단자 S 점에 있어서의 출력전압은 식(7)로 부터 식(8)로 된다.

$$V_s(t)/E = (a\omega st - 2\pi/3) + \sum_{n=1}^{\infty} \left\{ \left(\frac{2}{n\pi} \right) \sum_{k=0}^{\infty} j_{2k+1}(n\pi a) \times [\sin(2k+1)(\omega st - 2\pi/3)(1 + \cos n\pi)] \cos n\omega t \right\} \quad (8)$$

3.4 線間電壓

그림1의 인버터회로의 U, V 상 출력단자 $R-S$ 간에 나타나는 선간전압 $V_{rs}(t)$ 는 식(7), (8)로 부터 식(9)로 표시된다.

$$V_{rs}(t)/E = \{V_s(t) - V_r(t)\}/E = \sqrt{3} a \sin(\omega st + \pi/6)$$

$$\sum_{n=1}^{\infty} \left\{ \left(\frac{\sqrt{2}}{n\pi} \right) \sum_{k=0}^{\infty} j_{2k+1}(n\pi a) \sqrt{1 - \cos(2k+1)(1 + \cos n\pi)2\pi/3} \times \sin[n\omega t + (2k+1)(1 + \cos n\pi)\omega st - \phi] - \sin[n\omega t - (2k+1)(1 + \cos n\pi)\omega st - \phi] \right\}$$

단,

$$\phi = \tan^{-1} \frac{\sin(2k+1)(1 + \cos n\pi)2\pi/3}{1 - \cos(2k+1)(1 + \cos n\pi)2\pi/3}$$

4. 실험결과 및 고찰

그림6의 마이크로프로세서 제어 시스템으로 부터 그림5의 구동계통에 의한 그림1의 인버터 출력 57[Hz]전압파형은 그림8,9와 같다.

그림8(a)는 W형 변조신호에 의한 인버터 回路 P단자의 3電位 PWM출력 전압파형이고, (b)는 Q 단자의 출력전압파형을 보인 것이다. 또 그림9(a)는 U 상의 R단자 5電位 계단과 PWM 相電壓 출력파형이고, (b)는 U, V 상의 $R-S$ 단자간의 線間電壓 출력파형을 보인 것이다.

또 그림10(a)는 그림9(b)의 선간전압 파형이 갖는 高調波 스펙트럼이고, (b)는 단일 CTI회로의

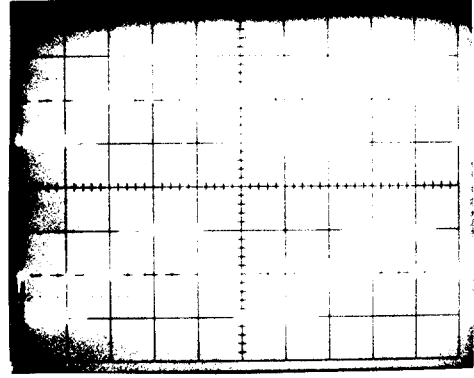


그림 8 P와 Q단자의 출력파형

Fig. 8 Waveforms of P and Q Terminal(2ms/div, 200V/div)

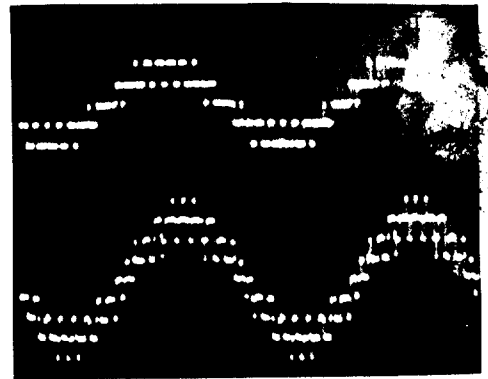


그림 9 상전압과 선간전압

Fig. 9 Phase and Line Voltages(2ms/div, 200V/div)

선간전압파형이 갖는 高周波 스펙트럼으로[6] 그 특성을 對比하고 있다.

그림9, 10의 관계를 검토하기 위하여 단일 CTI (W형변조 신호에 의한 PWM출력)[6] 線間電壓 $V_{rs}(t)$ 와 본 방식의 $V_{rs}(t)$ 의 관계식으로 부터 고조파 발생주파수에서의 고조파 성분은 식(10)과 같다.

$$V_{rs}(t) : E \left(\frac{2\sqrt{2}}{n\pi} \right) j_{2k+1}(n\pi a) \times \sqrt{1 - \cos(2k+1)2\pi/3}$$

$$V_{rs}(t) : E \left(\frac{\sqrt{2}}{n\pi} \right) j_{2k+1}(n\pi a) \times \sqrt{1 - \cos(2k+1)(1 + \cos n\pi)2\pi/3} \quad (10)$$

식(10)에서 본 인버터의 9電位 출력인 다단 계단과 PWM인버터는 5電位인 단일 CTI계단과 PWM출력 전압에 비하여 그 발생 高周波의 크기

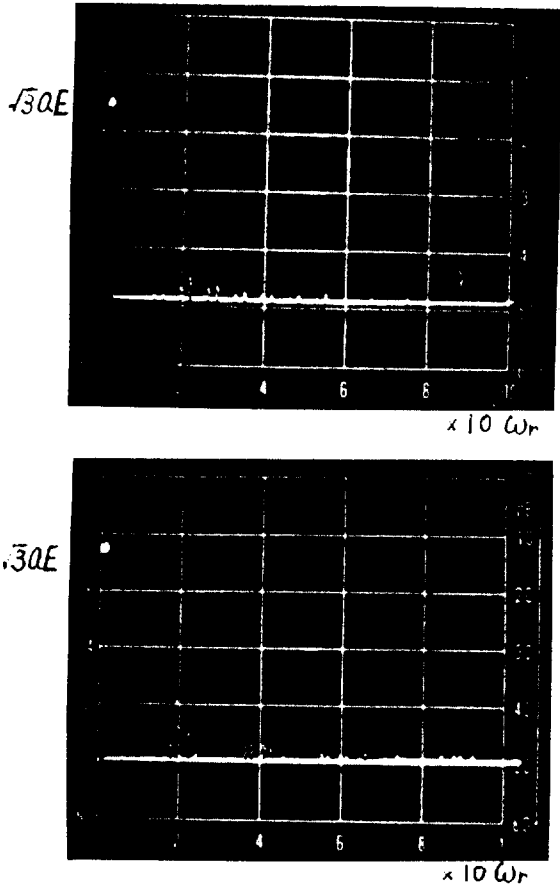


그림 10 고주파 스펙트럼
Fig. 10 Spectra of Harmonics

가 반감하고, $\cos n\pi$ 의 값이 -1 이 되는 위치에는 나타나지 않음을 알 수가 있다. 이는 기존 인버터 특성[7, 8]에 대하여 고조파의 발생 위치가 감소하고, 발생되는 고조파의 크기가 감소 될 뿐만이 아니라 변조오차도 10^{-6} 으로 변조파형 메모리[9, 10] 방식에 비해 디지털 변환의 오차가 매우 적음을 볼 수 있다.

5. 結 論

동기식 3電位の W형과 M형의 PWM파 변조신호에 의하여 구동한 相補形 트랜지스터 인버터의 電流平衡 리액터 브릿지 回路의 출력특성은 다음과 같다.

1) 스위칭 회로의 인버터로부터 직접 9電位の 多段 階段과 PWM출력전압을 얻는다.

2) 본 인버터 방식의 스위칭 소자는 출력주기의 半週期씩 스위칭 부담을 하므로 스위칭 電力損失이 적다.

3) 본 방식은 단일 CTI회로에 비하여 발생 高周波의 크기가 반감하였다.

4) 출력전압에 나타나는 高周波에는 $2k+1$ 의 값이 3倍數일때와 $\cos n\pi$ 의 값이 -1 이 되는 위치에는 발생하지 않는다.

5) 본 연구의 계통은 PWM데이터에 의하여 PAM제어로 V/F운전하였다.

참 고 문 헌

- [1] A. Nabe, "A new neutral-point-clamped PWM inverter," IAS annual meeting, pp. 761-766, 1980.
- [2] 下村潤一 外3, "二重接續インベータにおける出力波形の改善法," pp. 651, 1986.
- [3] 松井 景樹, "PWM 트랜지스터인버터에 있어서 電流平衡리액터를 이용한素子の並列接續," 電氣學會論文B, 104-1, pp. 50-57, 1984.
- [4] 李鍾洙 外2, "相補形 트랜지스터 브릿지 방식의 三相 階段周波 PWM 인버터," 電氣學會論文誌, 36, 2, pp. 114-121, 1987.
- [5] 李鍾洙 外2, "마이크로프로세서에 의한 階段波 PWM 인버터 시스템에 관한 研究," 照明, 電氣設備學會誌, 2, 4, pp. 70-74, 1988.
- [6] 李鍾洙 外2, "階段波 PWM 인버터를 爲한 새로운 디지털 방식," 電氣學會 論文誌, 37, 2, pp. 80-88, 1988.
- [7] I.B. Huang et al., "Harmonic reduction in inverter by use of sinusoidal pulse with modulation," IEEE Trans. Ind. Elec. Cont. Instrum, IECI-27, pp. 201-207, 1980.
- [8] D.A. Grant, "Ratio changing in pulse-with-modulated inverter," IEE Pro., 128-5, pp. 243-248. 1981.
- [9] Madhu Mangal et al., "Novel control strategy for sinusoidal PWM inverter," IA-23, pp. 561-566, 1987.
- [10] S.R. Bowes, "Microprocessor control of PWM inverter," IEE proc., 128, pp. 293-305, 1981.