

티타늄 실리사이드 薄膜의 形成過程에 對한 研究

李仲煥 · 李瑞煥 · 權五準

〈要 約〉

초고집적 반도체 제조에 널리 쓰이고 있는 티타늄 실리사이드 박막의 형성 조건에 따른 특성을 분석하였다. 실리콘 웨이퍼 위에 티타늄 박막을 스퍼터링 방식으로 증착하고, 급속 열처리(RTA) 방식으로 실리사이드화 온도 및 시간을 변화시켰다. 박막의 깊이에 따른 조성변화를 측정하기 위하여 AES 및 RBS 분석을, 결정구조의 분석을 위하여 XRD를, 전기적 특성을 평가하기 위하여 4-point probe로 면저항(R_s)을 측정하였다. 열처리 온도가 500°C에서부터 티타늄과 실리콘의 혼합이 일어나기 시작하여, 600~700°C에서는 거의 대부분의 티타늄이 2배 정도의 실리콘과 $TiSi_2$ 형성에 필요한 조성을 이루었으나, 반도체 공정에서 목표로 하는 전기전도성을 가지는 C54 $TiSi_2$ 결정구조를 형성하기 위해서는 700°C이상에서 30초 이상의 열처리

조건이 필요하였다. 특히 열처리전에 이입되기 쉬운 산소 및 질소 등이 티타늄과 실리콘의 혼합과 실리사이드 결정화에 중요한 영향을 미치며, 이를 방지하기 위하여 티타늄 표면을 비정질 실리콘으로 덮은 경우에 C54 $TiSi_2$ 의 형성이 쉽게 이루어 지는 효과가 관찰되었다.

I. 서 론

내화성 금속의 실리사이드들은 Schottky barrier, ohmic contact 및 게이트 물질등의 전도층으로 사용되는 등, VLSI 기술에의 독특한 적용성으로 최근에 크게 주목받고 있다. 많은 내화성 금속 실리사이드들 중에서도 티타늄 실리사이드는 특히 전기저항이 가장 낮고, 고온공정에 대한 안정성이 높으며 전계효과 트랜지스트(MOSFET) 기술에의 적용성이 좋아서 널리 응용되고 있다. 전도층으로서의 실리사이드 역할

을 생각해 볼 때 면저항과 contact 저항이 가장 중요한 변수가 되는데, 이들 전기적 특성은 실리콘의 화학적 성질과 조성 및 결정성 등에 의하여 좌우된다. 실리콘 기판과 반응성 있는 금속과의 직접 열처리에 의하여 이루어지는 실리콘화 반응은 금속박막의 증착시 또는 열처리과정에서 이입되는 잔여 기체에 의하여 큰 영향을 받게 된다. 특히 티타늄은 산소와의 반응성이 매우 커서 원소비로 30%까지의 조성이 가능하며, 이에 의하여 티타늄의 실리콘화가 크게 방해 받는다.^[3]

티타늄의 실리콘화하는 지금까지 두 단계의 과정을 거쳐서 진행되는 것으로 이해되어 왔는데, 그 첫번째 과정에서 Ti_5Si_3 또는 $TiSi$ 와 같이 금속조성이 큰 실리콘화물이 형성되는 것으로 알려졌다. 그러나 최근의 연구결과에 의하면^[2], 실리콘화 초기단계에서 부터 $TiSi_2$ 조성만이 형성되는데, 어떤 온도(T_1) 이하에서는 C49 또는 $ZrSi_2$ 구조의 저심입방체(base-centered orthorombic) $TiSi_2$ 결정이 형성되고, 이보다 높은 온도에서는 C54 또는 모재 $TiSi_2$ 구조의 면심입방체(face-centered orthorombic) 결정 성장이 이루어지는 것이 확인되었다. J. C. Hensel 등^[1]은 이들 결정성의 전이온도(T_1)가 600°C~650°C이며, 비저항은 290K에서 C49 $TiSi_2$ 가 76 $\mu\text{ohm.cm}$, C54 $TiSi_2$ 가 12.4 $\mu\text{ohm.cm}$ 인 것으로 측정하였다.

본 연구에서는 이러한 결과들을 바탕으로 실리콘 기판과 티타늄 박막의 금속 열처리 조건에 따른 실리콘화 과정을 관찰하고, 조성 및 결정성 변화와 면저항과의 관계를 조사하여, 실제 반도체 공정에서 이루어지고 있는 티타늄 실리콘화 박막의 형성과정을 이해하고자 한다.

II. 실험방법

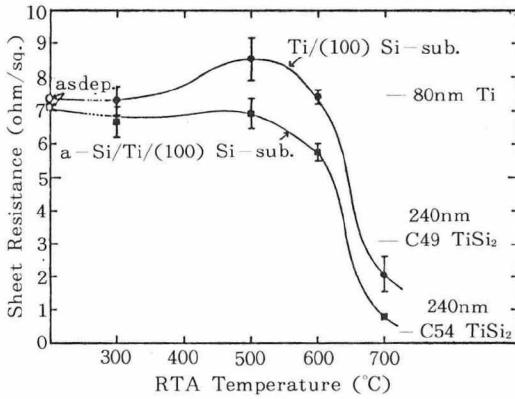
기판으로 사용된 실리콘 웨이퍼는 (100) n-type으로서 비저항이 5~8 ohm.cm이었으며, 실리콘 표면의 자연 산화층을 제거하기 위하여 티타늄 박막 증착기 내부에서 아르곤 가스를 사용

한 RF(radio frequency) 플라즈마 방전으로 웨이퍼 표면으로부터 수 nm를 식각하였다. 식각 직후에 80nm 두께의 티타늄 박막을, 아르곤 분위기에서 99.91%의 순수한 티타늄 표적으로부터, 마그네트론 스퍼터링 방식으로 증착하고, 이 중 일부의 시편에는 박막위에 10nm 두께의 비정질 실리콘을 같은 방식으로 증착하였는데, 이들 박막의 두께는 러더퍼드 후방산란(RBS) 분석으로 확인되었다. 이 시편들을 아르곤 분위기에서 각각 300, 400, 500, 600, 700°C에서 3분간 금속 열처리(RTA)하였으며, 500°C와 700°C에서는 각각 2, 5, 10, 30초 및 3분간으로 열처리 시간을 변화시켰다. 표면에 비정질 실리콘을 증착한 시편은 티타늄 표면이 산소 및 질소에 의해 오염되는 것을 방지하기 위한 것으로 각 온도에서 3분간 열처리하였다.

열처리가 완료된 시편은 전기전도성을 파악하기 위하여 4-point probe로 면저항(R_s)을 측정하였다. 각 시편의 길이에 따른 조성 변화를 측정하기 위하여 Auger 깊이 분석을 실시하였는데, 사용된 분석기는 PHI model 600 SAM이었다. Auger 분석에 의해 측정된 실리콘의 조성을 보정하고 Auger 분석법으로는 감지하기 어려운 질화 티타늄과 아르곤의 존재 여부를 확인하기 위하여 RBS 스펙트럼을 측정하였다. 또한 실리콘화 박막의 결정구조를 파악하기 위하여 X-선 분석법중의 분말회절법을 이용하였다.

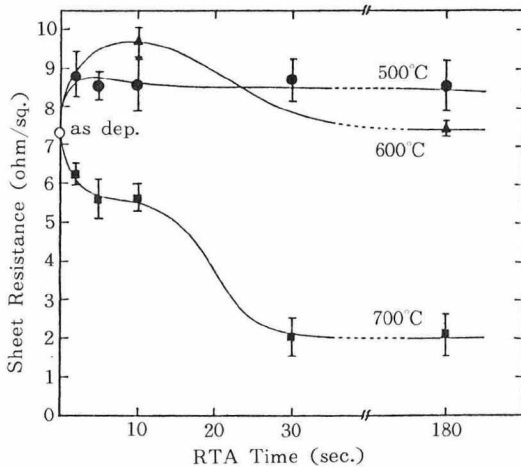
III. 결과 및 고찰

<그림 1>은 금속 열처리 온도에 따른 티타늄 실리콘화 박막의 면저항 변화를 나타낸 것인데, 열처리전 또는 300°C에서 열처리한 시편은 R_s 가 6.9~7.7ohm/sq. 정도이며, 500°C 전후에서는 다소 증가하였으나, 600°C 이상에서는 급격히 감소하여 700°C에서는 1.5~2.6 ohm/sq. 까지 이르렀다. 또한 동일한 열처리 조건에서도 비정질 실리콘을 씌운 시편의 면저항이 낮게 측정되어, 700°C의 시편에서는 0.8ohm/sq. 까지로

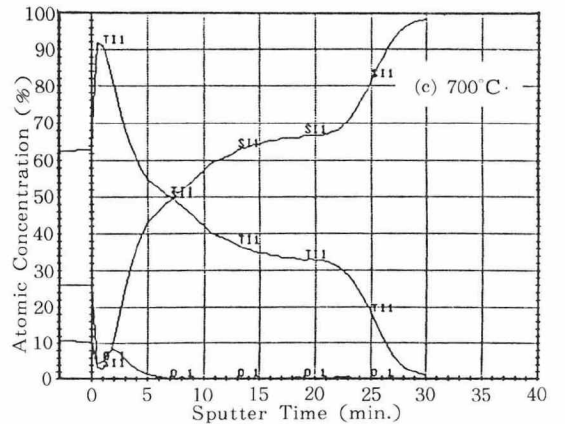
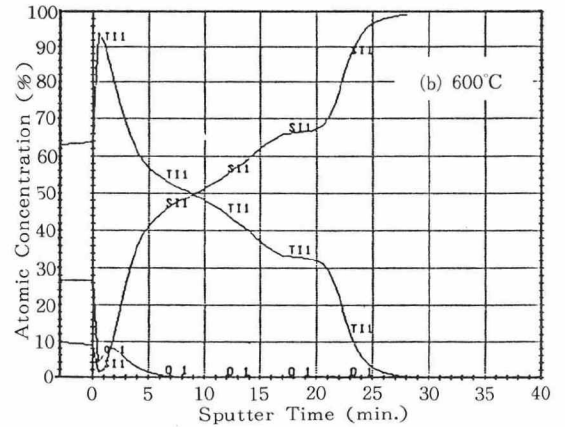
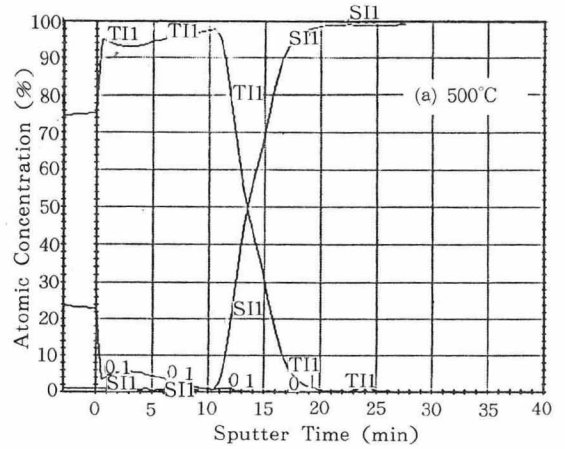


〈그림 1〉 급속 열처리(RTA) 온도에 따른 티타늄 실리사이드 박막의 면저항 변화. 열처리 시간은 180초이며, 10nm 비정질 실리콘을 씌운 경우와 씌우지 않은 경우가 비교되어 있음.

낮게 나타났다. 이것은 면심입방체인 C54 TiSi₂의 비저항으로 부터 계산된 0.5ohm/sq.에 상당히 접근된 값이며, 저심입방체인 C49 TiSi₂의 3.2 ohm/sq.에 비하여 다소 낮은 값이다. 급속 열처리 시간에 따른 면저항의 변화는 〈그림 2〉에 제시되어 있다. 500°C에서 열처리된 시편의 경우에는 모두 증착 직후의 티타늄 박막의 경우보다 약간 높은 값을 가지는데, 이것은 열처리 전후에 시편 표면에 이입된 산소 및 질소에 의한 영향으로 볼 수 있으며, RBS 및 Auger 분석에



〈그림 2〉 급속 열처리(RTA) 시간에 따른 티타늄 실리사이드 박막의 면저항 변화.



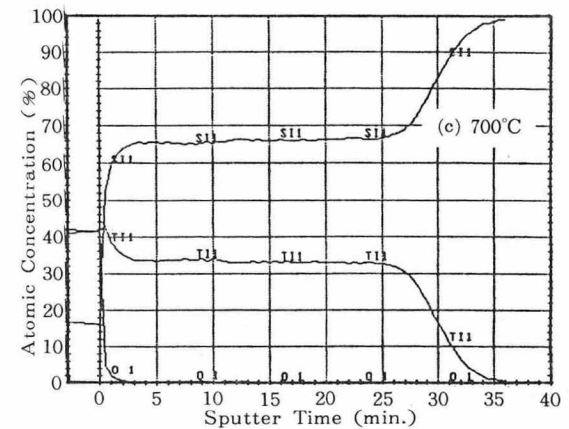
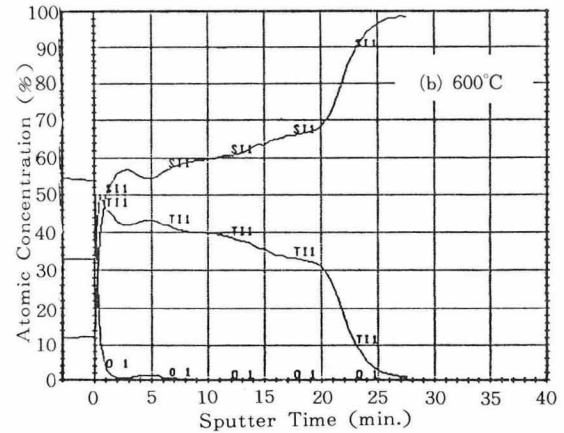
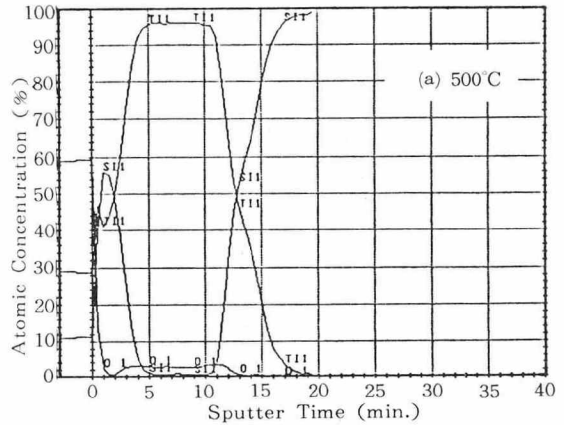
〈그림 3〉 (100) 실리콘 기판위에 80nm 티타늄 박막을 증착하고 (a) 500°C, (b) 600°C 및 (c) 700°C에서 180초간 열처리한 후의 Auger 깊이분석. 스퍼터링 식각 속도는 약 8.2nm/분.

의하여 확인되었다. 600°C에서의 면저항변화를 보면, 10초간 열처리된 시편에서는 다시 감소하고 있는데, 이 온도에서는 티타늄의 실리사이드화가 다소 진행됨에 따라 면저항이 낮아지는 효과에 기인하는 것으로 보인다. 700°C에서는 실리사이드화가 빠르게 진행되며, 이에 따른 면저항의 감소가 크게 나타나는데 처음 30초간에 면저항의 변화가 급격하게 이루어졌다.

〈그림 3〉에는 500°C, 600°C 및 700°C에서 180초간 열처리한 티타늄 박막에 대한 Auger 깊이 분석을 실시하고 그 결과를 조성비로 나타내었다. 열처리 온도가 500°C(a)일 때에는 티타늄과 실리콘 기관의 계면에서 아주 적은량의 혼합이 있을 뿐이며, 실리사이드화는 거의 진행되지 않고 있으나, 표면으로부터 이입된 산소는 이미 티타늄 박막 내부에 고루 분포되어 있다. 600°C(b)에서는 실리사이드화가 상당히 진행되어서, 성장된 실리사이드층을 $TiSi_2$ 조성영역과 $TiSi$ 조성영역 및 미반응 티타늄 영역으로 나눌 수 있으며, 산소는 미반응 티타늄 영역에만 존재하였다. 열처리 온도가 700°C(c)인 시편에서는 실리사이드화가 더욱 진행되어 $TiSi$ 조성영역은 감소하고 $TiSi_2$ 조성영역이 증가하였으나, 미반응 티타늄 층의 두께에는 큰 변화가 없었다.

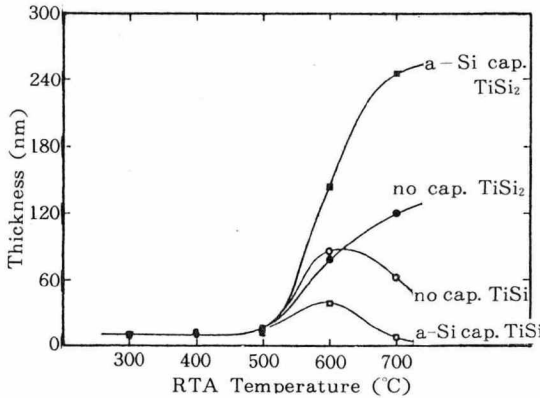
〈그림 4〉는 비정질 실리콘을 씌운 티타늄 박막의 경우에 대한 Auger 깊이 분석 결과로서, 열처리 조건은 비정질 실리콘을 씌우지 않은 경우와 같다. 비정질 실리콘을 씌운 경우에는 씌우지 않은 경우에 비하여, 미반응 티타늄 박막 속에 있는 산소의 양이 다소 적게 나타나며(a), 실리사이드화가 쉽게 진행되어 600°C(b) 이상에서는 미반응 티타늄 영역을 거의 남기지 않았는데, 특히 700°C(c)에서는 실리사이드 박막의 조성이 $TiSi_2$ 로 균일하였다. 〈그림 3〉과 〈그림 4〉의 비교에서 표면으로부터 이입되는 산소에 의해 티타늄의 실리사이드화가 방해받고 있음이 확인되었다.^[3-6]

Auger 깊이 분석 결과의 Si-LMM 피크 강도 변화로부터 미반응 티타늄, $TiSi$, $TiSi_2$ 및 Si 등 영역의 분할이 가능하므로, 각 영역간의

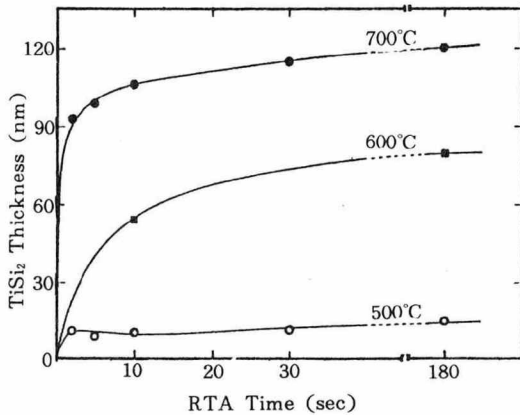


〈그림 4〉 (100) 실리콘 기관위에 80nm 티타늄 박막을 증착하고 10nm 비정질 실리콘으로 씌운 시편을 (a) 500°C, (b) 600°C 및 (c) 700°C에서 180초간 열처리한 후의 Auger 깊이분석. 스퍼터링 식각 속도는 약 8.2nm/분.

계면을 피크 강도 차이의 20%~80%에 해당하는 부분으로 정의하고 그 중간점까지의 스퍼터링 시간을 측정하였다. 이때 스퍼터링 시간은 RBS 스펙트럼으로 부터 두께로 확산하였으며, 이 결과를 열처리 온도<그림 5>와 열처리 시간<그림 6>에 따른 변화로 도시하였다. 열처리 온도가 600°C일때 $TiSi_2$ 층의 형성은 상당히 진행되고 있으나<그림 5>, 면저항은 열처리 전의 경우에 비하여 큰 차이를 보이지 않는데<그림 1>, 이것은 동일한 $TiSi_2$ 조성으로 존재할 수 있으나 낮은 비저항을 갖는 C54 $TiSi_2$ 와 비교적 높

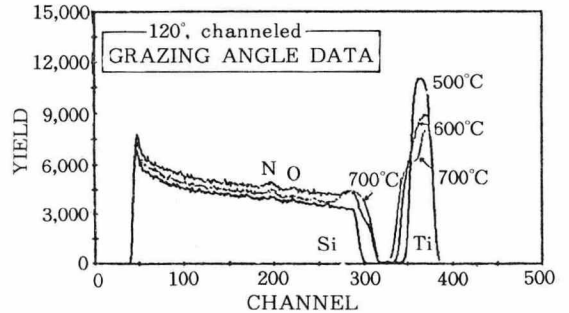


<그림 5> Auger 깊이 분석에서 Si-LMM 피크 세기로부터 추정된 $TiSi_2$ 및 $TiSi$ 두께의 급속 열처리(RTA) 온도에 따른 변화. 열처리 시간은 180초이며, 10nm 비정질 실리콘을 씌운 경우와 씌우지 않은 경우가 비교되어 있음.



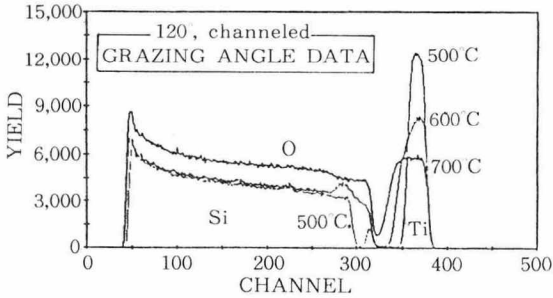
<그림 6> Auger 깊이 분석에서 Si-LMM 피크 세기로부터 추정된 $TiSi_2$ 두께의 급속 열처리(RTA) 시간에 따른 변화.

은 비저항을 갖는 중간 생성물인 C49 $TiSi_2$ 의 두가지 서로 다른 결정구조의 형성 여부에 기인한 것으로 생각된다.^[1, 2] 즉 열처리 온도가 600°C일때에는 C49 $TiSi_2$ 가 주로 형성되고, 700°C에서 부터 C54 $TiSi_2$ 의 형성이 이루어지는데, 이들 결정성은 X-선 회절분석(XRD)에 의하여 확인되었다<그림 9, 10>. 10nm 비정질 실리콘을 씌운 티타늄 박막을 700°C에서 180초간 열처리한 시편의 $TiSi_2$ 두께는 열처리 전의 티타늄 박막의 두께인 80nm의 약 3배에 달하였다. <그림 7>은 500°C, 600°C 및 700°C에서 180초간 열처리한 티타늄 박막의 RBS 스펙트럼인데, 검출각도를 120°로 하여 박막 깊이에 대한 분해능을 증가시키고, 산소와 질소등의 실리콘 기판보다 가벼운 원소의 검출을 위하여 실리콘 기판에 대하여 channeling시킨 것이다. 이 실험 결과에 의하여 500°C에서는 티타늄 박막의 조성이 거의 변하지 않고 있으나, 600°C 및 700°C에서는 $TiSi$ 층과 $TiSi_2$ 층이 형성되어 있음을 알 수 있었다. 또한 실리콘사이드-실리콘 기판의 계면에 아르곤이 원소비로 0.4%~0.7% 정도 존재하며, 비정질 실리콘을 씌우지 않은 모든 시편에서 질소가 원소비 16%~41%로 표면으로부터 수 십 nm 깊이까지 분포하므로, 산소와 함께 질소도 티타늄의 실리콘사이드화를 방해하는 역할을 할 것으로 생각된다.



<그림 7> (100) 실리콘 기판위에 80nm 티타늄 박막을 증착하고 (a) 500°C, (b) 600°C 및 (c) 700°C에서 180초간 열처리한 후의 RBS 스펙트럼. 검출각도는 두과 비임에 대하여 120°이며, 입사 비임의 각도는 실리콘 기판에 대하여 channeling 되도록 조정되었음.

비정질 실리콘을 씌운 티타늄 박막의 RBS 스펙트럼도 조사되었는데 <그림 8>, 표면 질소의 양은 현저히 감소하고 있었으며, 700°C에서 3분간 열처리한 시편에서 $TiSi_2$ 의 균일한 조성이 확인되었다.



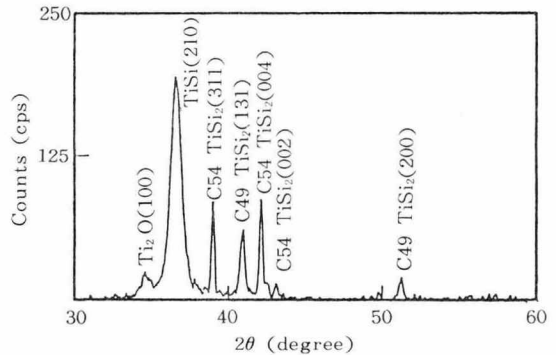
<그림 8> (100) 실리콘 기판위에 80nm 티타늄 박막을 증착하고 10nm 비정질 실리콘으로 씌운 시편을 (a) 500°C, (b) 600°C 및 (c) 700°C에서 180초간 열처리한 후의 RBS 스펙트럼. 측정조건은 그림 7과 같음.

Auger 분석 결과는 측정 결과의 보정을 위하여 RBS 분석 결과와 서로 비교되었는데, 특히 Si-LMM Auger 피크로부터 설정된 각 실리콘사이드의 조성은 타당성이 있는 것으로 확인되었다.

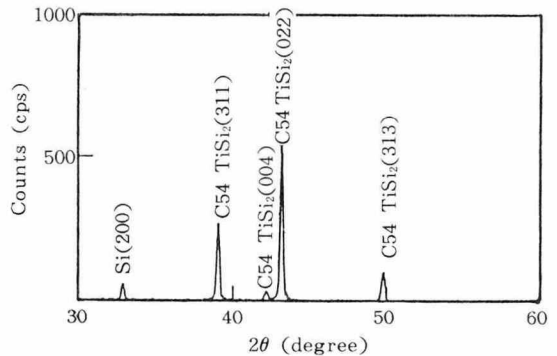
실리콘사이드의 결정구조는 그 박막의 전기적 특성을 크게 좌우하게 된다. 티타늄 실리콘사이드 박막은 다결정으로 작은 grain들로 구성되어 있으므로, X-선 분석법 중의 분말회절법을 이용할 수 있다. 반도체 박막의 결정성 분석을 위해서는 thin film attachment 등의 보조 장치가 필요하지만, 본 실험에서는 X-선관 소비전력을 3.2KW까지 높이고 scan 속도를 2°/min까지 낮추어서 티타늄 실리콘사이드 박막의 결정성 분석이 가능하였다.

열처리 전의 시편에서는 $Ti(002)$ peak가 크게 나타났으며, 300°C~500°C로 열처리한 시편에서는 티타늄의 산화물과 질화물의 피크가 발견되었으나, 600°C 이상에서 부터 $TiSi$ 및 $C49 TiSi_2$ 결정이 점차 형성되기 시작하여, 700°C에서 30초 및 3분간 열처리된 시편들에서는 $C54$

$TiSi_2$, $C49 TiSi_2$ 및 $TiSi$ 가 함께 발견되었다<그림 9>. 비정질 실리콘으로 씌운 시편의 결정화는 좀더 잘 진행되는 것으로 확인되었으며, 700°C에서 3분간 열처리한 경우에는 거의 모든 피크가 $C54 TiSi_2$ 결정과 잘 일치하고 있었다<그림 10>.



<그림 9> (100) 실리콘 기판위에 80nm 티타늄 박막을 증착하고 700°C에서 180초간 열처리한 후의 XRD 스펙트럼.



<그림 10> (100) 실리콘 기판위에 80nm 티타늄 박막을 증착하고 10nm 비정질 실리콘을 씌운 시편을 700°C에서 180초간 열처리한 후의 XRD 스펙트럼.

IV. 결론

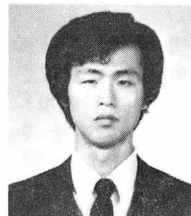
열처리 온도 및 시간에 따른 티타늄 실리콘사이드 박막의 조성, 결정성 및 전기적 특성 변화를 종합해 볼 때, 500°C에서 부터 티타늄과 실리콘의 혼합이 일어나기 시작하여, 700°C에서는 거의 대부분의 티타늄이 2배 정도의 실리콘과

TiSi₂ 형성에 필요한 조성을 이루게 된다. 그러나, 동일한 TiSi₂ 조성에서도 전기 전도성이 서로 다른 두가지 결정구조가 존재할 수 있으며, 이들 중 반도체 공정에서 목표로 하는 낮은 비저항을 갖는 C54 TiSi₂의 형성에는 좀 더 높은 온도와 시간이 필요하다. 즉 600 C~700 C, 10초 이내의 열처리 조건에서는 높은 비저항을 갖는 C49 TiSi₂의 형성이 주로 이루어 지며, 700 C, 30 초 이상의 조건에서만 C54 TiSi₂의 형성이 관측되었다. 또한, 열처리 전 또는 열처리 과정에 티타늄 박막의 표면으로부터 이입되는 산소와 질소는, 미반응 티타늄층에 분포하여 티타늄의 실리사이드화와 결정성장을 크게 방해 하므로, 실리사이드 형성 공정의 중요한 변수가 된다. 티타늄 박막 표면에 대한 산소와 질소 오염을 방지하기 위한 한가지 방법으로서 티타늄 박막 증착 직후에 비정질 실리콘을 씌우면, 실리사이드화가 쉽게 이루어지며 이에따라 면저항도 크게 감소하므로, 티타늄 실리사이드 박막 형성 공정의 안정화를 기할 수 있다.

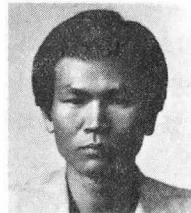
參 考 文 獻

1. J. C. Hensel et al., "Electrical Transport and in-situ X-ray Studies of the Formation of TiSi₂ Thin Films on Si", *Appl. Phys. Lett.* 51(14), 5 Oct. 1987.
2. Robert Beyers and Robert Sinclair, "Metastable Phase Formation in Titanium-Silicon Thin Films", *J. Appl. Phys.* 57(12), 15 June 1985.
3. R. Pantel et al., "Oxygen Behavior during Titanium Silicide Formation by Rapid Thermal Annealing", *J. Appl. Phys.* 62 (10), 15 Nov. 1987.

4. S. W. Kang et al., "The Effect of Amorphous Silicon Capping on Ti during TiSi₂ Formation by RTA", *Appl. Phys. Lett.*, to be published.
5. L. Borucki et al., "A Model for Titanium Silicide Film Growth", IEDM-88
6. M. Berti et al., "Titanium Silicide Formation; Effect of Oxygen Distribution in the Metal Film", *J. Appl. Phys.* 55(10), 15 May 1984.



李 仲 煥 (Lee, Joong Wan)
 1956년 12월 3일생
 1980. 2 : 부산대학교 화학과 학사
 1982. 2 : 한국과학기술원 화학과 석사
 1982. 3 : 한국전자통신연구소 입소
 1990. 현재 : 물성분석실 선임연구원



李 璿 煥 (Lee, Sang Hwan)
 1958년 1월 5일생
 1981. 2 : 경북대학교 전자공학과 학사
 1987. 2 : 경북대학교대학원 전자공학과 석사
 1987. 2 : 한국전자통신연구소 입소
 1990. 현재 : 물성분석실 연구원



權 五 準 (Kwon, Oh Joon)
 1951년 7월 18일생
 1977. 2 : 경북대학교 전자공학과 학사
 1977. 3~1985. 5.28 : 한국전자기술연구소 선임연구원 웨이퍼가공실장

1985. 5.29~1986. 4.30 : 한국전자통신연구소 반도체사업단 생산부장
 1986. 3~1989. 2 : 경북대학교 산업대학원 반도체공학 석사
 1990. 현재 : 물성분석실장