

HEMT 소자 공정 연구, Part III : 개별소자 제작 및 특성분석

(A Study on HEMT Device Process, Part III : Fabrication of a Discrete Device and its Characteristics)

李鍾覽,* 李載珍,* 孟成在,* 朴盛鎬,* 朴孝勳,* 姜泰遠,* 金鎮燮,* 馬東星*

(Jong Lam Lee, Jae Jin Lee, Sung Jae Maeng, Sung Ho Park, Hyo Hoon Park,
Tae Won Kang, Jin Sup Kim, and Dong Sung Ma)

要 約

AlGaAs/GaAs HEMT (high electron mobility transistor) 소자 제작을 위한 단위 공정연구에서 얻어진 최적의 공정조건을 이용하여 개별소자를 제작하였다. 게이트 길이가 $2.8\mu\text{m}$ 이고, 게이트-소스 간격이 $3.6\mu\text{m}$ 인 개별소자로 threshold전압이 -0.29V 이며 트랜스컨덕턴스가 46.1mS/mm 인 특성을 얻었다. 소스-드레인 전압이 2.0V 일 때, 드레인의 포화전류는 35mA/mm 로 측정되었다.

Abstract

Unit processes for the fabrication of HEMT (high electron mobility transistor) was studied and the optimum conditions of them were applied to the fabrication of a discrete HEMT device. The HEMT with a nominal gate-source spacing of $3.6\mu\text{m}$ and a gate length of $2.8\mu\text{m}$ showed a transconductance of 46.1mS/mm and a threshold voltage of -0.29V . A source-drain voltage of 2.0V for a saturation current of 35mA/mm was achieved.

I. 서 론

HEMT (high electron mobility transistor) 소자는 두개의 서로 다른 band gap을 갖는 화합물 반도체인 GaAs와 $n-\text{Al}_x\text{Ga}_{1-x}\text{As}$ ($0.2 < x < 0.35$)를 이종접합시킴으로써 GaAs의 전도대보다 높은 에너지를 갖는 $n-\text{Al}_x\text{Ga}_{1-x}\text{As}$ 에서 활성화된 전자를 GaAs 쪽으로 이동시켜 이종접합계면에 활성층인 이차원 전자

가스(2-DEG)층 채널을 형성시켜 소자의 고속동작 및 transconductance를 향상시킨 소자이다. 이 경우 이온화된 불순물에 의한 산란이 배제되어 전자이동도가 향상될 수 있으며, 저온에서 측정할 경우, 4K 에서 $10^6\text{cm}^2 \cdot \text{V}^{-1} \cdot \text{S}^{-1}$ 이상의 전자이동도를 얻을 수도 있다. 이러한 HEMT소자는 고속소자로의 응용 가능성이 커서 국외에서 많은 연구가 진행되어 왔다. 1980년대 초 Hiyamiza는 HEMT소자를 이용하여 77K 에서 propagation delay가 17.1ps 로 Josephson소자에 필적하는 ring oscillator를 제작 발표하였으며^[1], Cirillo, Jr. 등은 77K 에서 propagation delay가 8.5ps 인 ring oscillator를 발표하였고^[2], AT & T 및 그외 유수 연구기관에서 고속 논리회로에의 응용 및 우수한 초고주파 특성을 갖는 HEMT소자 개발에 연구를 집중하여 왔다.^[3-6] 그러나 국내에서는 HEMT소자 제작에

* 正會員, 韓國電子通信研究所 化合物半導體研究部
(Compound Semiconductor Dept., ETRI)

** 正會員, 東國大學校 物理學科
(Dept. of Physics, Dongkuk Univ.)

接受日字: 1989年 7月 18日

(※ 본 연구결과는 '88년도 과학기술처 특정연구비로 수행한 연구결과의 일부임.)

대한 연구는 거의 발표된 바 없다.

본 논문에서는 앞의 일련의 논문^[19, 20]에서 발표한 AlGaAs/GaAs HEMT 소자 제작을 위해 수행된 단위 공정 연구에서 얻어진 최적의 공정조건을 활용하여 HEMT 개별소자를 제작하였고, 이것의 전기적 특성을 조사하였다.

II. 실험

그림 1은 본 연구에서 사용된 AlGaAs/GaAs HEMT 소자 단면의 개략도이다. 소오스와 드레이인 사이의 간격과 게이트 길이는 각각 $10\mu\text{m}$ 과 $2.8\mu\text{m}$ 로 제작되었다. HEMT 소자의 공정 흐름도는 그림 2와 같다. 마스크 1을 사용하여 mesa 구조의 형성에 의해 소자를 분리시켰고, 마스크 2를 이용하여 lift-off 공정에 의해 소오스와 드레이인을 형성시켰다. Lift-off 공정을 위해 다음과 같은 overhang 구조의 형성 조건을 사용하였다. Shipley 1400-27 감광막을 HEMT 구조의 예피층 위에 $1.1\mu\text{m}$ 의 두께로 입힌 후, 64°C 에서 15분 동안 softbake를 하고, MCB (monochlorobenzene)에 담그어서 감광막의 표면을 경화시킨 후, 크롬 마스크를 통해 70초동안 선택적으로 노광시킨 다음, MF354 현상용액에서 70초동안 현상시켜 overhang 구조를 형성시켰다. 본 연구에서는 $8.5\text{mJ}/\text{cm}^2$ 의 노광에너지와 300nm의 파장을 가진 광 접촉 정렬기(optical contact aligner)를 사용하였다. 마스크 3은 enhancement type HEMT를 제작하기 위하여 게이트의 recess에 칭을 수행하는데 사용되었다. 마스크 4는 예칭공정을 통하여 A 게이트를 형성하는데 사용하였다. 각 공정 중에 칭 깊이 및 금속층의 두께는 stylus 방법을 이용하여 측정하였고, 소자 특성은 parameter analyzer (HP-4145B)를 이용하여 분석하였다.

HEMT 소자용으로는 MBE로 예피성장한 n-GaAs (200A) / $\text{i-Al}_{0.3}\text{Ga}_{0.7}\text{As}$ (400A) / $\text{n-Al}_{0.3}\text{Ga}_{0.7}\text{As}$ (400A) / $\text{i-Al}_{0.3}\text{Ga}_{0.7}\text{As}$ (100A) / i-GaAs ($1\mu\text{m}$) / S. I. GaAs 인

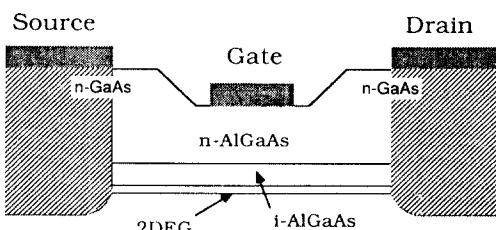


그림 1. HEMT 소자의 단면도

Fig. 1. Schematic drawing of HEMT structure.

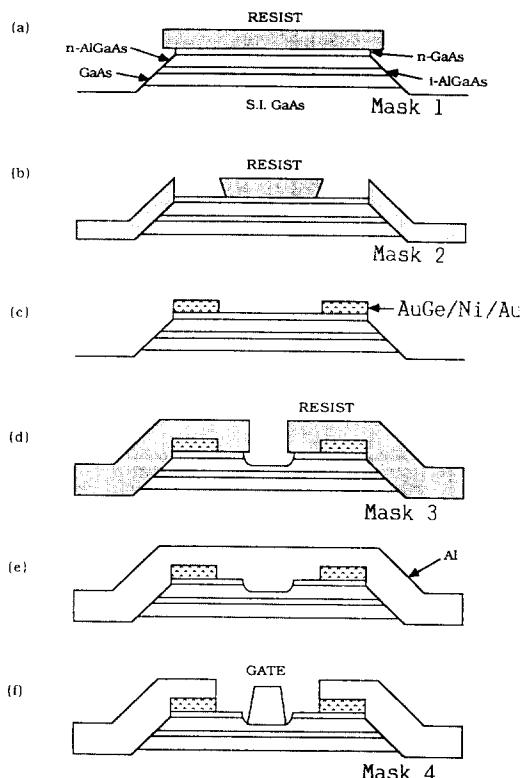


그림 2. HEMT 소자 공정의 흐름도

Fig. 2. HEMT process flow.

구조의 시편을 사용하였으며, n-AlGaAs 와 GaAs 층에 불순물로는 Si을 사용하였고 예피층 성장 중에 $1.0 \times 10^{18}/\text{cm}^3$ 의 농도로 도핑시켰다. 이와같이 제작된 HEMT 구조의 시편을 $0.3 \times 0.3\text{cm}^2$ 의 크기로 자른 후, 네 모서리에 indium을 접합하여 Van der Pauw 방법으로 3000~5000가우스 범위에서 Hall mobility를 측정하였다. 운반자 농도와 이동도는 각각 300K에서 $(7.0 \pm 0.5) \times 10^{11}/\text{cm}^2$ 과 $4800 \pm 100\text{cm}^2/\text{V}\cdot\text{s}$ 로 측정되었다.

그림 3은 $\text{NH}_4\text{OH} : \text{H}_2\text{O}_2 : \text{H}_2\text{O} = 20 : 7 : 973$ 인 용액을 사용하여 undoped GaAs 위에 감광막 패턴을 형성하고, 10분동안 예칭시킨 후 주사전자현미경(SEM)으로 관찰한 결과이다. [110] 방향으로 기판과 45° 각도의 순방향 mesa가 형성되었고, [110] 방향으로 역방향 mesa가 형성되었다. Undoped GaAs의 예칭 속도는 700 Å/min 이었고 HEMT 구조 시편의 경우 1800 \pm 200 Å/min이었다. 예칭 속도가 undoped보다 크게 나타난 것은 HEMT 구조의 예피층 내에 포함되어 있는 Si 원자가 GaAs 및 AlGaAs의 예칭을 저지시켰기 때문으로 생각된다.^[7] 본 연구에서는 [110] 방향을 게이트

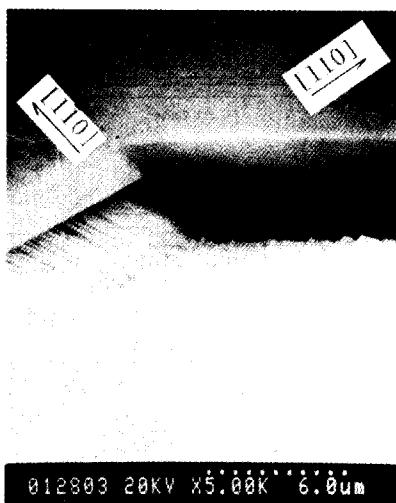


그림 3. GaAs의 mesa etching 후 SEM 관찰 사진
Fig. 3. Mesa etching of GaAs.

폭(gate width)과 평행하도록 감광막 패턴을 형성시킨 후 1분동안 예칭을 하였다. 소오스와 드레인을 형성하기 위하여 AuGe(1500Å)/Ni(500Å)/Au(2000Å)을 기판위에 열 진공증착시키고 lift-off시킨 후 465°C에서 10분동안 N₂분위기에서 열처리시켰다. 이때 ohmic 접촉저항은 $1.5 \times 10^{-4} \Omega \cdot \text{cm}^2$ 으로 측정되었다. Enhancement type HEMT를 제작하기 위해서는 게이트 형성 부분을 예칭하여 게이트에서 이차원 전자기스층까지의 거리를 조절하여야 한다. 본 실험에서는 undoped GaAs의 예칭속도가 80 Å/min인 NH₄OH : H₂O₂ : H₂O = 4 : 1 : 2000 혼합용액을 사용하여 2분 30초동안 예칭한 후 그 위에 게이트를 형성시켰다. Al을 Schottky재료로 사용하는 경우, Al을 예칭하는 방법 또한 lift-off 방법으로 형성 할 수 있다. Al의 예칭방법에 의해서도 게이트의 형성은 용이하나 재현성이 lift-off방법에 비해 뒤떨어졌다. 따라서 HEMT소자 공정에서는 게이트 길이가 2.8μm인 마스크를 사용하여 감광막의 게이트 패턴을 형성시킨 후 NH₄OH : H₂O = 1 : 10인 용액에 1분동안 담금으로써 게이트가 형성될 부분에 존재하는 자연 산화막(GaO_x)을 제거시켰다. 다음 이온 스퍼터방식을 이용하여 Al을 3000Å의 두께로 증착시킨 후, lift-off방법으로 게이트를 형성시켰다.

III. 결과 및 고찰

그림4는 게이트 길이가 2.8μm이고 폭이 100μm인 HEMT 개별소자의 Schottky특성을 보여주고 있다. 게

이트로 Al이 사용된 경우 -3.7V까지 Schottky 특성이 유지되었다. 그림5는 게이트 길이가 2.8μm이고 폭이 100μm인 HEMT소자의 I-V 특성을 보여주고 있다. 최대포화전류 I_{sat}는 35mA/mm이었고 포화전압 V_{sat}는 2.0V이었다. 그리고 드레인 전류가 포화 영역에 도달된 후에도 전류가 약간씩 증가하는 현상이 관찰되었는데 이것은 게이트에 약간의 누설(leakage) 전류가 발생되어 나타나는 현상으로 생각된다.

그림6에는 threshold전압 V_{th}을 결정하기 위하여 드레인 전압이 0.15V에서 게이트 전압에 따른 $\sqrt{I_D}$ 와의 관계를 도표화하였다. $\sqrt{I_D}$ 가 직선적으로 증가하는 영역에서 외연장한 값으로부터 계산된 V_{th}는 -0.29V이었다. 그러나 게이트의 누설효과를 고려하여 계산하면 V_{th}는 0V 근처에 형성될 것으로 생각된다.

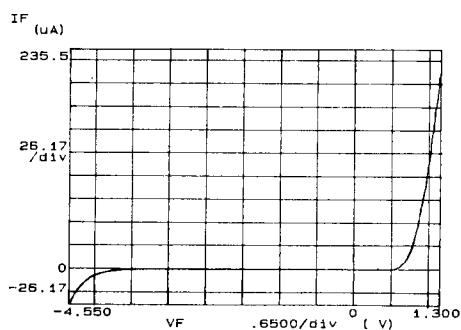


그림 4. Al 게이트의 Schottky 특성
Fig. 4. Schottky behavior of Al gate.

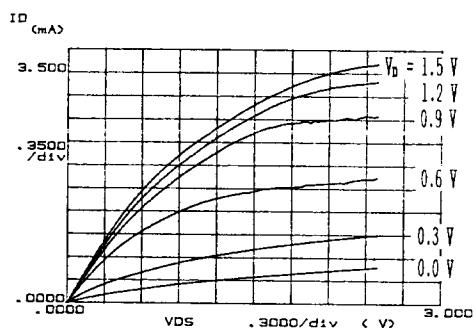


그림 5. HEMT소자의 I-V 특성 (게이트길이 : 2.8μm, 게이트-소오스 간격 : 3.6μm).
Fig. 5. I-V characteristics of a HEMT with a nominal gate-source spacing of 3.6μm and a gate length of 2.8μm.

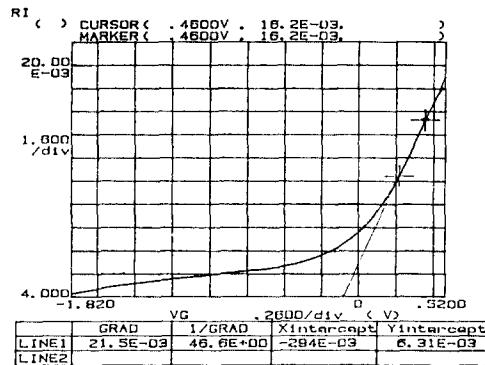


그림 6. $V_{ds}=0.15\text{V}$ 에서 V_g 에 따른 $\sqrt{I_d}$ 의 변화
Fig. 6. A plot square roots of drain current with gate voltages at $V_{ds}=0.15\text{V}$.

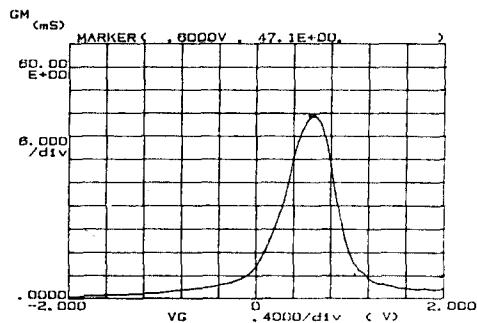


그림 7. $V_{ds}=2.3\text{V}$ 에서 게이트 접암에 따른 transconductance의 변화(게이트 길이 : $2.8\mu\text{m}$, 소오스-드레인 간격 : $10\mu\text{m}$)
Fig. 7. A plot of transconductance with gate voltages at $V=2.3\text{V}$ (Gate length : $2.8\mu\text{m}$, spacing of source-drain : $10\mu\text{m}$).

그림7은 포화전류영역인 $V_{sd}=2.3\text{V}$ 에서의 $transconductance(g_m)_{max}$ 를 보여준다. 최대 g_m 은 46.1mS/mm 로 측정되었다. 표1은 최근에 발표된 HEMT의 소자구조 및 트랜스컨덕턴스 g_m 특성이다. 기존에 발표된 HEMT소자의 게이트 길이는 $1.0\mu\text{m}$ 이하로 본 연구에서 제작된 소자의 길이인 $2.8\mu\text{m}$ 보다 매우 작다. 또한 게이트와 소오스의 길이도 대부분 $1.0\mu\text{m}$ 정도로 본 연구에서의 $3.6\mu\text{m}$ 보다 작다. 트랜스컨덕턴스는 주로 게이트 길이 및 에파성장층의 특성에 의존하기 때문에, 본 연구에서 제작된 HEMT소자의 최대 g_m 인 46.1mS/mm 를 기준에 제작된 HEMT소자와 직접 비교할 수 없었다. 그러나 식(1)을 사용하면, 기준에 제작된 HEMT 소자의 게이트길이를 본 연구에서 제작된 HEMT 개별소자의 게이트 길이인 $2.8\mu\text{m}$

로 외연장한 값으로 환산할 수 있으므로 정성적으로 HEMT소자의 특성을 서로 비교할 수 있다.^[8] 최대 g_m 은 간단히 식(1)과 같이 표현할 수 있다!^[8]

$$(g_m)_{max} = \frac{q\mu n_s Z}{L} [1 + \left(\frac{q\mu n_s (d + \Delta d)}{\epsilon_z V_{sat} L}\right)^2]^{1/2} \quad (1)$$

여기에서 L : 게이트 길이, μ : 2-DEG층에서의 운반자의 이동도, n_s : 2-DEG의 농도, Z : 게이트 폭, ϵ_z : 유전상수, V_{sat} : 전자의 포화속도, d : 소오스 층의 두께, Δd : spacer층의 두께이다. 식(1)에서 보면 $(g_m)_{max}$ 는 L , n_s , $(d + \Delta d)$ 에 의존함을 알 수 있다. E-HEMT의 경우 $(d + \Delta d)$ 의 크기는 대부분 유

표 1. 연구기관별 게이트 길이에 따른 최대 transconductance

Table 1. Max. transconductance values accorded with the gate length in various research institutes.

d 층의 si농도(두께)	Δd 층의 두께	게이트길이	$(g_m)_{max}$ (mS/mm)	연구기관(년도)	참고문헌
$1 \times 10^{18}/\text{cm}^3$ (500Å)	100Å	0.2um	435 at RT	G. E. (1986)	9
$1 \times 10^{18}/\text{cm}^3$ (400Å)	40Å	0.5um	315 at RT	Rockwell(1986)	10
$2 \times 10^{18}/\text{cm}^3$ (200Å)	20Å	0.5um	230 at RT	NEC (1986)	11
$1.5 \times 10^{18}/\text{cm}^3$ (400Å)	25Å	1.35um	220 at RT	Universal Energy (1987)	12
$1.0 \times 10^{18}/\text{cm}^3$ (500Å)	40Å	0.1um	600 at RT	Cornell Univ. (1988)	13
$4 \times 10^{18}/\text{cm}^3$ (450Å)	—	0.1um	400 at RT	Stanford Univ. (1988)	14
$3 \times 10^{18}/\text{cm}^3$ (600Å)	30Å	1.0um	240 at RT	Illinois Univ. (1985)	15
$5 \times 10^{17}/\text{cm}^3$ (1000Å)	50Å	1.2um	120~150 at RT	STL (1984)	16
$4 \times 10^{17}/\text{cm}^3$ (450Å)	100Å	1.1um	177 at RT	Lab. d'Electronique et de physique Appliquee (1984)	17
$5 \times 10^{17}/\text{cm}^3$ (450Å)	110Å	1.0um	110 at RT	Fujitsu (1986)	18

사한 값을 갖고, n_s 는 d층에서의 Si 농도에 의존하게 된다. 표1에서 $1.0\mu\text{m}$ 인 HEMT 소자 중 d층의 Si 농도가 $(1.5-3) \times 10^{18}/\text{cm}^3$ 인 HEMT 소자의 $(g_m)_{\max}$ 를 이용하여^[12, 15] 본 연구에서의 $L=2.8\mu\text{m}$ 로 $(g_m)_{\max}$ 를 다시 환산하면 $(g_m)_{\max}=65-99\text{mS/mm}$ 의 값으로 계산되었다. 또 Si농도가 $(4.0-5.0) \times 10^{17}/\text{cm}^3$ 인 HEMT 소자의 $(g_m)_{\max}$ 를 이용하면^[16, 18] $L=2.8\mu\text{m}$ 일 때 $(g_m)_{\max}=30-35\text{mS/mm}$ 로 계산되었다. 따라서 본 연구에서 사용된 d층의 Si농도가 식(1)의 계산에 사용한 d층의 Si농도의 중간값인 $1 \times 10^{18}/\text{cm}^3$ 인 것을 고려할 때, 측정된 최대 g_m 인 46.1mS/mm 는 적절한 값이라고 생각된다.

그림5에서 드레인의 포화전압 V_{sat} 는 2.0V 로 기존에 발표된 HEMT^[9-18]의 V_{sat} 인 0.7V 보다 큰 값을 보였다. 이것은 본 연구에서 제작된 HEMT 소자의 소오스 및 드레인과 게이트 사이의 간격이 $3.6\mu\text{m}$ 로 기존에 제작된 것보다 약 3배정도 더 길고, 그 결과로 소오스 저항이 증가하였기 때문으로 생각된다. Hall측정결과 sheet저항은 $1500\Omega/\square$ 로 측정되었고, TLM 방법에 의해 측정된 ohmic접촉저항은 $6\Omega/\text{mm}$ 이었다. 이것을 이용하여 게이트 폭이 $100\mu\text{m}$ 이고 게이트와 소오스 사이의 거리가 $3.6\mu\text{m}$ 일 때 정성적으로 계산된 소오스 저항은 84Ω 이었다. 게이트 길이가 $1\mu\text{m}$ 이고 소오스와 드레인 사이의 간격이 $3\mu\text{m}$ 인 HEMT 소자의 소오스 저항은 일반적으로 10Ω 보다 작다고 보고되었다.^[9-18] 그러나 본 연구에서 제작된 HEMT 소자의 소오스 저항은 84Ω 으로 매우 큰 값을 나타냈으며, 따라서 V_{sat} 이 큰 값을 나타냈다고 생각된다.

이상과 같이 HEMT 소자 공정 및 특성에 대해서 살펴보았다. 앞으로 우수한 특성의 HEMT 소자를 제작하기 위해서는 소오스와 게이트 간격을 좁게 하여 소오스 저항을 감소시켜 V_{sat} 을 작게하고 게이트 길이를 짧게 하여 g_m 특성을 향상시키는 것이 필요하리라 생각된다.

IV. 결 론

본 연구에서는 MBE로 에피 성장한 n-GaAs(200\AA)/i-Al_{0.3}Ga_{0.7}As(400\AA)/n-Al_{0.3}Ga_{0.7}As(400\AA)/i-Al_{0.3}Ga_{0.7}As(100\AA)/i-GaAs($1\mu\text{m}$) S.I. GaAs 인 구조의 기판을 사용하여, 여러 가지 최적의 단위 공정 조건을 실제 소자공정에 응용함으로써 HEMT 개별 소자를 제작하였다. 소오스와 드레인은 HEMT 소자용 기판위에 AuGe(1500\AA)/Ni(500\AA)/Au(2000\AA)을 열진공 증착시킨 후 465°C 에서 10분 동안 N₂분위기로 열처리하여 형성시켰다. 게이트 형성부분을 re-

cess에 청한 후, $2.8\mu\text{m}$ 길이의 Al게이트를 그 위에 lift-off방법으로 형성시켰다. 이와 같이 형성된 Al 게이트는 -3.7V 이하에서 break-down이 일어났다. 소오스와 드레인 사이의 간격이 $10\mu\text{m}$ 이고, 게이트 길이와 폭이 각각 $2.8\mu\text{m}$ 및 $100\mu\text{m}$ 인 HEMT 소자의 최대포화전류 I_{sat} 는 35mA/mm , 포화전압 V_{sat} 는 2.0V , threshold전압 V_{th} 는 -0.29V 이었고 최대 transconductance $(g_m)_{\max}$ 는 46.1mS/mm 인 것으로 측정되었다.

参考文献

- [1] S. Hiayamizu, T. Mimura, and T. Ishikawa, Jpn. J. Appl. Phys., 21, 161, 1981.
- [2] N.C. Cirillo, Jr. and J.K. Abrokawah, in Proc. 43rd Ann. Device Research Conf. IIA-7, 1985.
- [3] W.L. Jones and L.F. Eastman, IEEE, ED-33, 712, 1986.
- [4] A.A. Ketterson, F. Ponse, T. Henderson, J. Klem, C.-K. Peng, and H. Morkoc, IEEE, ED-32, 2257, 1985.
- [5] F.L. Schuermeyer, J.A. Grzyb, M.J. Curtis, M.J. Paulus, and M.E. Chancy, J. Appl. Phys., 63, 1121, 1988.
- [6] L.H. Camitz, P.L. Tasker, H. Lee, D. Vander Merwe, and L.F. Eastman, IEDM Tech. Dig. 360, 1984.
- [7] J.J. Gannon and C.J. Nuese, J. Electrochem. Soc., 121, 1215, 1974.
- [8] T.J. Drummond, W.T. Masselink, and H. Morkoc, Proceedings of the IEEE, 74, 773, 1986.
- [9] S.C. Palmateer, U.K. Mishra, P.C. Chao, p.M. Smith, K.H.G. Duh, and J.C.M. Hwang, J. Vac. Sci. Technol. B4, 618, 1986.
- [10] E. Sovero, A.K. Gupta, J.A. Higgins, and W. A. Hill, IEEE, ED-33, 1434, 1986.
- [11] H. Hida, K. Ohata, Y. Suzuki, and H. Toyoshima, IEEE, ED-33, 601, 1986.
- [12] A. Ezis, D.W. Langer, and C.W. Tu, Sol. Sta. Electro., 30, 807, 1987.
- [13] R.C. Tiberio, E.D. Wolf, S.F. Anderson, W.J. Schaff, P.J. Tasker, and L.F. Eastman, J. Vac. Sci. Technol. B6, 134, 1988.
- [14] D.R. Allee, P.R. de la Houssaye, D.G. Schlam, J.S. Harris, and R.F.W. Pease, J. Vac. Sci. Technol. B6, 328, 1988.
- [15] A.A. Ketterson, F. Ponse, T. Henderson, J. Klem, C.-K. Peng, and H. Morkoc, IEEE ED-32, 2257, 1985.

- [16] Y. Takanashi, M. Hirano, and T. Sugeta, IEEE, EDL-5, 241, 1984.
- [17] J.P. Andre, A. Brierg, Mrocchi, and M. Riet, J. Cryst. Grwoth, 68, 445, 1984.
- [18] J. Saito and A. Shabatomi, Fujitsu Sci. Tech. J., 21, 190, 1985.
- [19] 이종람, 박성호, 김진섭, 마동성, 대한전자공학회 논문지, 제26권 제10호, PP. 74~83, 1989.
- [20] 이종람, 이재진, 박성호, 김진섭, 마동성, 대한전자공학회 논문지, 제26권 제10호, PP. 84~92, 1989.

著者紹介

李鍾範 (正會員) 第25卷 第11號 參照. 현재 한국전자통신연구소 신소자재료 연구실 선임연구원.

李載珍 (正會員) 第23卷 第5號 參照. 현재 한국전자통신연구소 신소자재료 연구실 선임연구원.

孟成在(正會員)

1960년 5월 2일생. 1984년 2월 서울대학교 무기재료공학과 졸업. 1986년 2월 한국과학기술원 재료공학과 석사 학위취득. 1986년 2월 - 1989년 11월 현재 한국전자통신연구소 신소자재료연구실 연구원.

주관심분야는 GaAs 소자제작 및 물성분석임.



朴盛鎬 (正會員) 第25卷 第11號 參照. 현재 한국전자통신연구소 신소자재료 연구실 선임연구원

朴孝勳 (正會員) 第25卷 第12號 參照. 현재 한국전자통신연구소 신소자재료 연구실 선임연구원.

姜泰遠 (正會員) 第26卷 第6號 參照. 현재 동국대학교 물리학과 부교수.

金鎮燮 (正會員) 第26卷 第10號 參照. 현재 한국전자통신연구소 신소자재료 연구실 실장

馬東星 (正會員) 第25卷 第11號 參照. 현재 한국전자통신연구소 화합물반도체 연구부 연구위원.