

ISDN 가입자 모듈

丁 熹 昌, 徐 昌 鎭, 李 崇 熙
韓國電子通信研究所 ISDN 示範技術本部

I. 개 요

종합정보통신망(ISDN)은 기존의 전화망(음성)에 디지털 기술을 적용함으로써 기존가입자에게 비음성 서비스를 제공하여 전화망의 효율을 높이는 반면, 가입자에게는 동일한 망을 통하여 서비스도 이용할 수 있게 하는 망이다. ISDN을 위한 필수조건은 디지털망의 구축이며, 이를 위해서는 가입자측 선로가 디지털화 하여야 한다.

이를 위하여 우리가 자체적으로 개발한 ISDN 가입자 접속장치와 국내 농어촌 표준 기종으로 공급되고 있는 TDX-1A의 결합을 시도하였다. 이러한 결합은 TDX-1A의 가입자 부분을 수정하고, ISDN 가입자 접속장치와 call control 기능을 대폭 TDX-1A로 이관함으로써 이루어졌다. 이로서 TDX-1A는 2B+D의 access가 가능하게 되었으며, ISDN 가입자 모듈(ISM)은 상용화된 전화망과의 연결이 가능하게 되었다.

II. 설계조건

ISM은 가입자 선로(2-wire) 루프를 통하여, 가입자 단말과 교환기간의 정보를 송수신하는 부분이다. 교환망측의 인터페이스는 CCITT 권고안에 따라 V access point로 정의된다. 이 중 ISM은 V1 access 규정에 따라 협대역 교환방식(basic access : 2B+D)을 실현하도록 설계되었다. 주요설계 조건은 다음과 같다.

- 교환기 용량 : 가입자 회선수는 TDX-1A의 용량과 동일하게 한다.
- 접속기능 : 기존 아날로그 전화접속 및 2B+D 기본접속이 가능하여야 한다.

○ 전송기능

- 아날로그 전화접속은 기존 기준에 따른다.
- 전송방식은 ECH를 적용한다.
- 전송코드는 일차로 bi-phase로 적용하고 4B3T도 추후 적용이 가능토록 고려한다.
- 2B+D 기본접속의 경우 기존 2선(0.4~0.65)선로를 이용하여 30dB(120KHz)의 손실을 보상할 수 있어야 한다.
- 디지털 정보 전송시 BER(bit error rate)는 10^{**} (-7) 이하가 되어야 한다.

○ 신호방식

- 기존 아날로그 가입자에 관한 신호방식은 그대로 적용한다.
- ISDN 접속의 경우 CCITT의 D채널 권고안과 국내 기준(안)에 따른다.

○ 동기방식

- 사용되는 동기방식은 PAMS(pre-assigned master slave) 방식을 적용한다. 시스템의 동기신호는 가입자 선로를 통해 NTE를 거쳐 단말기에 공급된다. 즉 교환기측의 클럭이 master가 되고, NTE 및 단말기측이 slave가 된다.

- 전원 : 기존 TDX-1A의 방식을 적용하며, 상용전원 단전시 NTE에 동작전원을 공급한다.

III. H/W 기능 설명 및 설계

ISM은 2선 가입자 선로를 통해 디지털 정보를 송수신하기 위한 교환기측 선로 중단장치이다. 주요기능부로는 상위 레이어 D채널 프로토콜을 수행하고 교환기와 호처리를 위해 신호정보를 주고 받는 CPB, B-bus를 통해 DSLP와 CPB 사이의 physical link를

형성하여 처리하는 IOB, DSLP로부터 B채널 time-slot을 할당받아 B채널 path를 구성하고 교환기 clock을 각 LT에 제공하기 위해서 master clock을 제공하는 TIB, 가입자와 인터페이스되어 디지털 link를 형성하고 D채널로 B채널의 교환기측 중단장치로 동작하는 DSLB로 구성된다.

ISDN 가입자 모듈은 GLCP와 GLCB로 구성된다. GLCP는 CPB와 IOB로 구성되는데 DSLB와 TDX-1A의 B-bus를 통해서 D채널 프로토콜 정보를 송수신한다. GLCB는 DSLB와 TIB로 구성되는데 ISDN 가입자에게 송수신되는 2B+D 정보를 다중화 및 역다중화하여 B채널 정보는 교환기측 스위치모듈(DLC)과 접속시키고 D채널 정보는 GLCP와 접속시킨다.

ISDN 가입자 모듈의 블록도는 그림 1과 같다.

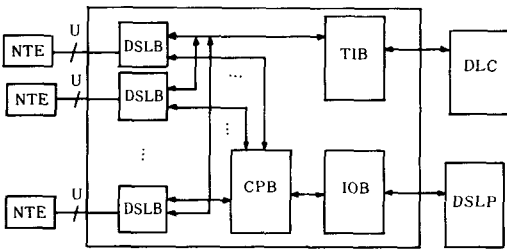


그림 1. ISDN 가입자 모듈의 블록도

1. DSLB(Digital Subscriber Line Board)

DSLB는 가입자 접속장치와 인터페이스되어 가입자측의 basic access(2B+D) 정보에 대한 교환기측 중단장치로 동작하는 선로 중단장치(LT: line termination), D채널 정보의 HDLC 처리를 하는 시스템 인터페이스, 중앙제어장치(CPB)와 D채널 정보를 전송하기 위한 시리얼 인터페이스를 SDLC loop 방식의 전송에 대한 slave mode로 동작하는 E-bus 인터페이스, back board를 통해 TIB와 clock 및 2B 정보를 전송하기 위한 TIB 인터페이스로 구성된다.

DSLB 한 board는 4가입자를 수용하도록 구성되어 4개의 LT와 인터페이스되며, 각 LT는 daisy-chain 형태로 구성되어, 교환기에서 제공하는 master clock에 대해 동기된 clock을 사용하도록 구성된다.

LT는 가입자 접속장치에 대해 master mode로 동작하며, 주 clock은 교환기에서 공급받아 가입자측에 동기 clock을 제공하고, 2B+D 채널의 정보를 가입자 접속장치와 full duplex로 전송하는 기능을 수행하며, 선로 주파수대역을 효율적으로 이용할 수 있는 ECH(echo cancellation with hybrid) 방식을 채택하고, 전송 code는 differential biphas code를 이용하는 VLSI를 사용하였다.

LT에서 송, 수신되는 D채널 정보는 DSLB내에 구성된 시스템 인터페이스에 의해 D채널의 layer 2 기능의 일부로 HDLC 프레임이 처리되어 순수한 D채널 정보가 E-bus를 통해 CPB로 전송되어 S/W 처리가 가능하도록 한다.

E-bus는 IOB에 H/W로 구성된 master mode에 의해 각 DSLB와 1Mbps의 속도로 시리얼 인터페이스인 SDLC loop로 구성되어 master에서 제공하는 polling 시간에 DSLB의 D채널 정보를 전송하도록 구성한다.

DSLB에서 중단되는 2B정보는 backboard에서 TIB와 연결된 highway를 통해 TIB의 처리로 넘겨진다.

2. TIB(Timeslot Interface Board)

TIB는 back-board를 통해 DSLB의 LT와 인터페이스되어 전송되는 2B정보를 교환기 subhighway를 통해 DSLP(digital subscriber line processor)와 인터페이스시키는 기능 및 교환기에서 제공하는 clock을 받아, 디지털 전송을 하기 위해 각 DSLB에서 필요한 clock을 공급하는 기능을 한다.

TIB는 교환기의 DSLP에서 프레임 신호(8KHz) 및 4.096MHz의 master clock을 공급받아, DSLB에 필요한 프레임 신호, 4.096MHz 및 10.240MHz를 PLL을 사용하여 발생시켜, 각 DSLB에 공급한다. 또한 TIB는 backboard를 통해 LT와 인터페이스되어 전송되는 2B정보를 교환기 DSLP의 highway의 time-slot에 인터페이스 되도록 하기 위해 time switch를 두어 timeslot의 할당기능을 수행하여 교환기와 DSLB간의 B채널에 대한 physical link를 형성하므로써, 교환기의 제어에 의해 할당되는 B채널 정보의 path를 형성하는 기능을 수행한다.

3. CPB(Central Processor Board)

중앙제어장치(CPB)는 교환기측의 D채널 프로토콜 기능을 수행하기 위한 microprocessor 시스템으로 이 장치는 intel multibus를 이용한 OEM board로 구

성된다. CPB는 DSLB와 D채널 정보를 주고 받기 위해 구성된 SDLC loop의 master processor와 FIFO를 통해 인터페이스되어 인터럽트 방식으로 master processor와 데이터를 송, 수신하여 가입자측의 D 채널 데이터를 처리한다. Master processor는 각 DSLB와 시리얼 링크를 통해 D채널 데이터를 처리하며, CPB와 인터페이스되어, CPB에서 레이어 처리 기능을 수행한다. CPB는 layer 2, layer 3 기능을 real time OS를 기반으로 수행하며, 호처리를 위한 신호정보를 교환기측과 송, 수신하기 위해, dual port RAM을 사용하여 IOB와 인터페이스하여 신호정보를 주고 받는 기능을 수행한다.

4. IOB(Input Output Board)

IOB는 ISDN 기능을 가진 CPB를 TDX-1A에 접합하기 위한 보드이다. IOB는 TDX-1A과의 연결을 위해서 TDX-1A에서 사용하고 있는 B bus 인터페이스 기능을 가지며, CPB와의 정보전달을 위해 dual port RAM(이하 DPRAM)으로 된 buffer의 제어관리 기능을 가진다. IOB는 서로 다른 인터페이스 규격을 가진 DSLP(B bus에서의 host processor)와 CPB 사이를 연결하는 교각의 역할을 해주는 보드로서 자체유지 기능을 제외하고는 단순히 정보전달의 기능만을 수행한다.

입출력 패킷은 IOB를 통하여 다음과 같이 처리된다. CPB가 DSLP로 전송할 패킷이 있는 경우 DPRAM에 전송패킷을 writing한 후 IOB에 이를 알린다. IOB는 B bus 알고리즘에 따라 B bus의 할당을 기다리다 B bus가 자신에게 할당됐을 경우 패킷을 B bus로 실어보내고, DSLP는 이 패킷을 받게 된다. 한편 DSLP에서 보낸 패킷은 해당 IOB가 수신하는데 IOB는 입력되는 패킷을 일단 DPRAM에 보관하며, 패킷이 valid한 경우에만 CPB가 읽어 가도록 신호를 보내고 그렇지 않을 경우는 폐기한다. CPB는 신호에 의해 자신에게 온 패킷이 있음을 알게 되어 이를 처리한다.

IOB는 80C152 one chip 마이크로프로세서를 CPU로 채용하였는데 이는 크게 4개의 프로세서(RX프로세서, TX 프로세서, 신호관리 프로세서)를 제어한다. RX 프로세서는 B bus로 부터 패킷이 들어올 경우 활성화되어 RX 버퍼에 패킷을 보관한 후 CPB에게 알린다. TX 프로세서는 CPB로 부터 TX 신호를 받아서 활성화되어 B bus로 패킷을 보낸다. 타이머 프로세서는 주기적으로 깨어나서 B bus의 상태 점검

을 위해서 loopback 테스트를 한다. 일정 주기마다 loopback된 패킷수를 점검하여 기대치 이하(현재로는 5개의 패킷을 보내고 3개 이상의 패킷이 loopback되면 O.K)의 패킷이 입력되면 이를 CPB에게 보고한다. 이러한 에러가 연속해서 두번 발생하면 fatal error를 CPB에 보내고 자체 reset을 행한다. 신호관리 프로세서는 256K bps clock 신호, frame 동기신호, watchdog timer 신호, long-B-assent 신호(B bus를 일정시간이 지나도록 계속 점유하고 있을 경우 발생)등을 관리하여 에러가 발생했을 경우 이의 발생을 기록한 후 IOB를 reset시킨다.

B bus는 half duplex 256Kbps 채널로서 하드웨어에 의한 B bus 점유방식을 채택하고 있다. 일단 한 프로세서가 B bus를 점유하면 이 프로세서가 B bus를 풀어주기 전까지는 다른 프로세서가 B bus를 사용할 수 없다. 2대 이상의 프로세서가 B bus를 점유하고자 할 경우에는 프로세서 번호를 기준으로한 우선순위와 대기시간에 따라 한대의 프로세서만이 B bus를 점유하게 되어서 충돌없이 전송을 수행한다. 이러한 기본구조는 기존 TDX-1A에서 사용하는 방식으로 TDX-1A의 H/W 및 layer 1 소프트웨어는 전혀 변경되지 않았다.

DPRAM은 RX buffer와 TX buffer로 나누어지며 각각의 buffer는 8개의 segment로 나누어진다. 한 segment는 128byte로 고정되어 있으며, 여기에는 1개의 입력(출력) 패킷만이 보관된다. Segment는 돌아가면서 사용되므로 한 segment는 8번의 패킷이 입력(출력)될 때마다 한번씩 사용된다. CPU는 현재 사용되는 RX 및 TX buffer의 segment를 항상 기억하고 있다. Segment의 맨 처음 byte는 패킷의 존재여부를 표시하는 byte로 사용함으로써 상대방과 다른 포인터를 가지고 있을 경우에도 invalid한 패킷을 잘못처리할 위험성을 배제하였다.

IV. 결 론

본 논문은 TDX-1A에 ISDN 기능을 수행하게 하는 ISM에 대하여 논술하였다. 현재로서는 중계선 모듈이 완성되지 못하여 단일 교환기 내에서의 연결만이 가능하다. 실제로 ISM은 현재 상용중인 TDX-1A 교환기와 접합하여 단일 노드 교환기 내에서 시범 전시를 행한 바 있다.

앞으로 No. 7 신호를 처리할 중계선 모듈을 완성할

계획이다. 또한 D채널 패킷을 처리할 수 있는 패킷 handler를 추가하여 완전한 ISDN 시범망을 구축하여 ISDN 기술을 정착시켜야 한다.

(본 연구는 한국전기통신공사의 출연금에 의해 수행된 것입니다.)


參 考 文 獻

[1] CCITT Red book I series SGXVIII, 1984.

[2] CCITT Red book Q series SGXI, 1984.

[3] CCITT draft recomm. XI, 1986

[4] 김성조, "VLSI based ISDN 가입자 접속장치의 설계에 관한 연구," 대한전자공학회 추계학술대회, vol. 8, 11월 1985년.

[5] 한운영, "LAPD 프로토콜의 formal description," 대한전자공학회 하계학술대회, vol. 9, 6월 1986년. 

筆 者 紹 介



丁 憲 昌

1954年 6月 12日生
1980年 2月 고려대학교 전자공학과(학사)
1989年 2月 아주대학교 전자공학과(석사)

1980年 4月~현재 한국전자통신연구소 ISDN 시범기술본부 기술 2 실장



李 崇 熙

1961年 12月 8日生
1987年 2月 경북대학교 전자공학과(학사)

1987年 2月~현재 한국전자통신 연구소 ISDN 시범기술본부 기술 2 실 연구원



徐 昌 鎭

1959年 5月 15日生
1982年 2月 서울대 제어계측과(학사)
1984年 2月 서울대학 제어계측과(석사)

1985年 10月~현재 한국전자통신연구소 ISDN 시범기술본부 연구원