Active Matrix LCD기술

장 진
(경희대 문리대 물리학과 부교수)

1. 서 론

최근에는 전자 장치가 소형화, 경량화되는 추세이다. 이러한 전자 장치와 인간의 접속 방법으로 표시기(display)가 사용된다. 표시 기술은 표1에 나타난 것처럼 CRT, PDP, LCD, ECD, 기타 등으로 구별할 수 있다. 그중에서 LCD(Liquid Crystal Display)는 낮은 전력 소모, 낮은 구동 전압, 소형, 경량, gray scale 기능, 저가격 등의 장점이 있기 때문에 많은 연구가 수행되고 있다. 액정 지시기는 외부 전장에 의한 분자의 배열이 이루어져, 빛을 선별 투과 혹은 반사시켜 빛의 세기를 조절하는 특성을 이용하여 정보 전달 기능을 갖는다. LCD는 시계, 전자계산기, TV, 컴퓨터 단말기 등에 이용된다. LCD에 사용되는 액정은 구조적 특성에 따라서, smetic, cholestic, nematic 액정으로 분류된다[1]. 그런데 nematic 액정이 분자 재배열에 필요한 반응 시간이 가장 빠르기 때문에 많이 사용된다. 따라서 본 해설에서는 nematic 액정을 이용한 active matrix LCD에 대하여 기술하고자 한다.

표 1. 표시 기술의 종류

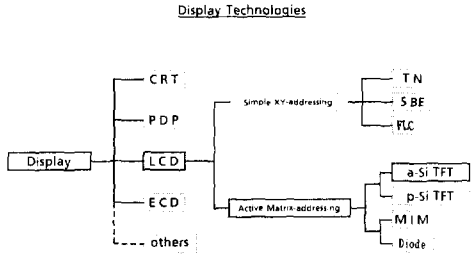

표1에 나타난 바와 같이 LCD 기술에는 multiplex 방식과 active matrix 방식이 있다. 단순한 xy addressing방식은 multiplex 혹은 passive방식이라 부르며 윗 전극과 아래 전극 사이에 전압을 인가하여 액정에 전장을 가한다. 이 방식은 화면의 반복 주기가 일정할 때에 전극의 수가 많아질수록 각각의 전극에 가해지는 pulse폭이 좁아지게 되어 액정에 가해지는 전장의 rms(root mean square) 값은 줄게 되어 contrast가 떨어진다. 따라서 multiplex 방식에서 표시기의 전극의 수는 사용하는 전압, 액정의 임계 전압, 화면의 반복 주기에 제한을 받는다.

Active matrix LCD는 전자소자에 의하여 한 화소에 충전 혹은 방전 작용에 의하여 액정에 전압을 인가한다. 따라서 화소(pixel)에 일정한 전압으로 충전시키기 위해 스위칭소자가 on 상태로 있어야 할 시간과 화면의 반복 주기에 의하여 전극의 수가 결정된다. 따라서 낮은 전압으로 많은 전극을 사용할 수 있기 때문에 좋은 표시기가 될 수 있다. 표시기의 표시 방법에는 투과형과 반사형으로 나눌 수 있는데 투과형이 반사형에 비하여 contrast가 높고 어두운 곳에서 볼 수 있기 때문에 액정 TV, 컴퓨터 단말기 등에 많이 사용될 것이다. Active matrix LCD의 장점은 다음과 같이 요약된다.

—High resolution
—High contrast

—Wide viewing angle
—High reliability
—Low size
—Low weight
—Low power

2. Active matrix LCD의 기초 이론

TN(Twisted Nematic) 액정을 이용한 표시 기술의 원리는 그림1에 나타나 있다. 그림1에서 액정을 사이에 둔 두 유리판에 부착된 polarizer의 방향이 서로 수직일 때에, off 상태($V_{rms}<V_{off}$)에서는 빛이 투과되고 on상태 ($V_{rms}>V_{on}$)에서는 액정의 배열이 평행으로 바뀌어 입사된 빛이 차단된다. 이 때에 액정의 재배열은 액정이 받은 torque때문인데 이 torque는 액정에 걸린 전장의 제곱에 비례한다. 따라서 빛의 투과도는 양전극 사이에 걸어준 V_{rms}값에 관계된다[2].

입사된 빛이 LCD에 의하여 반사되거나 투과될 때에 밝은 부분에서의 밝기를 어두운 부분에서의 밝기로 나누는 값이 contrast ratio라 정의되며, 이러한 contrast ratio는 빛의 입사 조건, 화면을 보는 각도, detector의 collection cone등에 관계된다.

그림2는 LCD의 투과 특성을 V_{rms}에 따라 나타낸 것이다. 이러한 광 반응 특성은 입사된 빛의 각도(θ)에 따라 변화된다. $\theta=0$, 즉 수직 입사일 때에 $V_{rms}>V_{on}$에서는 거의 100%이다. V_{on}과 V_{off} 사이의 전압 간격이 클수록 gray scale의 상을 만들기가 쉽다.

그림3은 multiplexed LCD와 active matrix LCD의 차이를 나타내는 구성도이다. Multiplex LCD는 단순히 x, y line 사이에 걸린전압에 의하여 액정이 재배열되는데 비하여, active matix LCD에서는 x, y line 사이에 전자 요소가 있고 이 전자 요소에 의하여 화소에 충전, 혹은 방전 현상이 일어난다. Active matrix LCD의 가장 큰 장점은 화소에 전자소자를 통하여 전하를 저장시키는 것으로, 전하를 충전시키는데 필요한 시간(charging time)은 짧을수록 좋고 화소에 충전된 전하가 방전하는데 걸리는 시간은 refreshing time(한 화소에 data가 들어오는 시간 간격 : frame time)보다 길면된다. TV나 컴퓨터 터미날의 경우에 refreshing time은 1/30 sec정도이다.

FET(Field Effect Transistor)를 이용하는 경우의 LCD의 등가 회로는 그림4에 나타나 있다. LCD에

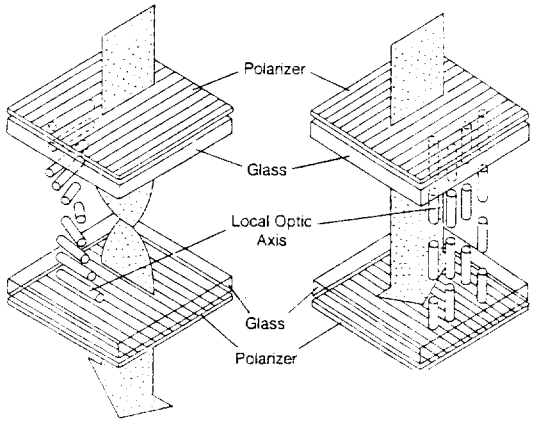

그림 1. Twisted nematic(TN)액정을 이용한 명, 암의 생성원리

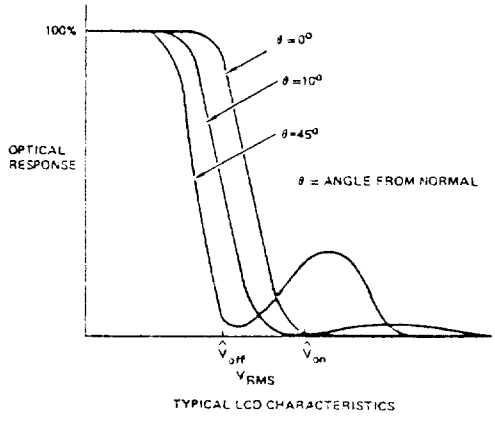

그림 2. LCD의 투과도 특성

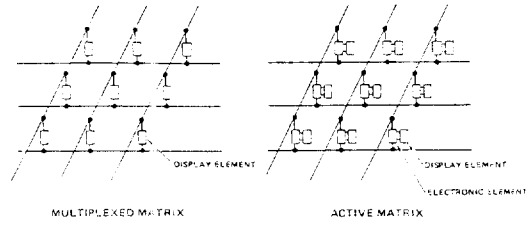

그림 3. Multiplexed LCD와 active matrix LCD의 차이를 나타내는 구성도

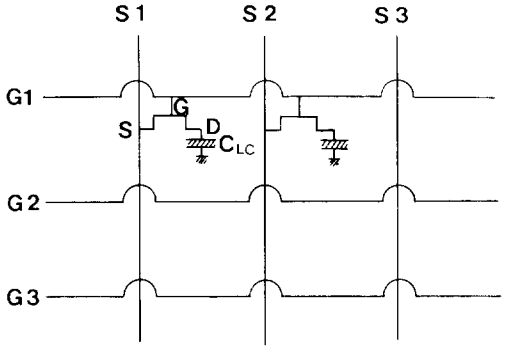

그림 4. TFT를 이용한 active matrix LCD의 등가 회로. G1, G2, …는 게이트 단자에 연결되고, S1, S2, …는 소오스 단자에 연결됨. 드레인 단자 D는 화소에 연결됨.

사용될 FET는 다음 조건들을 만족시켜야 된다. 첫째는 트랜지스터가 작동 상태(on state)에서의 저항에 액정의 capacitance를 곱한 값이 게이트에 걸어준 pulse의 폭보다 길어야 된다. 즉, 게이트에 걸어준 pulse의 폭이 트랜지스터를 통한 charging 시간보다 길어야 소오스로부터 화소에 데이타가 완전히 전달될 수 있다. 둘째로는 화소에 있는 전하가 방전되는데 걸리는 시간이 refreshing time(frame time)보다 길어야 된다. 이 경우에 화소에 있는 전하는 액정 혹은 트랜지스터를 통하여 방전될 수 있다. 따라서 트랜지스터의 off 전류가 클 경우에 이러한 방전 시간을 늘리기 위하여 additional capacitor가 드레인에 부착되도록 LCD를 설계한다. 화소에 전달될 data 신호는 그림2에 나타난 LCD의 투과도 특성에 부합되어야 된다.

3. Active matrix LCD의 연구 동향

Active matrix LCD에 사용되는 active driver로는 TFT(thin film transistor)와 비선형 2단 소자(nonlinear two-terminal device)가 사용된다. LCD에 사용되는 active drivers는 다음과 같이 요약된다[3].

- 트랜지스터 구동
  - Si MOSFET
  - Poly-Si TFT
  - amorphous Si TFT
  - Poly-CdSe
- 비선형 소자 회로
  - MIM(metal insulator metal)
  - Diodes

TFT를 이용한 active matrix LCD분야에 RCA, Westinghouse에서 1960년경에 연구를 시작하였다[4]. 그뒤 Hughes 항공사에서는 Si 기판 위에 MOS 트랜지스터를 이용한 반사형 active matrix LCD를 발표하였다. 1970년대에는 CdSe 트랜지스터를 이용한 LCD에 연구를 수행하였으나 LCD 이외의 분야에서 CdSe물질이 거의 사용되지 않기 때문에 연구 개발에 큰 진전이 없었다[5]. 1981년에 영국의 LeComber등이 비정질 실리콘 트랜지스터를 이용한 active matrix LCD를 제안한 이후에[6], 이 분야에 대한 연구가 특히 일본에서 활발히 수행되고 있다. 현재 일본에서 전자 제품을 주종으로한 대부분의 대기업[미쓰비시, 히다찌, 후지, 쎄이코, 산요, 도시바, 시티즌, 호시덴 등]에서 비정질 실리콘을 이용한 LCD에 대한 연구를 수행중이다[7~13].

TFT를 이용한 LCD의 장점은 Si MOSFET (Metal Oxide Semiconductor Field Effect Transistor)를 이용한 LCD에 비하여 투명한 기판을 사용할 수 있다는 점이다. 투명한 기판을 사용하기 때문에 투과형으로 제작되어 어두운 곳에서도 선명한 상을 볼 수 있고 또한 대형 화면을 만들 수 있다. 투명한 기판 위에 Si TFT를 제작하는 방법은 두 가지 형태로 나눌 수 있는데, 하나는 quartz 기판을 사용하는 고온 공정이고 다른 하나는 값이싼 기판을 사용하는 500°C 이하의 저온 공정이다.

고온 공정의 장점은 기존의 Si MOS기술을 사용할 수 있기 때문에 thermally grown oxide를 사용할 수 있는 점이다. 반면에 고온 공정의 단점은 생산가격이 비싸고 대면적으로 제작하기 어렵다는 점이다.

Quartz 기판 위에 LPCVD 방법으로 다결정 실리콘을 증착하여 NMOS process를 이용하여 TFT를 제작하는데는 일본의 Suwa-Seiko그룹에서 연구를 진행하여 3인치 칼라TV 제작의 생산 기술을 개발하였다. 이러한 방법은 구동 회로를 기판 위에 제작할 수 있는데 shift resistor로는 CMOS가 이용되고 2 MH에서 작동된다[14].

Quartz 기판 위에 다결정 실리콘을 증착한 후에 레이저 아닐링에 의하여 재결정화시키면 결정질 실리콘과 거의 같은 정도의 field effect mobility를 얻을 수 있기 때문에 gate drivers 뿐만아니라 data

표 2. Si TFT의 제작 방법 및 특성

	Laser-annealed Si	poly-Si	Amorphous Si
Substrate	Quartz	Quartz or Glass	Glass
Deposition Temperature	620°C LPCVD	620°C LPCVD	<300°C
Gate insulator	Thermal SiO_2	CVD SiO_2	PECVD SiO_2, Si_3N_4
Source-drain	Ion implantation [n^+ or p^+]	Ion implantation [n^+ or p^+]	Glow-discharge n^+ a-Si : H
Field effect mobility[cm^2/Vs]	100	10	1
I_{on}/W[A/um]	10^{-5}	10^{-6}	10^{-7}
I_{off}/W[A/um]	10^{-10}	10^{-9}	10^{-12}
Response time[s]	10^{-10}	10^{-9}	10^{-7}

drivers도 같은 기판위에 제작할 수 있다. 재결정화 시키는 데는 CO_2 혹은 Ar 레이저가 사용되는데 CO_2레이저는 quartz 기판을 가열시키고, Ar 레이저에서 나오는 빛은 실리콘에서 흡수되어, Si을 가열시킨다. 이러한 재결정화 방법은 대면적의 균일한 특성을 갖는 트랜지스터를 제작하기가 어렵고 생산가격이 높기 때문에 최근에는 연구하는 그룹이 거의 없다. 반면에 유리판위에 비정질 실리콘을 증착한 후에 gate drivers로 사용하기 위하여 주변의 비정질 실리콘을 Eximer 레이저로 아닐링하여 다결정 실리콘을 만드는 연구는 Seiko 등에서 수행중이다[15]. 이러한 레이저 아닐링 방법은 비정질 실리콘을 이용한 접촉형 facsimilie 등의 제작에도 이용되기 때문에 앞으로 많은 연구가 수행될 전망이다. 실리콘을 이용한 TFT의 특성은 표2에 요약되어 있다.

최근에는 비정질 실리콘 TFT를 이용한 LCD의 제작에 가장 많은 연구가 수행되고 있으며 비정질 실리콘 TFT를 이용한 5인치 칼라 액정TV가 일본에서 상품화되었고 14인치 정도의 칼라 액정TV가 실험실에서 제작되었다. 비정질 실리콘을 이용한 LCD제작 방법은 다음 장에서 설명할 예정이다.

4. 비정질 실리콘을 이용한 active matrix LCD

수소화된 비정질 실리콘은 PECVD(Plasma Enhanced Chemical Vapour Deposition), Photo-CVD, ECR(Electron Cyclotron Resonance)-CVD, reactive sputtering 등의 방법에 의하여 제작할 수 있는데 TFT 제작에는 주로 PECVD 방법이 사용된다. 비정질 실리콘의 밴드 갭은 1.8eV 정도이고 상온에서의 전기전도도는 $10^{-10}(ohm\ cm)^{-1}$, $100mW/cm^2$에서의 광전기전도도는 $10^{-4}(ohm\ cm)^{-1}$ 정도이다[16, 17]. 비정질 실리콘의 장점은 다음에 요약되었다.

- —High optical absorption coeffient
- —Large photoconductivity
- —Low cost
- —Large area nonepitaxial growth on any substrate
- —Big mass productivity

실리콘 TFT구조로는 coplanar(게이트와 소오스 드레인 전극이 반도체의 같은 쪽에 있는 경우) 구조와 staggered(게이트 전극이 소오스 드레인 전극의 반대쪽에 있는 경우) 구조가 있다. 비정질 실리콘 제작의 가장 큰 장점은 대면적($30\times30cm^2$)으로 제작할 수 있고 대량 생산이 비교적 용이하다는 것이다.

비정질 실리콘 TFT 제작에는 주로 staggered 구조가 이용되는데 staggered구조에는 그림5에 나타난 normal staggered와 inverse-staggered형태가 있다.

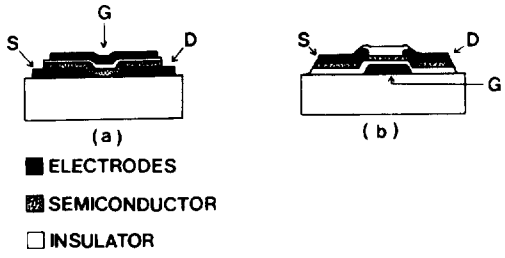

그림 5. 비정질 실리콘 TET의 단면구조
(a) Nor mal Staggered type
(b) Inverse staggered type.

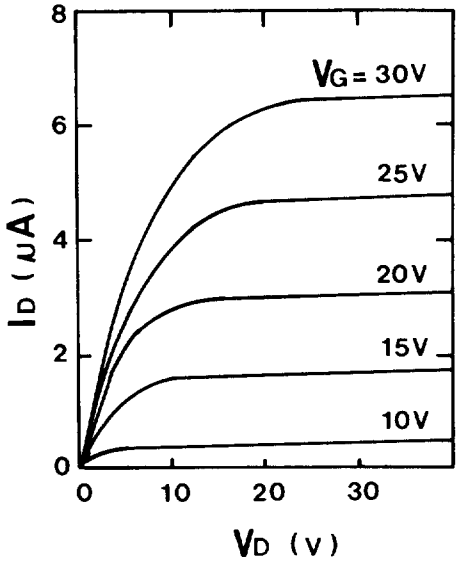

그림 6. 비정질 실리콘 TET의 출력특성[L/W=10]

비정질 실리콘 TFT 제작에 사용된 절연체로는 PECVD에 의한 실리콘 나이트라이드와 실리콘 옥사이드가 사용되는데 200-300°C정도의 기판 온도에서 제작된다. 제작된 절연막의 구조는 비정질이고 특성은 증착 조건(rf power, NH_3/SiH_4, N_2O/SiH_4, 압력, 유량, H_2/SiH_4)에 크게 관계된다. 300°C 이상의 낮은 온도에서 증착될 경우에는 나이트라이드가 옥사이드에 비하여 trap density가 낮기 때문에 주로 실리콘 나이트라이드가 게이트 절연체로 사용된다. Normal staggered구조에서는 실리콘층 증착 후에 나이트라이드를 증착할 때에 실리콘 층에 이온 손상이 생기기 때문에 inverse staggered구조가 비정질 실리콘 TFT 제작에 많이 이용된다[18, 19]. 또한 게이트 전압 인가에 의한 드레인 전류의 감소 효과도 inverse staggered 구조가 normal staggered 구조에 비하여 작기 때문에 안정성이 양호하다.

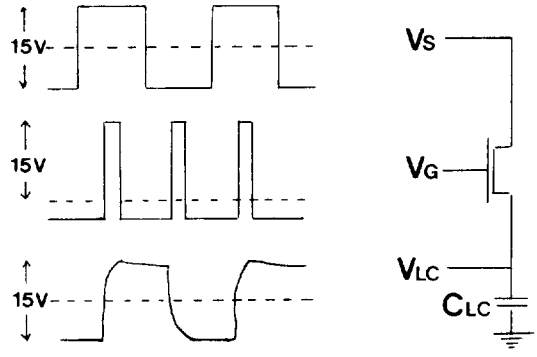

그림 7. 비정질 실리콘 TET를 이용한 LCD의 동적 특성

그림6은 비정질 실리콘 TFT의 출력 특성이다. 게이트 전압이 15V에서 전류가 1uA 이상(트랜지스터가 on 상태)이기 때문에 저전력 CMOS logic circuit로 구동될 수 있다. 게이트 전압이 0V 이하에서는 off 전류가 1pA 정도이다[20]. 따라서 on/off전류비가 10^6 정도이고 off 전류가 작기때문에 드레인 쪽에 여분의 capacitor를 부착하지 않고도 1000×1000화소 이상의 LCD를 제작할 수 있다.

그림7은 비정질 실리콘 트랜지스터를 이용한 active matrix LCD의 동적 특성을 나타낸다. 그림에서 V_S는 소오스에 걸린 전압, V_G는 게이트에 걸린 전압이고 V_{LC}는 액정 사이에 걸린 전압을 나타낸다. V_{LC}의 rising, fall time은 화소의 면적에 해당되는 액정의 capacitance에 관계된다. V_{LC}에 의하여 액정의 배열이 바뀌어 한 화소에 해당되는 면적의 밝기를 조절할 수 있다. TN액정의 경우 rising time은 30ms 정도이고 fall time은 100ms정도이다[21].

그림8은 비정질 실리콘 다이오드(diode)를 이용한 LCD구동의 방법을 나타내는 구성도이다. 비정질 실리콘 다이오드로는 Schottky 혹은 p-i-n형태가 이용되는데 1V에서 순 및 역 방향의 전류비가 10^6 정도이다. 이러한 다이오드를 이용한 LCD의 구동 원리는 MIM의 경우와 동일하다. 그림에서 한 화소에 해당되는 액정에 전압을 가할 때에 V_d와 V_s 사이에 V_{th} 이상의 전압을 가한다. 8(a)에서는 back to back 형태로 다이오드의 역 전압 특성을 이용한 것이고

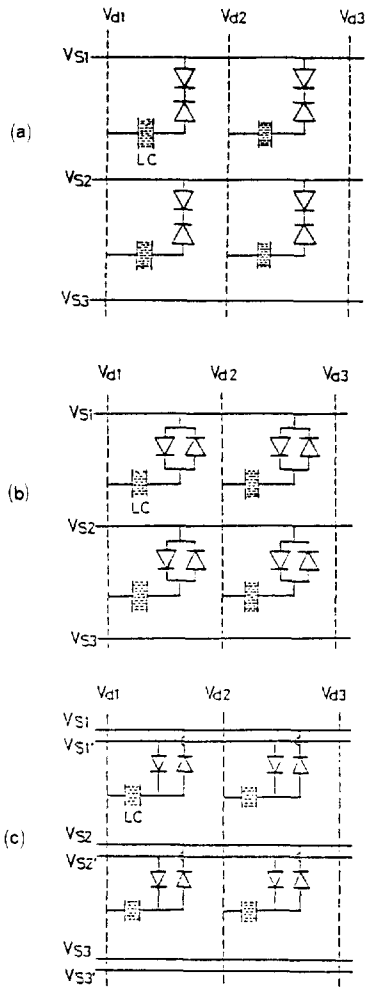

그림 8. 비정질 실리콘 diode를 이용한 LCD의 구동형태 (a) Back to back (b) Diode ring (c) Two diode switching device

[22] 8(b)와 (c)는 순 방향 특성을 이용한 것이다 [23]. 역 방향 특성을 이용할 경우에는 V_{th}가 높고 다이오드에 전류가 많이 흘러 단락되는 경우가 많다. 그림8(c)에서는 다이오드의 역 및 순 방향 특성을 따로따로 이용하는 장점이 있다. 다이오드를 이용한 active matrix LCD의 장점은 제작하기가 TFT에 비하여 간편하고 순방향 전류가 크기(1mA 이상) 때문에 charging time을 짧게 할 수 있는 장점이 있으나 모든 다이오드의 특성이 균일해야 되고 다이오드가 잘 파괴되는 등의 단점이 있다. 따라서 대면적의 gray scale LCD를 제작하기에는 부적합하다고 생

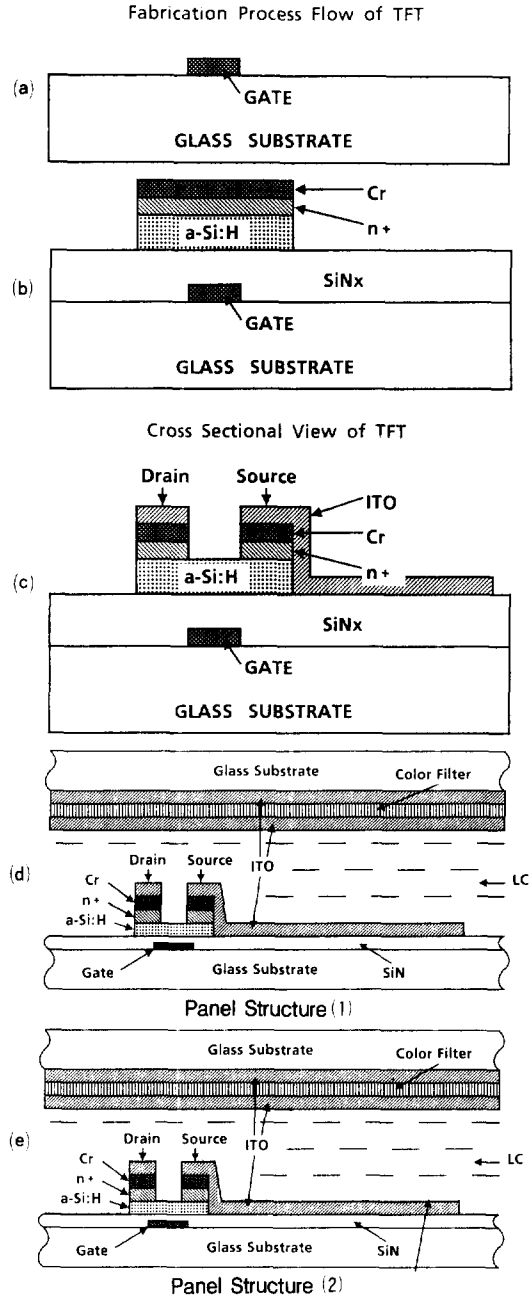

그림 9. 비정질 실리콘 TFT를 이용한 LCD panel 제작의 한 예.
(a) Gate pattern (b) Deposition and patterning of a-SiNx, a-si : H, n^+ a-Si : H, Cr
(c) Cross section of a-Si : H TFT
(d) Color LCD panel
(e) Color LCD panel with passivation layer.

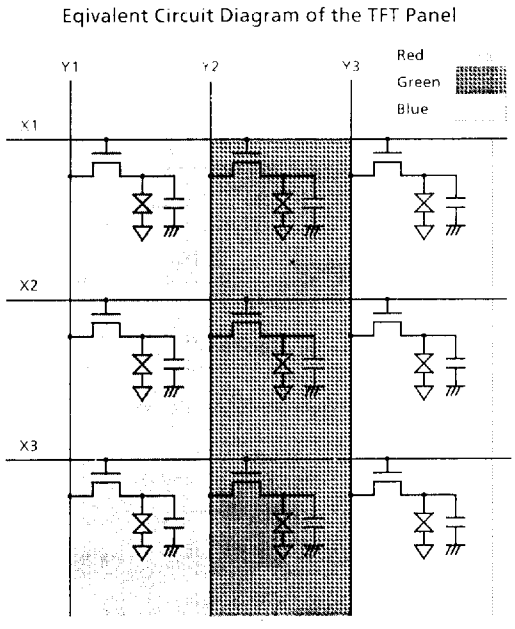

그림 10. 제작된 color LCD panel의 equivalent circuit diagram.

각된다.

그림9는 비정질 실리콘 TFT를 이용한 LCD panel 제작의 한가지 예를 나타낸다[24]. (a)는 게이트 pattern을 나타내고, (b)는 게이트 패턴 위에 실리콘 나이트라이드, 비정질 실리콘, n^+ 비정질 실리콘과 Cr을 증착 후에 패턴을 형성한 것이고, (c)는 ITO를 증착 후에 ITO, Cr, n^+ 실리콘을 차례로 식각한 후의 그림이다. (d)와 (e)는 완성된 colour LCD panel을 나타내는데 (e)의 경우에는 트랜지스터를 액정으로부터 보호하기 위하여 passivation층을 증착한 경우이다. 그림9에 나타난 것처럼 TFT쪽의 기판을 제작하는데에 사용된 MASK의 수는 3장이다. 칼라 LCD 윗 기판에 칼라 filter를 lift-off 등의 방법으로 화소 크기에 해당되는 R, G, B를 제작한다. 그림 10이 제작된 Color LCD panel의 등가 회로를 나타낸다. 비정질 실리콘을 이용한 여러가지 형태의 LCD panel이 연구되고 있으나 가장 간단한 구조를 소개하였다.

5. Active matrix LCD panel제작의 문제점

일본의 일부 기업에서 5인치 colour 액정TV를 현재 시판하고 있다. 그러나 보다 해상도가 좋은 대면적의 panel을 제작하기 위하여 집중적으로 R&D를 수행하고 있다. 생산 기술에서 특히 문제가 되는 점은 수율(yield)이다. 거의 균일한 특성을 갖는 10만개 정도의 트랜지스터를 유리판 위에 만드는 것은 쉬운 일이 아니다. 수율을 높이기 위하여 제안된 몇가지 사항들을 소개하고자 한다.

첫째는 두개의 트랜지스터를 한 화소에 연결하여 한 트랜지스터가 단락될 경우에 레이저를 이용하여 죽은 트랜지스터를 태워서 open시키는 방법이 있다[25]. 둘째는 data가 들어가는 전극을 윗 기판에 만들어 소오스 라인과 게이트 라인이 단락될 확율을 줄이는 방법이다[26]. 세번째는 한 화소에 연결된 트랜지스터가 죽을 경우에 그 화소와 옆의 화소를 연결하여 같은 밝기로 작동하도록 만드는 방법으로 수율을 높일 수 있다. 물론, 이러한 구조 상의 방법에 못지않게 양질의 절연막 및 TFT를 제작하는 것이 더욱 중요하다.

6. 앞으로의 연구 방향

우리나라의 삼성 전관 연구소, 금성사 중앙 연구소에서도 비정질 실리콘을 이용한 active matrix LCD개발에 연구를 수행중인 것으로 알고 있다. 그리고 과기원의 김충기 교수팀에서 1985년에 다결정 실리콘을 이용한 LCD panel제작에 연구를 수행한 경험이 있다[27]. 앞으로는 이 분야에 더욱 많은 R&D가 기대된다. 특히 이 분야는 연구의 초기 단계이기 때문에 산학 협동이 필요한 분야이다.

기초 기술로는 양질의 박막 트랜지스터를 제작하는 것[28, 29, 30], x, y 구동회로를 저온 공정으로 유리 기판 위에 제작하는 것, 밴드 갭이 2.2eV 이상인 물질로 트랜지스터를 제작하는 등의 연구가 필요하다고 생각된다 또한 생산 기술로는 수율을 높이기 위하여 간단한 공정으로 LCD panel을 제작하는 것, 대면적의 거의 균일한 특성을 갖는 TFT를 제작하는 것, active 기판을 제작 후에 단락된 TFT를 찾아 없애는 등의 연구가 필요하다고 생각된다.

참 고 문 헌

[1] P.G. Gennes, "The Physics of Liquid Crystals," Clarendon press, Oxford, 1974.

[2] E.B. Priestly, P.J. Wojtowioz and P. Sheng, "Introduction to Liquid Crystals," Plenum press, New York, 1974.

[3] A.I. Lakatos, "Promise and challenge of thin-film silicon approaches to actve matrices," Proc. of SID, vol. 24/2, pp. 185-192, 1983.

[4] T.P. Brody, "The thin film transistor-A late flowering bloom," IEEE Tran. on Electron Devices, vol. ED-31, pp. 1614-1629, 1984.

[5] J.C. Erskine and A. Cserhati, "Cadium selenide thin film transistors," J. Vac. Sci. Technol. vol. 15, pp. 1823-1835, 1978.

[6] A.J. Snell, K.D. Mackenzie, W.E. Spear, P.G. LeComber and A.J. Hughes, "Application of amorphous silicon field effect transistors in addressable liquid crystal display panels," Appl. Phys. A. vol. 24, pp. 357-362, 1981.

[7] T. Chikamura, S. Hotta and S. Nagata, "The characteristics of amorphous silicon TFT and its application in liquid crystal display," Mat. Res. Soc. Symp. Proc. vol. 75, pp. 421-430, 1987.

[8] M. Yamano and H. Takesada, "Full color liquid crystal television addressed by aorphous silicon TFT's," J. Non-Cryst. Solids, vol. 77&78, pp. 1383-1388, 1985.

[9] A. Ishizu, S. Takahashi, H. Ideno, H. Takasago, T. Nakayama, T. Maejima, T. Matsumoto, H. Miki and Y. Onishi, "Characteristics and analysis of active matrix LCD composed of a-Si : H TFT's," Proc. of SID, vol. 28/2, pp. 131-135, 1987.

[10] T. Sunata, K. Miyake, M. Yasui, Y. Murakami, Y. Ugai, J. Tamamura and S. Aoki, "A 640 X 400 pixel active matrix LCD using a-Si TFT's," Proc. of SID, vol. 27/3, pp. 235-238, 1986.

[11] S. Sakai, K. Masuda, K. Kimura, H. Nakajima and T. Nomura, "A defecttolerant technology for an active matrix LCD integrated with peripheral circuits," SID 88 Digest, pp. 400-403, 1988.

[12] K. Hiranaka, T. Yamaguchi and S. Yanagisawa, "Self-alignment processed amorphous silicon ring oscilltor," IEEE Electron Device Letters vol. EDL-5, pp. 224-225, 1984.

[13] M. Matsumura, Y. Takafuji, K. Nonomura, F. Funada and T. Wada, "A liquid crystal display device with thin film transistors," Porc. of SID, vol. 23/4, pp. 215-218, 1982.

[14] H. Ohshima, T. Nakazawa, T. Shimobayashi, H. Ishiguro, S. Morozumi, "9.5 in poly-Si TFT-LCD with new transistor configuration," SID 1988 Digest, pp. 408-411, 1988.

[15] H. Ito, M. Nobue, Y. Nishibara, Y. Sakai, K. OKa, T. Hamano, T. Ozawa and S. Tomiyama, "New page width a-SiH TFT driven linear image sensor," Conf. Record of the International Topical Conf. on Hydrogenated Amorphous Devices and Technology[Nov. 21-23, 1988, IBM, New York], pp. 221-224.

[16] H. Fritzsche, "Characterization of glow-discharge deposited a-Si : H," Solar Energy Matre. vol. 3, pp. 447-501, 1980.

[17] D.E. Carlson, "Recent developments in amorphous silicon solar cells," Solar Energy Mater. vol. 3, pp. 503-518, 1980.

[18] H.C. Tuan, M.J. Thompson, N.M. Johnson and R. A. Lujan, "Dual gate a-Si : H thin film transistors," IEE Electron Device Lett. vol. EDL-3, pp. 357-359, 1982.

[19] M.J. Powell, "Amorphous silicon thin film transistors : performance and material properties," Proc. of SID, vol. 26 pp. 191-196, 1985.

[20] M.J. Powell, "Physics of amorphous silicon thin film transistors," Conf. Record of the International Topical Conf. on Amorphous Silicon Device Technology[Nov. 21-23, 1988, IBM, New York], pp. 168-169.

[21] Experimental results at room temperature[300K].

[22] N. Szydlo, E. Charrtier, J.N. Perbet, N. Proust, J. Magarino and M. Harang, "Intergrated matrix addressed LCD using amorphous silicon back to back diodes," Porc. of SID, vol. 25, pp. 265-268, 1984.

[23] S. Togashi, K. Sekiguchi, H. Tanabe, E. Yamamoto, K. Sorimachi, E. Tajima, H. Watanabe and H. Shimizu, "An LC-TV display controlled by a-Si diode ring," Proc. of SID, vol. 26, pp. 9-16, 1985.

[24] T. Saka, S. Motte, H. Tanaka, M. Ohta, K. Takahashi and Y. Yamazaki, "An active matrix addressed color LCD using a V2 TFT," Proc. of SID, vol. 28/2, pp. 127-130, 1987.

[25] H. Ogura, M. Kunigita, M. Suekane, N. Imajo, S. Enoki, M. Yuki and R. Muto, "Active matrix color LCD fabricated by using redundancy and repair system," Japan Display, pp. 208-220, 1986.

[26] N.J. Bryer, P.A. Coxon, G. Fortunato, R.S. Kean, D.B. Meakin, P. Migliorato, P.C. Rundle and M. Urwin, "Capacitively coupled transistor polysilicon active matrix LCDs," Proc. of SID, vol. 28/2, pp. 109-113, 1987.

[27] 김정규, 김충기, 경종민, "액정을 이용한 32x32 평판 표시기의 제작," 대한 전자공학회지, 1986년 1월 ; 김남덕, 김충기, 최광수, 장진, 이주천, "평판 표시기를 위한 수소화된 비정질 실리콘 박막 트랜지스터의 제작," 전자공학회 논문지 24권 3호, p. 84-89, 1987.

[28] N.D. Kim, C.K. Kim, J. Jang and C. Lee, "Amorphous silicon thin film transistors with two-layer gate insulator," Appl. Phys. Lett. vol. 54, pp. 2079-2081, 1989.

[29] 추혜용, 장진, "보론 도핑된 비정질 실리콘을 이용한 쌍극 박막 트랜지스터의 전기적 특성", 전자공학회 논문지 26권 5호, pp. 38-45, 1989.

[30] J. Jang, H.Y. Chu, Y.S. Lee and C. Lee, "Electric characteristics and thermally induced matastability in amorphous sillicon ambipolar transistors," IEEE Trans. on Electron Devices, to be published.