

EMI 억제방안

김 세 윤*

(한국과학기술연구원 응용물리전자연구부 선임연구원)

1. 서 론

현대를 정보화사회라고 부를 만큼 정보의 교환량이 급속도로 늘어나고 있는데, 최근 반도체·컴퓨터·신소재 등의 비약적인 발달에 힘입어 정보교환 처리를 고속화·디지털화·소형화·자동화함으로써 이에 대처해 나가고 있다. 그런데 정보교환을 고속디지털해감에 따라 정보전송신호의 주파수영역이 늘어나게 되어 점차 고주파신호의 복사(radiation)가 많아지고, 각종 부품들의 집적화가 가속되어 여러 정보기기가 소형화함에 따라 부품간의 상호결합(mutual coupling)이 커지며 외부의 간섭 전자파에 대한 감내력(immunity)이 약해지고, 정보처리를 자동화함으로써 외부의 간섭 전자파에 의한 기기의 오동작이나 낙뢰와 같은 순간적인 강한 전자파 펄스에 의해 정보처리시스템 자체가 파괴될 위험이 더욱 증대되고 있다. 이는 공업화가 진전될수록 대기 및 수질오염이 심각해지는 것과 마찬가지로, 앞으로 정보화사회의 구축이 강화되면 될수록 우리 주위의 전자파에 관한 환경이 더욱 악화되어 EMI문제가 심각히 대두될 것임에 틀림없다. 따라서 각종 전기 및 전자 기기들의 전자파 방출량에 대한 규제가 점차로 강화되어가는 추세이며, 다른 한편으로는 주위의 불필요한 전자파에 의한 간섭으로부터 각종 전자기기 및 시스템들을 보호할 수 있는 방안에 대해 많은 연구가 진행되고 있다.

그런데 현실적으로 부딪히고 있는 EMI문제는 낙뢰에 의해 전화가입자선론에 유기되는 순간적으로 엄청난 세력을 갖는 서어지(surge)가 교환기측의 입출력단을 파괴하는 것에서부터 인접한 두 통신선로간의 상호결합에 의한 연속적으로 미약한 간섭신호 때문에 생기는 혼선(crosstalk)에 이르기까지 다루어야 할 간섭 전자파의 세력과 주파수범위가 매우 넓고 다양하다. 따라서 EMI를 억제하는 방안, 즉 EMC수단은 해결해야만 하는 문제상황에 따라 달라져야 하고, 많은 경우 접지(grounding), 차폐(shielding), 필터(filtering), 배선(wiring)등의 다양한 EMC수단을 복합적으로 사용해야만 한다. 특히 EMI현상은 주변 구조가 복잡할수록 전자파에 의한 상호결합의 경로가 많아져서 정확한 해석이 곤란하고, 적당한 EMC수단을 찾기도 어렵다. 즉 그림 1에서 보인 바와 같이 전기 전자기기를 생산할 경우 제품생산단계에서는 적당한 EMC수단을 찾기도 어려우며 소요 금액도 많아지므로, 될 수 있으면 초기설계단계에서부터 소자간의 간격, 배선, 접지위치, 커넥터종류, 케이스재질, 필터종류등을 적절히 선택하여 손쉽게 EMI를 억제토록 해야 한다. 이를 위해서는 EMI현상을 물리적으로 잘 이해하고, 쉽게 해석할 수 있는 등가모델이 필요하다.

본고에서는 먼저 EMI원리를 간단히 설명하고, 이를 회로개념으로 볼 수 있도록 등가회로로 나타내었다. 다음에는 EMI를 억제하기 위한 여러 방안들의

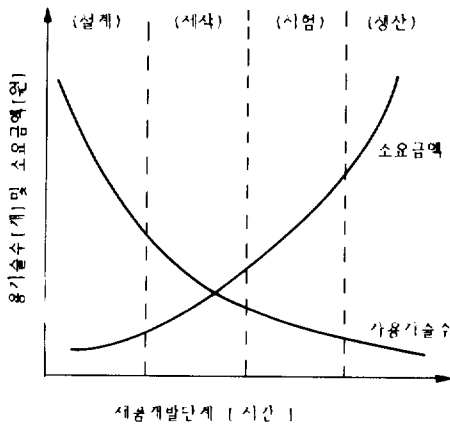


그림1 제품 개발시 초기단계에서의 EMC수단 강구의 필요성

특성과 효용성을 될 수 있는 대로 증가회로에 의거하여 서술해 보았다.

2. EMI 원리

EMI가 일어나기 위해서는 외부에 불필요한 전자파복사의 전원이 되는 송신원과 이를 잡음으로 받아들이는 부하와 이 둘 사이를 전자기적인 결합에 의해 공간적으로 연결시켜 주는 전파경로의 세가지 요소가 필요하다. 논의의 편의상 두개의 전자장비간의 EMI문제에 대해 살펴보자. 그림 2에 보인 바와 같이 장비2의 부하측에서 받아들이는 것은 자체 송신원2에서 보낸 신호 S와 장비1의 신호중 수MHz이상의 주파수성분의 일부가 송신단에서 복사되어 장비2의 수신단에서 검출되는 불필요한 신호, 즉 잡음의 합이다. 물론 송신원2에서 보내는 신호의 일부도 수신단에서 복사되어 장비1에 잡음을 주지만, 송신원1의 신호크기가 송신원2보다 매우 크다고 가정하여 이를 무시하자. 이런 경우 실제 EMI문제라는 것은 부하2의 관점에서 본 S/N이 매우 낮아서 원래의 신호S를 알아 볼 수 없거나 또는 너무나 큰 세력의 N이 유기되어 부하자체가 파괴되는 위험을 의미한다.

전기공학도에게 잘 알려진 바와 같이 전자파의 송수신을 극대화하도록 만든 장치가 안테나인데, EMI 문제에서 중요한 것은 장비의 어느 부분이 마치 안테나와 같은 역할을 하는가를 찾아내는 일이다. 왜냐하면 EMI를 억제하는 근본적인 길은 안테나와 같

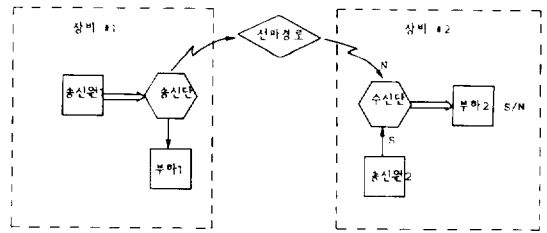


그림2 EMI문제상황의 개념도

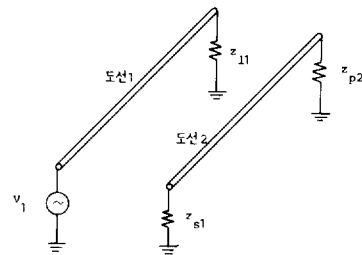
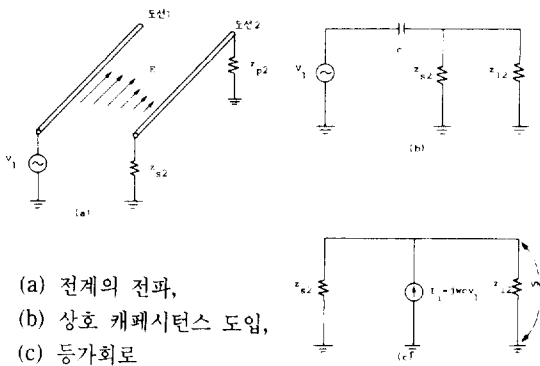


그림3 두 평행도선간의 상호결합에 의한 EMI문제에

은 역할을 하는 부분을 찾아서 전자파의 송수신을 못하도록 처리하는 것이기 때문이다. 그림2에서 송신단이라는 것은 장비의 종류와 특성에 따라 다르지만, 일반적으로 전원과 부하를 연결하는 도선일 경우가 많다. 이는 수신단도 마찬가지인데, 일반적으로 전자기적인 가역정리(reciprocity theorem)에 의해 송신을 잘 하는 부분은 수신도 잘하게 된다. 따라서 본고에서는 EMI원리의 이해를 돕기 위하여 그림3과 같이 평행한 두 도선간의 전자파 송수신에 의해 문제를 다루도록 한다. 특히 논점을 분명히 하기 위해 수 MHz이상의 주파수성분에 대해 두 도선의 길이가 그들의 파장에 비해 작을 경우를 살펴보자. 먼저 도선1에 관하여 광대역 전류가 흐를 경우 각 주파수성분들은 주파수의 자승에 비례하여 도선밖으로 전자파형태로 해당 주파수성분의 에너지를 복사한다. 복사된 전자파는 전계(electric field)와 자계(magnetic field)로 구성되는데, 전계는 도선2가 마치 짧은 도선(short wire)안테나와 같은 구실을 하며 장비2에 수신되고 자계는 도선2와 접지로 구성되는 폐회로가 마치 루우프(loop) 안테나와 같은 역할을 하여 수신된다.

그러나 전자기학에 근거한 안테나 개념으로 EMI의 송수신문제를 해석하기에는 매우 어려운 점이 많

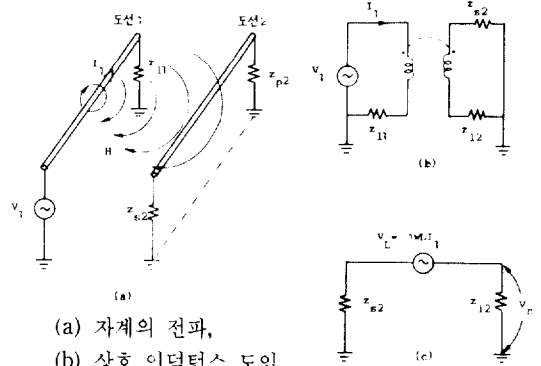


(a) 전계의 전파,
(b) 상호 캐패시턴스 도입,
(c) 등가회로

그림4 전계에 의한 결합 ;

다. 따라서 사용 전자파의 파장이 도선의 길이에 비해 작으면 상대적으로 저주파영역에서의 등가개념인 회로이론을 적용하여 손쉽게 다루는 것이 편리하다. 먼저 그림4(a)와 같은 두 도선간의 전계에 의한 복사·전파·유기과정으로 부터 생기는 상호결합은 회로개념으로 보면 그림4(b)와 같은 두 도선간의 상호 캐패시턴스C가 존재하는 것으로 설명할 수 있다. 이는 마치 도선1에 흐르는 교류전류 일부가 도선2로 흐르는 것과 같으므로 결국 그림4(c)와 같이 부하2의 관점에서 보아 등가전류원 $I_c = 1/\omega C \cdot V_1$ 가 도선2와 접지간에 걸리는 것과 같은 등가모델로 바꿀 수 있다. 마찬가지로 자계에 의한 송수신은 두 도선간의 상호 인덕턴스L에 의한 결합으로, 부하2측에서 보면 도선2에 V_L 이라는 등가전압원이 걸리는 것과 같은 등가모델로 나타낼 수 있다. 이를 그림5에 보였다. 따라서 그림4(c)의 등가모델에 의하면 도선1에 걸리는 전압이 높을 수록 전계의 상호결합에 의한 EMI가 크게 일어나고, 그림5(c)의 등가모델처럼 도선1에 흐르는 전류가 많을 수록 자계에 의한 상호결합으로 EMI영향이 증대된다. 여기서 중요한 것은 상호 캐패시턴스C와 인덕턴스L의 값인데, 이 값은 도선의 길이와 굵기, 접지상태, 주변 구조물의 상황등에 따라 다르며, 전자기를 다룬 많은 서적등에서 간단한 경우 이들 C와 L의 값을 기술하고 있으므로 여기서 는 생략한다.

그런데 EMI의 전파경로가 전계의 상호결합에 의한 것인가 아니면 자계에 의한 것인가에 따라 EMI를 억제하는 방법들이 조금씩 달라져야 하므로, 실제 EMI에 의해 부하에 걸리는 전압이 어떠한 상호결합에 의한 것인가를 구별하는 것이 현실적으로 대



(a) 자계의 전파,
(b) 상호 인덕턴스 도입,
(c) 등가회로

그림5 자계에 의한 결합 ;

우 중요할 경우가 있다. 이럴 경우에는 부하의 값을 증가시켜서 EMI에 의해 생기는 전압이 증가하면 전계에 의한 상호결합임을 그림4(c)로부터 쉽게 알 수 있으며, 그림5(c)와 같이 부하에 걸리는 전압이 줄게 되면 자계에 의한 상호결합임을 쉽게 알 수 있다.

3. EMI억제방안

EMI를 억제하는 길은 한마디로 그림2에서 보인 EMI의 대 요소 자체를 무력화시키는 것이다. 이는 송신원에서 보내는 신호중 외부로 복사가 많이 일어나는 고주파성분을 미리 제거하거나, 도선과 같은 송·수신단 역할을 하는 부분이 안테나와 같은 역할을 못 하도록 하거나, 부하측으로 들어오는 잡음을 제거 또는 상쇄시키는 것이며, 근원적으로는 EMI의 전파경로를 금속판 등으로 차단하는 일이다. 이러한 방안들은 실제 상황에서 구현할 수 있도록 개발된 대표적인 기술들에 대하여 살펴보도록 하자.

3.1 차폐(shielding)

EMI문제를 해결하는 가장 간단한 방법은 그림2의 경우 EMI를 발생시키는 장비1이나 EMI를 받아들이는 장비2 자체를 금속케이스안에 넣어서 주위의 전자파 전파경로를 차폐시키는 길이다. 일반적으로 금속판으로 전자파를 차폐시킬 경우, 차폐효과(shielding effectiveness)S는 금속자체의 고유저항에 의한 내부 감쇄(absorption loss)와 금속 표면에서의 반사

에 의한 감쇄(reflection loss) 및 금속판 내부의 다중 반사에 의한 감쇄(correction loss)의 합으로 dB 단위로 표현한다. 그런데 전자파의 특성에 따르면, 금속판으로부터 EMI를 복사시키는 송신단이 파장보다 멀리 떨어진 경우는 금속판에 평면파 형태로 입사한다고 볼 수 있으나, 그렇지 않은 경우 송신단의 구조가 개회로형이면 전계가 우세하고 폐회로형이면 자계가 우세한 형태로 금속표면에 입사한다. 그림6은 0.02인치 두께의 알루미늄 평판의 차폐효과S를 주파수와 입사파 형태에 따라 달라짐을 보였다. 평면파 입사인 경우 약 1MHz까지는 140dB 정도의 차단효과가 있으며, 그 이상의 주파수영역에서는 더욱 강력한 차폐가 됨을 알 수 있다. 그런데 문제가 되는 것은 알루미늄 평판으로부터 18인치 떨어진 곳에 위치한 루우프안테나와 같은 구조에서 복사된 자계는 알루미늄 평판의 차폐효과가 1KHz에서 약 25dB 밖에 안된다는 점이다. 왜냐하면 낮은 주파수대의 자계는 금속표면에서 반사가 얼마 안되며, 금속 내부에서의 감쇄 또한 작기 때문이다. 따라서 이러한 경우에는 보통 금속대신 높은 투자율을 갖는 철계통의 매질로 차폐케이스를 만들어 그림7과 같이 외부에서 입사된 자계가 차폐시키고자 하는 영역으로 들어가지 않고 주변의 차폐케이스 자체에 집중되어 우회하여 통과하도록 해야 한다.

그런데 대부분의 전기 및 전자장비의 케이스를 무게를 줄이거나 경제적인 이유로 플라스틱과 같은 수지계통의 매질로 만들고 있다. 따라서 금속케이스와

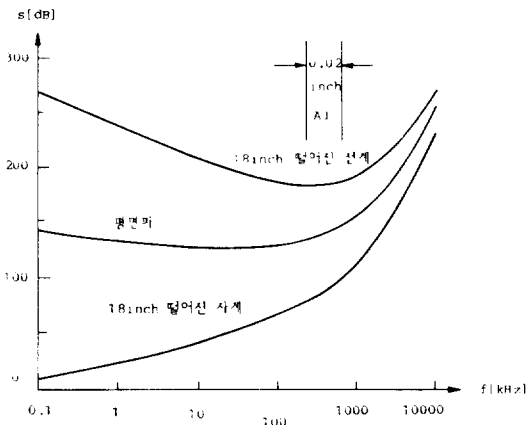


그림6 두께 0.02인치인 알루미늄 평판의 주파수별 차폐효과

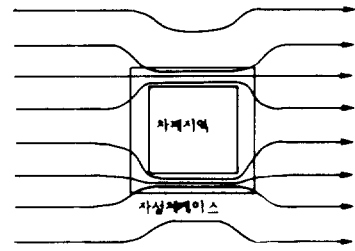


그림7 자성체 케이스의 저주파수대의 자계성분의 차폐

같은 EMI차폐효과를 얻기 위해서는 플라스틱표면에 니켈과 같은 작은 금속조각을 접착체에 혼합하여 페인트로 만들어 칠하거나, 아연등을 녹여 특수분무기로 표면에 분사하거나, 알루미늄 등을 진공증착시켜 케이스 표면만이라도 도전성을 갖도록 해야 한다.

그러나 EMI를 막기 위해 장비 전체를 도전성 케이스로 덮어 씌우기는 곤란하다. 왜냐하면 장비에 전원을 공급하기 위한 전력선 또는 배기를 위한 환기구등의 통로가 필요하고, 각종 스위치나 표시기를 장비 표면에 부착해야 하며, 내부 투시를 위한 유리창이나 출입을 위한 도어가 있어야 할 뿐만 아니라, 케이스 자체의 제작상 이음매사이로 틈이 생기기 때문이다. 따라서 이러한 도전성 케이스의 틈으로 스며드는 EMI를 억제하는 것이 매우 중요함을 알 수 있다. 먼저 컴퓨터 CRT나 전자레인지의 유리창과 같이 내부투시가 가능해야 하는 경우 케이스 전면으로 들어나는 유리 또는 투명 플라스틱의 표면을 10^{-6} 인치정도로 얇게 금과 같은 도전성이 좋은 금속으로 코팅하거나, 그 내부에 극히 촘촘한 금속그물을 삽입하여 광학적으로는 10~30% 정도 투시율이 감소되지만 문제가 되는 전자파에 대해서는 마치 도체 표면과 같이 보여 강력한 EMI의 차폐효과를 얻도록 해야 한다. 그 이외의 경우는 장비의 틈으로 물이 흘러 들어가는 것을 막기 위해 고무로 만든 개스킷(gasket)을 쓰는 것과 마찬가지로, 각종 틈새를 금속그물로 만든 멍치인 EMI개스킷으로 메워서 기계적으로는 스프링과 같은 완충효과를 보며 전기적으로는 강력한 EMI차폐효과를 얻도록 한다. 이때 주의할 점은 금속그물과 차폐용 금속케이스간의 접촉인데, 보통 미관상이나 부식방지를 위하여 케이스표면에 절연성 도료를 칠하므로 접촉부위에서는 이러

한 절연성 도료를 표면에서 걷어내고 난 뒤 납땀 또는 용접으로 전기적으로 완전한 연결을 시켜야 한다.

3.2 필터(filtering)

그림2에서 신호원들이 디지털소자로 되었거나, 부하의 변동이 급격할 경우 도선에 많은 고주파성분의 불필요한 전류가 흐르게 되어, 이들이 도선으로 부터 복사하여 주변기기들에게 EMI의 원인을 제공하게 된다. 그런데 장비 자체의 전원또는 신호원이 부하로부터 멀리 떨어져 있을 경우, 장비 전체를 도전성 케이스로 차폐시키기는 곤란하다. 이럴 경우 고주파 성분의 전류가 도선까지 도달하지 못하도록 미리 적절한 고대역저지필터를 설치하여 이를 제거하는 것도 EMI를 억제하는 기본 방안이 될 수 있다.

일반적으로 저대역통과필터는 L-C회로로 구성되지만, 차단주파수가 수MHz이상인 경우에는 보통의 인덕터내부에 건설의 캐패시턴스가 커지고, 캐패시터의 자체 인덕턴스가 증가하여 L과 C 자체의 각각 공진이 일어나 필터의 특성이 열화되므로 고주파 성분에 대한 차단능력이 떨어진다. 따라서 수MHz이상의 고주파성분의 전류를 차단하기 위해서는 그림8과 같이 고주파수대에서 직력저항과 인덕턴스가 매우 낮은 운모·특수세라믹·폴리스티렌등으로 만든 캐패시터를 사용해야 한다. 특히 자체 공진주파수가 매우 높은 관통형캐패시터(feed-through capacitor)는 구조가 그림8과 같아서 차폐용 금속케이스면에 부착하기 편하다. 고주파용 인덕터로는 페라이트 비이드(ferrite bead)를 주로 사용하는 데, 만드는 방법에 따라 자체 저항과 인덕턴스값에 큰 차이가 있다. 먼저 저항용 페라이트 비이드는 낮은 주파수대역에서 금속과 같이 전도성이 좋으나 10~100MHz 범위에서 약 75Ω정도의 저항을 나타내므로 공진회로, SCR회로, 전원회로와 같은 낮은 내부 임피던스를 갖는 회로에 직렬로 연결하여 10MHz이상의 고주파성 잡음을 제거하는 데 사용된다. 다음 인덕턴스용 페라이트 비이드는 주로 관통형 캐패시터와 함께 L-C필터를 구성하여 고주파성분의 잡음제거에 사용한다. 그림10은 이러한 L-C필터의 사용예를 보인 것으로, (a)에서와 같이 DC서보모타에 연결된

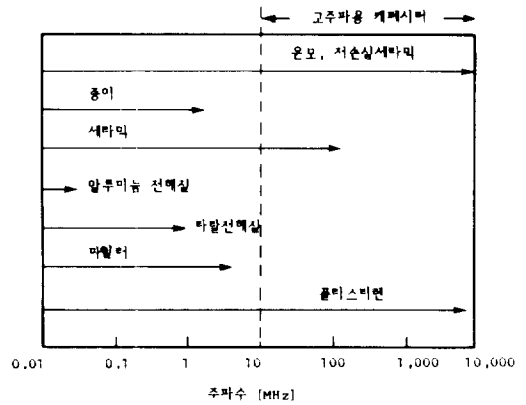
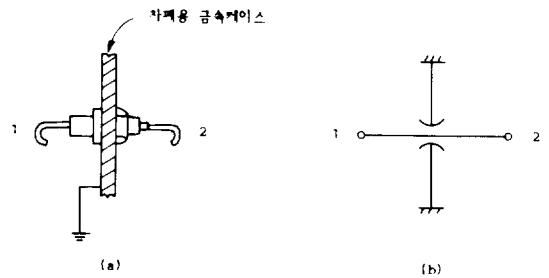
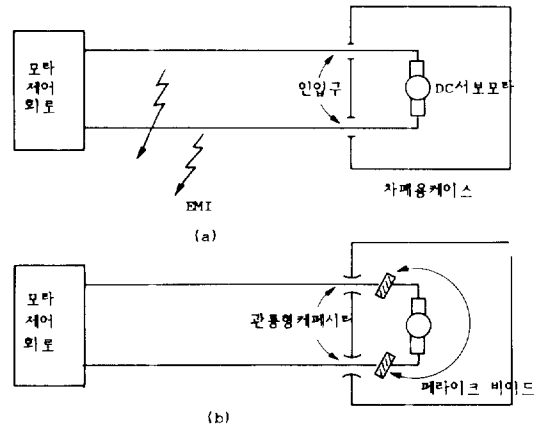


그림8 서로 다른 매질로 만든 캐패시터의 사용 가능한 주파수 범위



(a) 구조, (b) 등가회로

그림9 관통형 캐패시터 ;



(a) 직류서보모타 구동시 EMI문제,
(b) 관통형 캐패시터와 인덕턴스용 페라이트 비이드로 고주파 성분의 전류차단

그림10 고대역저지필터의 사용예 ;

제어신호용 선로로 부터 모터의 순간전자와 구동및 정지에 의한 고주파 잡음 전류의 성분중 일부가 외부로 전자파형태로 유출되어 다른 기기들에게 EMI를 일으키게 한다. 따라서 그림10(b)와 같이 관통형 캐패시터를 DC서보모터의 차폐용 전도성 케이스면에 부착하고, 그 뒤에 인덕턴스용 페라이트 비이드를 연결함으로써 고대역 저지 필터와 같은 역할을 하도록 하여 EMI의 원인이 되는 잡음성 전류자체를 도선으로 흐르지 못하도록 제거한다. 같이 전자기기에 전원을 공급하는 전력선으로 불안정한 전압 또는 EMI에 의한 외부의 고주파대의 간섭신호가 유입되는 경우가 많은 데, 보통 전원용 소켓 자체를 관통형 캐패시터와 같은 특성을 갖도록 제작하여 불필요한 잡음을 제거한다. 또 디지털기기의 인터페이스(interface)용 커넥터도 자체가 일종의 고대역 저지 필터와 같은 역할을 하도록 제작하여 사용한다.

3.3 배선(wiring)및 접지(grounding)

그림4(a)에서 보인 바와 같이 전계에 의한 결합으로 EMI가 일어날 경우 두 도선간의 간격을 멀리해야 EMI의 영향을 적게 받는다. 따라서 전자장비내에서의 배선은 될 수 있는 대로 신호원과 부하간의 도선길이를 짧게 하고, 두 도선간의 전압차가 클 수록 서로 멀리 배치하여 원하는 신호S의 크기에 비해 EMI에 의한 잡음N이 작도록 해야 한다. 왜냐하면 두 도선간의 전압차가 비슷할 경우, 일반적으로 전계 결합으로 전달되는 잡음N은 원래의 신호S가 클 경우 큰 문제가 되지 않기 때문이다. 만약 적절한 배선이 불가능할 경우, 동축선과 같이 도선자체를 차폐시켜야 한다.

또 그림5(b)와 같이 자계에 의한 결합을 줄이기 위해서는, 부하인 Z_0 의 크기를 늘여서 도선1에 흐르는 전류 I_1 을 줄이거나 도선2를 접지층에 밀착시켜 Z_{s2} -도선2- Z_{g2} -접지로 구성되는 폐회로의 면적을 줄여야 한다. 따라서 도선2가 2가닥 이상인 경우는 서로 꼬아서 두 도선간의 면적을 최소화해야 EMI억제에 유리하다. 이러한 배선이 어려울 경우에는 고립용 변압기(isolation transformer), 공통모우드초크(common-mode choke), 광결합기(optical coupler), 차등증폭기(differential amplifier), 보호증폭기(guarded amplifier)등을 사용하여 두 접지점을 포함

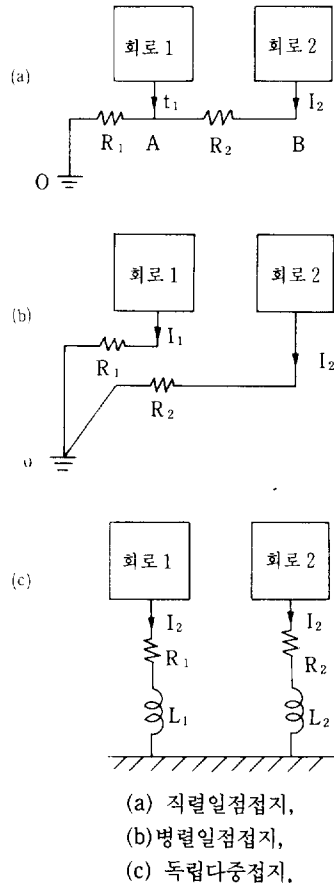


그림11 접지방법 ;

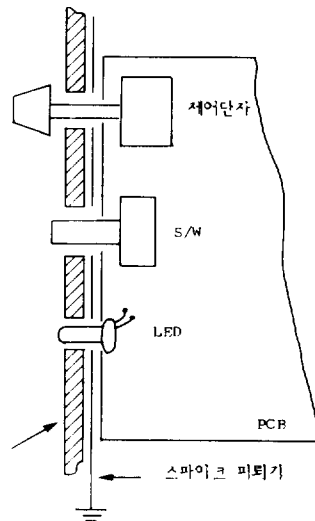


그림12 정전기 방전을 막기 위한 스파크 피뢰기의 설치

하는 폐회로 자체를 파괴 또는 이중으로 만들어 서로 상쇄시킴으로서 자체결합에 의한 EMI문제를 해결한다.

접지는 전기및 전자회로의 설계시 전류가 전원측으로 되돌아갈 수 있도록 낮은 임피던스의 경로를 만들어 주는 기본적인 문제로, EMI억제를 위해서도 중요하다. 수MHz이하의 저주파수대에서는 서로 다른 두 회로의 접지를 그림11(a)와 같이 하는 데, 만약 회로1에서 접지로 흐르는 전류가 크면 접지선 자체와 접점에 의한 저항R, 때문에 A점에서의 전압이 높아져서 회로2는 충분한 접지 효과를 얻을 수 없다. 따라서 그림11(a)와 같은 접지를 할 경우는 접지점으로부터 가까운 쪽일 수록 접지선으로 흐르는 전류가 낮은 회로를 두어야 하며, 이것으로 불충분하면 그림11(b)와 같이 병렬로 접지한다. 그러나 수십MHz이상의 고주파대의 전류가 흐를 경우는 그림 11(c)와 같이 도전성이 좋은 접지판에 다중점을 취해 접지해야 한다. 이때 접지선의 길이가 짧아야 하는 데, 그렇지 않으면 접지선자체의 인덕턴스때문에 EMI의 영향을 받게 된다. 일반적으로 두 회로의 간격이 사용 전자파의 파장의 20분의 1이상이면 다중 접지를 취하고, 디지털회로와 아날로그회로및 전원 또는 모터와 같은 잡음이 많은 회로들은 서로 분리하여 각각의 접지점을 취하는 것이 좋다.

또한 장비의 내부회로의 단락등으로 예상되는 안전사고를 방지하기 위해 장비케이스 자체의 접지, 케이스와 내부회로간의 접지등이 매우 중요하다. 특히 최근 많은 전자부품들을 박막형 반도체소자로 만들기 때문에 정전기를 띤 외부 물체의 장비와 접촉시 정전기 방전 (electrostatic discharge)에 의해 부품내부가 파괴되는 경우가 많이 발생한다. 한 예로서 PCB기판과 절연성 장비케이스 전면에 부착된 각종 제어및 표시단자간에는 금속으로 만든 스파이크 피뢰기 (spark arrester)를 그림 12와 같이 설치하여 정전기 방전에 의한 PCB기판의 파괴를 막는다.

4. 결 론

본고에서는 주로 전자장비간에 발생하는 EMI를 억제하기 위한 방안으로 장비 자체를 도전성 케이스를 씌워 EMI의 전파경로를 파괴하는 것과 고대역제거필터를 전원 바로 뒤에 달아서 EMI의 원인이 되는 고주파성분의 전류 및 전압 자체를 제거하는 것 뿐만 아니라 장비내부의 배선및 접지를 적절히 취하여 EMI의 전파효율을 낮추도록 하는 것을 기술하였다.

그러나 EMI문제는 보는 관점에 따라 PCB기판내에서의 상호결합문제에서부터 낙뢰유기에 의한 전파교환기의 파괴와 같은 전체 통신망 보호문제에 이르기까지 매우 광범위하여, EMI문제가 대두되는 상황에 따라 EMI를 억제하는 기술들도 억제효과및 경제적인 면을 잘 고려해서 선택해야 한다.

끝으로 EMI억제방안에 관해 기술한 여러 가지 서적[1~5]와 각종 논문과 논문지[6~8]를 참고하면 EMI해결에 많은 도움이 될 것이다. 특히 본고에서는 참고문헌[5]를 많이 인용하였음을 밝혀 둔다.

참 고 문 헌

- [1] R.O.Ficchi, Practical Design for Electromagnetic Interference, Hayden, 1971.
- [2] D.R.J.White, Electromagnetic Interference and Compatibility, vol. 3 EMI control Methods and Technique, Don white Consultants, 1973.
- [3] E.R.Freeman, Interference Suppression Techniques for Microwave Antennas and Transmitter, Artech, 1982.
- [4] R.J.Antinone et al, Electrical Overstress Protection for Electronic Devices, Noyes, 1986.
- [5] H.W.Ott, Noise Reduction Techniques in Electronic System, Wiley, 1988.
- [6] D.R.J.White et al, "Taming EMI in microprocessor systems, IEEE Spectrum, vol. 22, no. 12, pp. 30-37, 1985.
- [7] IEEE Trans. on Electromagnetic Compatibility, vol. 1 (1959)~.
- [8] EMC EXPO Symposium Record, 1986~.