

마이크로프로세서에 의한 階段波 PWM 인버터 시스템에 관한 연구

論 文
2-4-3

A Study on Stair Case Wave PWM Inverter System by Microprocessor

李 鍾 洙* · 金 英 吉** · 李 哲 雨**
(Jong - Soo Lee · Young - Gil Kim · Chul - Woo Lee)

요 약

階段波 5電位の PWM 출력전압은 CTI회로를 구성하는 스위칭 소자의 구동신호에 의하여 이루어진다. 이 CTI회로를 구동시키기 위한 구동신호는 Natural Sampling 방식의 변조신호를 10⁶ 범위인 변환오차로 디지털 변환하고, 이 신호의 데이터에 의한 마이크로프로세서 운전 시스템을 구성하였다. 이 방식에 의하면, CTI회로의 V/F제어를 위한 1[Hz]~60[Hz]의 시스템에 소요되는 메모리의 용량은 어드레스 카운터방식에 비하여 0.8%였다.

Abstract

The bais signals decide the output characteristics of the CTI (complementary transistor inverter) which takes the stair case PWM voltages of 5 level. To operation of this inverter, a digital method of ROM data has been studied by the caculated position of the natural sampling, which has modulation error within microprocessor processing time. According to this method, the microprocessor system was composed of the ROM data of 1[Hz]~60 [Hz] to the V/F control for CTI. The ROM space of this system takes 0.8% of the address count method.

1. 序 論

유도전동기의 운전계통에 있어서 인버터장치는 속도-토크 변환에 매우 중요한 요소이다. 이는 마이크로프로세서에 의한 프로그램 운전으로 요구되는 출력을 얻을 수 있으며, 인버터의 운전특성에 따라 그 특성이 개선될 수 있다.^{1),2)}

최근 출력 특성을 개선한 인버터 방식들이 발표되었다.^{3),4)} 이들 가운데 5電位の 階段波 출력을 갖는 CTI(Complementary Transistor Inverter)회로가 있다. 이 인버터를 구동시키는데는 3電位の

PWM 신호와 중성점 電位の 확보를 위한 클램프 신호가 요구되었다. 이는 CTI회로를 相補形 트랜지스터로 구성하여 正·負의 PWM신호로 正弦 PWM波를 출력시키기 위함이다.

본 연구는 CTI회로를 구동하는 PWM신호의 스위칭 변환오차를 극소화한 디지털신호를 발생시키는 마이크로프로세서 계통을 구성하였다. 이 계통의 신호는 Natural Sampling에 의한 PWM波의 변환오차가 마이크로프로세서의 실행속도 범위이고, 그 실행구성은 시간변수의 프로그램으로 된다.

이러한 PWM신호의 디지털변환 방식으로부터 CTI회로를 운전하는 마이크로프로세서 시스템을 구성하고, 그 특성을 검토하였다.

* 正會員：永進專門大學 電氣科 教授 · 工博

** 正會員：永進專門大學 電氣科 副教授

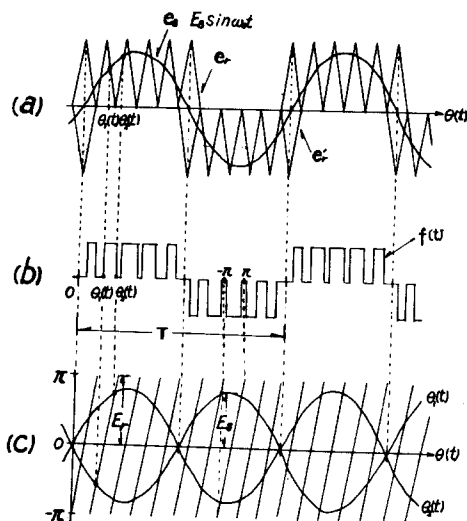


Fig. 1. Sinusoidal PWM signals.

4), 5)
그림 1. 정현 PWM 신호

2. 스위칭 함수

正弦 PWM신호의 변조관계는 그림 1 (a)와 같고, 그림 1 (b)는 (a)에서 $e_s > e_c$, $e_s < e_c$ 일 때 출력을 갖는 PWM신호이다. 이 때 (b)가 갖는 PWM신호의 스위칭 온 $\theta_1(t)$ 와 오프의 $\theta_2(t)$ 에 대한 캐리어 삼각파의 관계는 (c)와 같다.

2.1 스위칭 위치의 계산

그림1(b)의 PWM신호는 正弦的인 특성의 PWM 신호이므로 1/2 주기에 대한 스위칭 값으로 전주기에 대한 스위칭 위치를 알 수 있다. 이는 그림 2와 같이 단위 구간이 되는 1/2주기의 스위칭 위치를 계산하기 위하여 단위전압과 위상의 관계로 표시하고, 단위함수의 관계로 나타내면 식(1)과 같다.

$$\begin{aligned} \theta_1(t) ; y=2p \theta_1(t) - (2n-1) &= -a \sin p \theta_1(t) \\ \theta_2(t) ; y=2p \theta_2(t) - (2n-1) &= a \sin p \theta_2(t) \end{aligned} \quad (1)$$

단, p : PWM신호의 펄스수, $n=1,2,3 \dots p$, $a = E_s/E_r$
 식 (1)은 PWM 펄스수 p와 변조비 a에 의해서 스위칭 온 $\theta_1(t)$ 와 스위칭 오프 $\theta_2(t)$ 가 계산된다. 이 때 PWM 펄스수 p는 CTI의 출력특성으로 결정한다. 즉 CTI의 출력전압에 포함된 고조파 차수

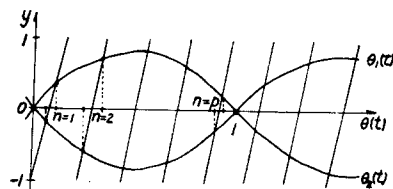


Fig. 2. Per unit switching angles.

그림 2. 단위 스위칭 위상

가 캐리어 삼각파의 수로 결정되며, 이는 負荷의 조건과 검토되어야 하기 때문이다. 또 변조비 a는 인버터에 운전될 負荷의 정격주파수 60[Hz]에 대한 선정 주파수로 식 (2)와 같이 결정한다.

$$\alpha = (f/60)^2 \quad (2)$$

단, $f=1, 2, 3, \dots, 60$

본 연구의 일정비 V/F출력을 갖는 각주파수 별 스위칭 위치와 실효치는 $E \propto \sqrt{\theta(t)}$, $\theta(t) \propto a$ 로 표시된다. 이 때 스위칭 온 구간값 $\theta_1(t)$ 는 식(3)으로, 정격주파수 60[Hz]에 대한 변조비별 주파수의 관계는 식(4)와 같다.

$$\theta(t) = \sum_{n=1}^p \theta_{2n}(t) - \theta_{1n}(t) \quad (3)$$

$$f = 60\sqrt{a} \quad (4)$$

따라서 식(1)-(4)에 의하여 일정비 V/F의 스위칭 위치가 각 주파수별로 계산된다. 이때 계산의 범위는 마이크로프로세서 실행속도인 [μs]단위로 식(1)에서 10^{-6} 의 오차범위를 갖도록 한다. 이러한 계산결과는 식(1)에서 π 로 인하여 모든 단위함수의 99.9...9%가 된다. 이는 3배수의 범위로 3상의 각상이 갖는 스위칭 위치와 값이 기본상의 반주기 스위칭 위치로 선정될 수 있다.

2.2 PWM data

3상의 스위칭 위치값은 각 상별 正·負로 구분된다. 2.1에 의하여 계산된 data는 A상의 正인 A+, data로 부터 A상의 A-, B상의 正인 B+, 負인 B-, 그리고 C상의 正인 C+, 負인 C-의 data는 그림3과 같이 移相값으로 결정된다. 따라서 10^{-6} 의 오차범위에서는 0.999999가 되므로, A상이 끝나는 A-상의 최종 스위칭 오프 $\theta_2(t)$ 를 초과하지않도록 1.999998 (2×0.999999)에서 리셋트 시킨다.

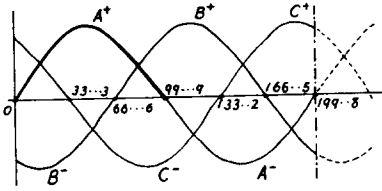


Fig. 3. Switching data of each phase.
그림 3. 각 상의 스위칭 data

이와같이 계산된 3상의 전 $\theta_1(t)$ 와 $\theta_2(t)$ 값을 크 기순으로 배열하고, 이를 각 주파수 f마다 1.999998f 로 나누어 $\theta_2(t)$ 와 $\theta_1(t)$ 구간이 갖는 출력시간을 계산한다. 따라서 이들 출력의 상별 출력은 출력 data 선의 지정방식에 의하여 PWM 신호의 출력 상지정, 중성점 전위확보 상지정 및 이들 출력상별 출력시간의 3요소로 결정된다.

본 연구의 PWM 펄스수를 5로 선정할 때, 1[Hz] ~ 60[Hz]의 PWM신호 출력상의 지정 방식은 6개 이고, 중성점의 전위확보를 위한 출력상의 지정방식은 단일방식이며, 출력data의 출력시간 지정방식은 60가지로 된다. 이러한 3방식에 의한 출력시간 프로그램의 마이크로프로세서 실행시스템은 다음과 같다.

3. 실행 시스템

3相 PWM波의 디지털신호 발생을 위한 출력시

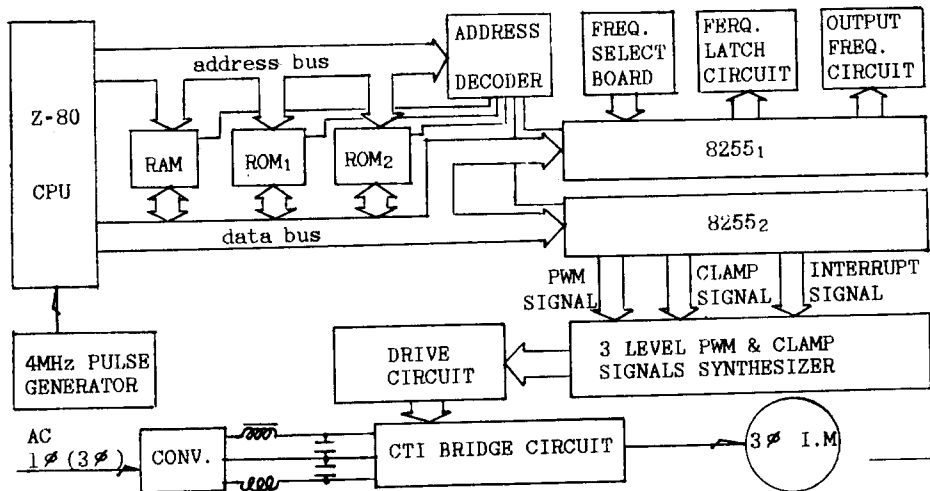


Fig. 4. Program flow chart
그림 4. 프로그램 흐름도

간 data는 PWM펄스수가 5일 때 6회씩의 반복방식이 된다. 따라서 각 주파수마다 6회 반복으로 한 주기의 3상 출력을 갖게되므로 1회분의 프로그램에 의하여 실행된다. 즉 중성점의 電位확보를 위한 출력지정 2회, PWM波 출력지정 5회를 흐름으로 하는 단위 출력 계통으로 한다.

그림4는 본 시스템의 PWM 디지털 신호발생을 위한 프로그램의 흐름도이다. 그림4(a)는 신호발생의 주 프로그램이고, (b)는 각 주파수별 출력을 위한 부 프로그램이다.

그림5는 그림4의 프로그램으로부터 階段波 PWM 출력을 갖는 CTI운전을 위한 마이크로프로세서 시스템이다. 이 시스템은 2종류의 디지털신호를 발생하여 CTI에 공급하게 된다. ROM₁은 1[Hz]~60[Hz]의 PWM신호와 중성점 클램프신호의 data를 기록하고, ROM₂는 출력하고자 하는 주파수지정을 위한 키보드 프로그램을 기록하였다. 어드레스 디코더는 메모리요구방식으로 출력과 입력을 결정하게 된다. 즉 입출력용 8255는 키보드로부터 출력할 주파수를 지장받아 지정주파수를 나타내고, 1[Hz]부터 지정주파수까지 출력되는 주파수를 나타내게 된다. 또 8255는 PWM신호, 중성점 클램프신호 및 과부하시에는 정지신호를 출력하게 된다. 이 계통의 클럭은 8MHz를 2분주하였고, CPU는 응답특성이 빠른 Z80 B형을 사용하였다.

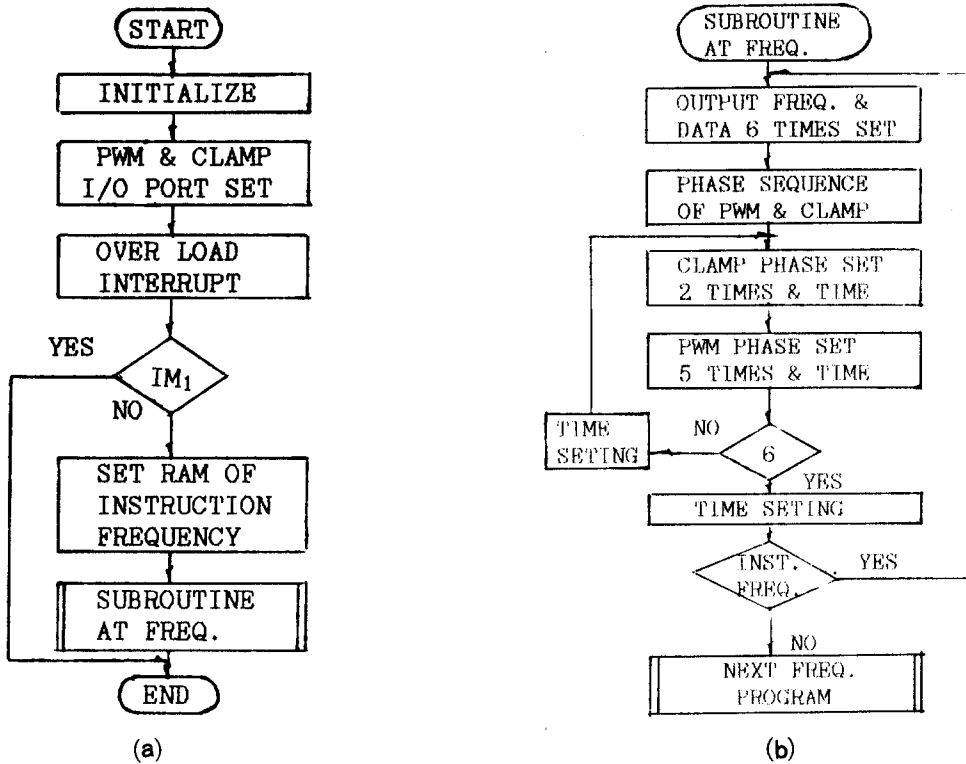


Fig. 5. Drive system.
그림 5. 시스템의 구성

4. 結果 및 考察

그림5의 각 부분에 보인 신호의 파형은 그림6과 같다. 그림6은 본 시스템의 ROM data 가운데 변조비 0.9인 57[Hz]의 파형으로 (a)는 PWM波, (b)는 중성점 클램프波의 출력포트 파형이고, (c)는 3電位の 합성 파형이며, (d)는 CTI回路의 3電位 상전압과 5電位 선간전압의 階段波 PWM 출력파형을 보인 것이다.

이러한 특성은 기준파형의 메모리방식으로부터 비교파형에 의한 PWM波 발생을 갖는 구성에 비하여⁶⁾ 비교시스템이 필요없으므로 시스템의 구성이 간단하게 된다. 또 정현 Look-up table 방식에 비해⁶⁾ 변환오차가 10^{-6} 으로 변환오차가 극소화되고, 출력시간의 흐름방식으로 1K byte의 메모리 용량을 갖는다. 이는 변환오차를 10^{-3} 으로 한 어드

레스 카운터 방식의 메모리 용량이 주파수별 1998 번지로 120K byte인데 비하여 0.8%에 불과하다. 또 스위칭값의 계산에는 PWM펄스수에 따른 변조비 선택의 高調波 발생관계로부터 高調波의 함유를 선정할 수 있으므로,⁵⁾ 일정 고조파특성을 갖는 스위칭 data를 얻을 수 있다. 따라서 본 방식은 변조오차를 마이크로프로세서 실행단위를 극소화하고, 적은 메모리용량의 시스템 구성으로 高調波특성이 좋은 CTI回路 운전에 적절함을 알 수 있다.

5. 結 論

변환오차의 조절이 불가능한 Look-up방식에서 출력시간의 계산범위 선정으로 변조오차를 조절할 수 있다. 이에 따라 PWM波의 펄스수가 5인 1[Hz] ~ 60[Hz]의 Natural Sampling data를 10^{-6} 변조오

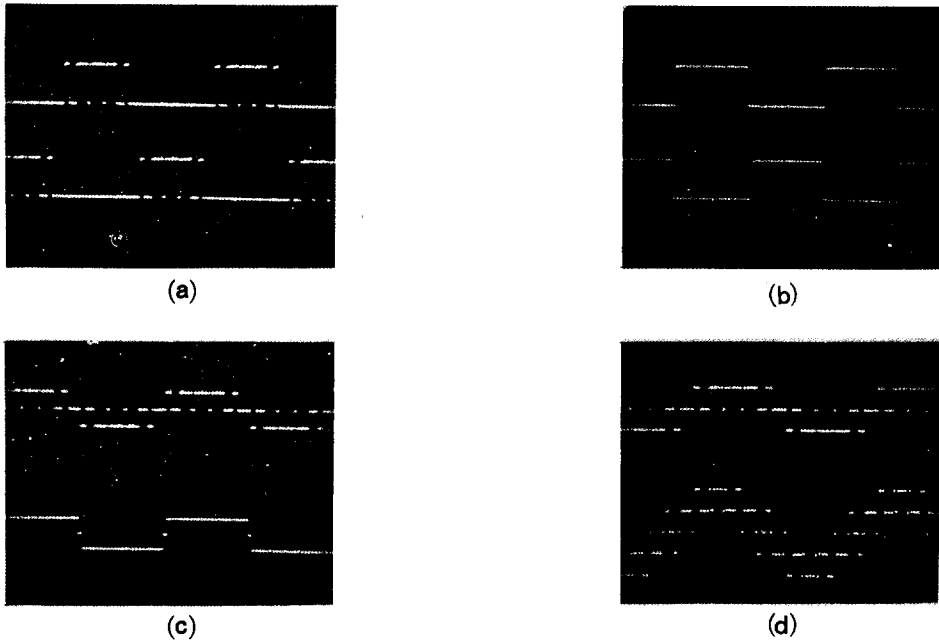


Fig. 6. Waveforms.
그림 6. 출력파형(2ms/div)

차로 디지털화 할 때 요구되는 메모리의 용량은 1K byte정도였다. 이는 어드레스 카운터 방식에 비하면 변환오차가 10^{-3} 배이면서 메모리의 용량은 08%가 된다.

따라서 본 방식은 Natural Sampling의 변조오차를 조절한 CTI의 디지털 운전방식으로 이용될 수 있다. 또 스위칭 위치의 계산에 의한 방식이므로, PWM신호의 펄스수 변화에 의해서 일정한 고조파특성을 갖는 디지털신호를 얻을 수 있다.

본 논문은 1988년도 문교부 학술연구조성비의 지원계획으로 이루어졌음에 감사를 드립니다.

參 考 文 獻

- 1) S. R. Bowes, "Digital computer simulation of variable speed PWM inverter-machine drives", IEEE Proc. B, Elect. p.Appli., 130-3, pp.149-160, 1983.
- 2) G. A. Acharya, et al., "Microprocessor based PWM inverter using modified regular sampling technique", IEEE Trans. Ind. Appli., IA-22, pp. 286-291, 1986.
- 3) A. Naboe, "A new neutral-point-clamped PWM inverter", IAS annual meeting, pp. 761-766, 1980.
- 4) 李鍾洙 외2, "相補形 트랜지스터 브릿지방식의 三相 階段波 PWM 인버터", 電氣學會論文誌, 36, 2, pp. 42-48, 1987.
- 5) 李鍾洙 외2, "階段波 PWM 인버터를 위한 새로운 디지털방식", 電氣學會論文誌, 37, 2, pp. 80-88, 1988.
- 6) K. P. Gokhale, "Dead beat microprocessor control of PWM inverter for sinusoidal output waveforms synthesis", IEEE Trans. Ind. Appli., IA-23, 5, pp. 901-909, 1987.
- 7) Katsunori, "Trapzoidal modulating signal for three phase PWH inverter", IEEE Trans. Ind., IE-33, 2, pp. 193-200, May,1986.
- 8) S. R. Bowes, "Microprocessor control of PWM inverter", IEEE Proc., 128, 6, pp. 263-304, 1981.