

無停電 電源(UPS)設計를 위한 PWM 인버터에 관한 연구

論 文
2-2-3

A Study on the PWM Inverter for the Design of UPS

李 成 栢* · 具 竜 會** · 李 宗 圭***
(Seong-Back Lee · Yong-Hoe Ku · Joun-Kue Lee)

요 약

고정 AC 전력 전원에서 PWM(Pulse Width Modulation) 기법은 전압과 기본파 주파수를 가변 시키는 데 이용되어 왔다.

종래의 PWM 기법은 전류수, 필터크기 등의 문제점 때문에 PWM 출력 전압파형을 모터 구동 등의 제어 대상에 응용하는 연구가 진행되었다.

그러나 본 논문에서는 출력단 고속 스위칭 소자를 사용하여 캐리어 주파수를 10(KHz)~45(KHz)까지 정현 PWM 시키고, 인버터의 출력단 파형은 소용량 LPF(Low Pass Filter)를 사용하여 PAM(Pulse Amplitude Modulation)을 얻어냈다. 정현 PWM 제어 회로는 속응성과 제어성을 고려하여 마이크로 프로세서와 아날로그 회로로 혼합구성 하였다.

그리고 실험 결과는 변조도 0.6~1.0까지 변할 때 전압 파형을 관찰했다.

Abstract

In a fixed AC power source the PWM techniques were used to vary the voltage and the fundamental frequency.

The conventional PWM techniques due to the problem of commutation number and filter size have been studied the PWM output waveforms which applied the motor drive.

However in this paper, the carrier frequency with sinusoidal PWM waveform is modulated from 10(KHz) to 45(KHz) using termination devices with high-speed switching capacity and applying LPF(Low Pass Filter) with small capacity to output of inverter and the PAM(Pulse Amplitude Modulation) is obtained.

Considering the property of the speed and the control, the sinusoidal PWM control circuit was composed of the microprocessor and analog circuit .

In experment result, the system properties are study on the sinusoidal voltage waveform with modulation index changing from 0. 6 to 1.0

*正會員：光云大學校 電子工學科 教授

**正會員：仁荷工業專門大 副教授

***正會員：光云大學校 講師

1. 서론

산업 분야에서 전력은 다른 에너지로의 변환이 용이함으로 현재에 고급 에너지원으로서 주목을 이루며 에너지 변환시 원하는 제어대상 특성에 맞추어 전력 변환을 할 필요성이 있다.

이런 목적에 따라 VVVF, CVCF, UPS 등 전력 변환용 시스템이 전력제어의 연구 대상이 되었으며, 특히 전력용 반도체의 급속한 발달에 따라 TRIAC, GTO, GTR 등이 출현되고 최근에는 고속 스위칭 소자인 MOS FET를 고전력화 하는 연구가 진행중에 있다.

펄스폭 변조 기법은 단일 전력단에서 출력 전압의 진폭과 주파수를 각기 제어할 수 있으며, 인버터에 효과적으로 적용될 수 있으므로 높은 성능과 신뢰성을 갖는 방식이다. ^{1) 2)}

위의 PWM 기법을 UPS 시스템에 적용할 경우에 캐리어의 스위칭 주파수와 제어의 속응성 등의 문제점 등을 고려하여 여러 가지 최적 패턴에 관한 연구가 진행 되었다. ^{3) 4)}

또 PWM 기법에 관한 연구는 아날로그 신호까지도 변조하고 다시 필터링하여 원하는 파형을 고효율 증폭하는 증폭기 영역까지 확대되어 연구하고 있다. ^{4) 5)}

본 논문에서는 이미 잘 알려진 정현 변조 기법을 이용하여 UPS를 설계할 때 합리적인 PWM 제어기 구성에 관하여 논한다.

출력단은 Power MOS FET를 사용하고 스위칭 주파수를 10(KHz) - 45(KHz)로 하여 전류횟수(Commutation Number)의 제한을 무시함으로써 정현 변조로 PWM 하여 다시 전력필터(Power filter)를 적용함으로 원하는 정현파로 합성 가능토록 하였다. 필터의 크기는 캐리어 주파수가 고주파이므로 소형 경량화 된다.

PWM 제어기의 구성은 제어성과 속응성을 고려하여 마이크로 프로세서와 아날로그 회로로 혼합 구성하는 제어기를 구성한다.

2. 정현변조 PWM의 UPS 응용

UPS 시스템을 사용하는 주 목적은 주 전원의

전압 특성이 일정하지 못할 때 양질의 전력을 연속적으로 공급하기 위한 시스템이다.

이러한 목적을 실행하기 위하여 통상 주전원 AC 전력원의 전압 변동률이 +10 ~ -20(%)에 대하여 일정 전압, 일정 주파수를 공급해야 한다.

그리고 제어된 UPS 시스템은 부하전압의 고조파 함유율과 속응성을 충분히 고려하여야 한다.

이 경우,

$$\text{변조도(Modulation Index)} = \frac{\text{기본파 성분의 진폭}}{\text{변조파 성분의 진폭}}$$

$$\text{캐리어 비(Carrier Ratio)} = \frac{\text{캐리어 주파수}}{\text{기본파 주파수}}$$

이다.

고조파 왜형율의 분석은

$$\text{왜형율(DF)} = \frac{\sum_{N=2}^{\infty} V_{abn}}{V_{ab1}}$$

여기서 V_{ab1} 은 인버터 출력전압의 기본파 성분이고 V_{abn} 은 고조파 성분이다. 그림 1은 2레벨 PWM 제어기 파형과 비교파 입력 신호인 기본파와 캐리어파를 나타낸다.

그림 2는 3레벨 정현변조 PWM기법의 기본파와 변조파의 관계와 제어회로에 의한 출력단 파형을 나타내고 있다.

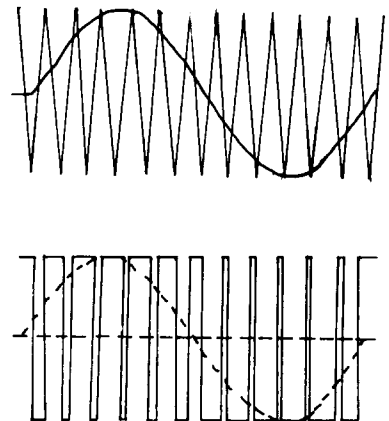


그림 1. M=1, N=12 일 때의 2레벨 정현 PWM 파형.

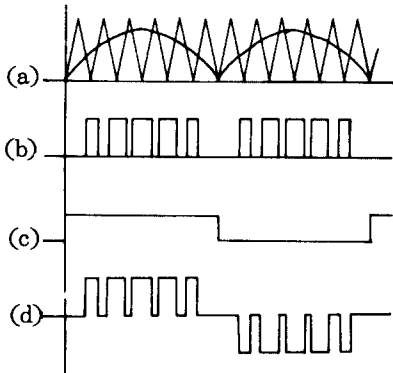
Fig. 1. Two-level sinusoidal PWM waveforms at M=1 and N=12

본 논문에서는 캐리어비가 높은 정현 변조 PWM 기법과 고주파 전력용 LPF를 이용하여 제어기 신호에 따라 PAM 을 출력하도록 했다.

3. 제어기 설계

고속 캐리어 주파수 UPS를 실현하기 위한 제어기는 속응성과 제어성을 고려하여 마이크로 프로세서와 아날로그 회로로 구성되며 패턴의 기본파와 정현(Sine)값은 마이크로 프로세서에서, 다른 회로 구성은 직접처리가 가능한 디지털과 아날로그 회로로 실현한다.

그림 3은 제어기 구성도이다. 원칩(One-Chip) 8031 마이크로 프로세서 구성은 1/60(Sec)마다 180개의 사인값을 출력해 내며 주기가 60(Hz)인 기본



(a) 캐리어 주파수와 기본파 주파수.
 (b) 3레벨 제어기 PWM 파형.
 (c) 기본파 제어 파형.
 (d) 출력단 3레벨 출력파형.

그림 2. 파형
 Fig. 2. Waveforms.

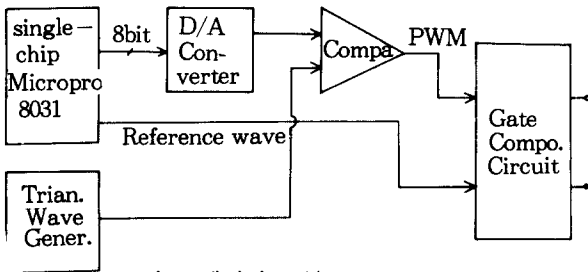


그림 3. 제어기 구성
 Fig. 3. Configuration of controller

파를 출력하도록 한다.

사인 데이터 값은 D/A 콘버터에 의하여 사인 기본파를 합성해내고 비교기는 삼각파 발진기에서 발생된 파형과 D/A 변환기 출력 파형과 비교 합성하고 합성 파형은 게이트(Gate)로 기본파와 조합하여 원하는 3레벨 PWM 제어기 파형을 출력한다.

이런 제어기 구성의 한 예로서 VVVF 설계시 순시 부하전류 제어를 아날로그 회로화하여 디지털 제어기를 보완한 경우가 있다.⁵⁾

앞서 언급한 제어기 구성은 60(Hz) 기본파주기는 마이크로프로세서로 출력해 내도록 하고 변조율 보상은 비교기에 의한 순시제어를 하도록 설계했다.

4. 출력단 구성

출력단 소자로서는 이상적인 고속 스위칭 소자인 MOS FET를 사용하여 고속 포토 커플러와 오픈 콜렉터 로직 게이트로 구성된 회로로 제어기 신호에 따라 MOS FET를 제어 하였다.⁷⁾

그림 4는 3절에서 논한 제어기로 구동된다.

PWM출력 전압은 3레벨 전압 파형을 LPF 에 의하여 원하는 정현파를 합성해 냈다.

5. 실험과 고찰

정현 변조 기법을 이용하여 3절에서 논한 제어기 구성과 4절에서의 출력단 구성으로 실험 결과를 얻도록 한다.

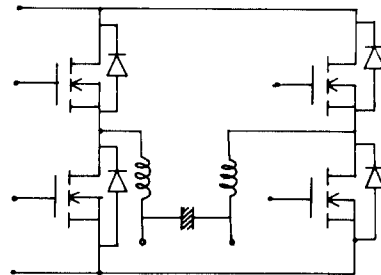


그림 4. 인버터 출력단 구성.
 Fig. 4. Configuration of inverter.

실험조건

캐리어 스위칭 주파수 : 10(KHz) - 45(KHz)
 기본파 : 60(Hz) 전원 : DC 200(V) 의사부하 : 50(Ω)

위의 실험 조건은 주전원 100(V)의 전압 변동율 +10~ -20(%)를 고려하여 인버터 DC 전압은 200(V)로 하고 기본파는 상용 전원 주파수와 같은 조건으로 스위칭 주파수와 변조도를 가변하여 의사부하로 전압 파형을 고찰한다.

실험구성은 마이크로 프로세서 8031를 사용하였고 D/A 변환기는 DAC 80을, 삼각파 발전기는 VCO 566 으로 10(KHz) - 45(KHz)까지 가변 하도록 하였다. 그리고 비교기 LM339로 D/A파형과 레벨 변환시킨 삼각파를 합성하여 PWM 제어 파형을 게이트 합성하여 제어기 3레벨 PWM 파형을 출력해 내도록 설계하였다.

사진 1은 D/A 변환기의 제어 출력과 마이크로 프로세서의 기본파 출력파형으로 기본파형의 주기는 인버터 출력 주파수와 같은 1/60 (Sec)이다.

사진 2는 비교기의 정현 PWM 된 파형과 기본파를 합성한 3레벨 제어기의 파형으로서 각각의 파형은 출력부 전파 인버터 소자의 게이트 제어 신호가 된다. 사진 3은 앞서의 실험조건으로 캐리어 주파수가 20(KHz), M=1일때 출력 파형의 침두 전압은 192(V)이고 변조도를 0.6 - 1.0 까지 변화시켰을 때 출력 파형의 형태는 같으며 M > 1인 경우 출력 파형의 왜곡이 발생함을 관찰 했다.

사진 4는 M=1 일때 정현 PWM 출력 파형과 LPF를 통과한 출력전압 파형이다.

실험결과로서 그림 5는 변조도를 0.6 - 1.0까지 변화시킬 때 출력 전압 최대 값이 110(V) - 192

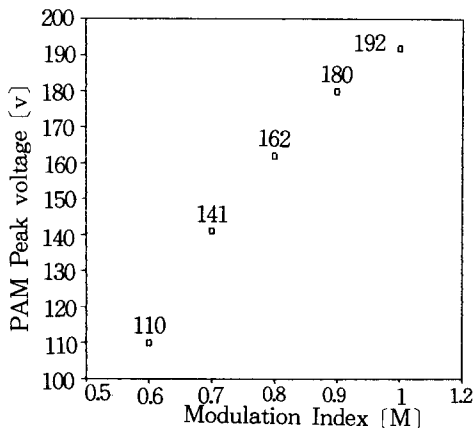


그림 5. 변조도와 출력 전압 관계
 Fig. 5. Modulation index and output voltage.

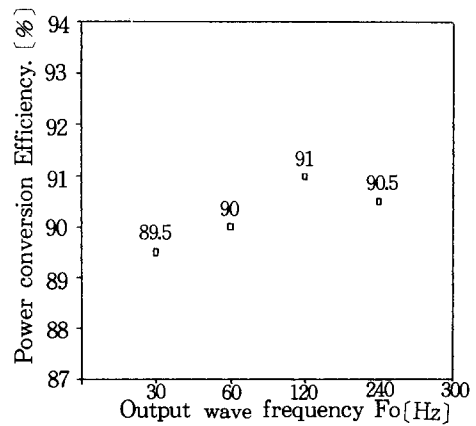
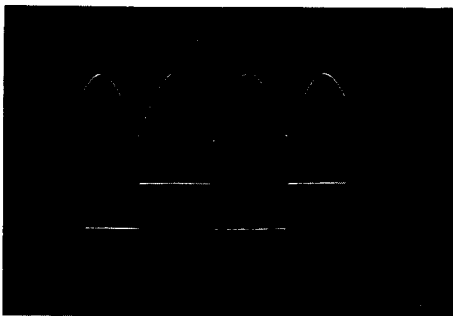
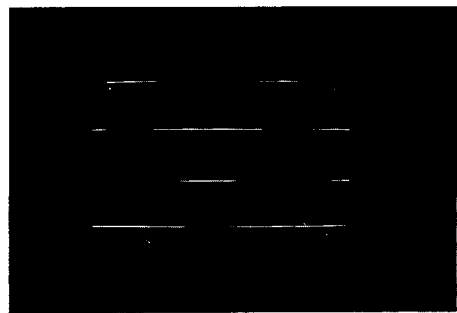


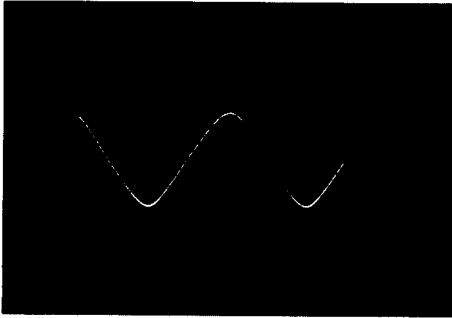
그림 6. 캐리어 주파수와 효율 관계
 Fig. 6. Relation of efficiency and carrier frequency



사 진 1. D/A 변환기의 출력 파형과 기본파.
 Photo 1. Output waveforms of D/A converter and fundamental wave.



사 진 2. 정현 PWM 된 3 레벨 제어기 파형 M=1
 Photo 2. Three-level controller waveforms with sinusoidal PWM at M=1



사 진 3. $R=50(\Omega)$ 일때 출력 전압 파형.
Photo 3. Output voltage waveforms at $R=50(\Omega)$.

(V)까지 변조도의 변화에 따라 변화하는 것을 관찰 하였다. 그림 6은 마이크로 프로세서의 기본파와 사인 데이터값 출력 주기를 바꾸어서 인버터의 기본 주파수를 60(Hz) - 300(Hz)까지 변화 시키고, 캐리어 주파수를 45(KHz)로 고정한다음 효율을 측정 한 결과이다. 이 결과로서 캐리어비가 400 - 450 일때에 최대 효율을 얻을 수 있었다.

6. 결 론

본 논문에서는 일반적인 정현 PWM 기법을 이용한 인버터 제어기에 관한여 논하였다.

정현 PWM 기법을 이용하고 고속 스위칭 소자인 전력용 MOS FET를 사용하여 캐리어 주파수가 10(KHz) - 45(KHz)일때 LPF를 통과시켜 원하는 PAM 출력 파형을 합성해 냈다.

제어기의 구성에 있어서 60(Hz)에 상당하는 기본파 성분은 마이크로 프로세서에서 출력하고 변조도 가변은 아날로그 회로로 실현 하였다.

실험으로는 위에서 언급된 제어기 구성으로 출력단 전파 인버터와 LPF 구성으로 캐리어 주파수를 10(KHz) - 45(KHz)로 변화 시키고 변조도를 0.6 ~ -1.0까지 변화시켜 출력을 관찰하였다.

그리고 기본파 주파수를 변화시켜 효율을 측정 하였으며 그 결과 적당한 전류수를 고찰하였다.

그러나 적합한 LPF의 설계, 출력 파형의 고조파 분석과 전반적으로 UPS에 적용 할 수 있는 전체



사 진 4. 출력단 3레벨 PWM· 출력 파형과 LPF 출력 파형.
Photo 4. Three-level PWM and output waveforms of LPF.

적인 시스템에 관한 연구가 진행 되어야 겠다.

참 고 문 헌

- 1) Principle of Inverter Circuits 1964 by John Wiley & Sons. Inc.
- 2) P. C SEN G. Premchandran, "Improved PWMControl Strategy for Inverters and Induction Motor Drives." IEEE Trans. Vol IE-31. No. 1, Feburary 1984.
- 3) Alberto Pollmann, "A Digital Pulse Width Modulation Employing Advanced Modulation Techniques." 1983, Vol. IA-19. No. 3, May/June.
- 4) Advances in Switched Mode Power Conversion, Part 1. Reprinted from Robotics Age, Vol. 1 Number 2. Winter 1979.
- 5) Advances in Switched Mode Power Conversion, Part 2. Reprinted from Robotics Age, Vol 2. Number 2. Summer 1980.
- 6) K. Kawanggishi, M. Udaka, M. Mori and H. Yano, "Acoustic Noiseless Sinusoidal PWM Employing Bi-MOS." 1984. IECON.
- 7) 이성백, 구용회, 이종규 "Power MOS FET 를 사용한 계단파 PWM 인버터에 관한 연구", 조명·전기설비학회지 Vol. 1, No. 2, pp194-197, 1987.