論文 87-24-2-25

매트릭스를 利用한 混合交換圖의 配置 알고리즘

(The Placement Algorithm of the Shuffle-Exchange Graph Using Matrix)

河 岐 鍾**, 崔 英 奎*, 黃 好 正*

(Ki Jong Hah, Young Kyoo Choi and Ho Jung Hwang)

要 約

混合交換 그래프는 DFT, 매트릭스 積, 그리고 分類와 같은 並列 알고리즘을 수행하기 위한 좋은 構造로 알려져 있다. 本 論文에서는 shuffle-exchange 그래프에 대한 레이아웃을 記述하고 이 layout이 가능한한 적은 面積, 적은 線交叉 그리고 짧은 配線長을 갖는 配置에 중점을 둔 알고리즘을 提示해 N-節點에 對한 shuffle-exchange 그래프의 配置 結果와 評價要素를 FORTRAN과 BASIC 프로그램으로 각각 수행시켜 그 結果를 얻었다.

Abstract

The shuffle-exchange graph is known as a structure to perform the parallel algorithms like Discrete Fourier Transform (DFT), matrix multiplication and sorting.

In this paper, the layout for the shuffle-exchange graph is described and this layout places emphasis on the placement of nodes that has the capability to have as small area as possible, have as a small number of crossings as possible, and have as short wires as possible.

The algorithm corresponding these conditions is proposed and each evaluation factor and the placement of the N-node shuffle-exchange graph is performed with FORTRAN and BASIC program, and these results are calculated.

I. 序 論

최근 VLSI제조기술의 급진적인 發展과 더불어 단일 칩상의 集積度가 증가함에 따라 最單經路로 配線하는 레이아웃 디자인 분야에 많은 硏究가 행하여지고 있다. VLSI를 設計하는데 있어서, 특히 DFT(Discrete Fourier Transform)의 計算, 매트릭스의積, 多項式의 計算, 그리고 分類(sorting) 등[2,3]을 수행하는 데 이용되어질 수 있는 混合交換網(shuffle- exchange network)을 레이아웃하는데 실제적으로 고려할 점들은 다음과 같다.

첫째, 面積(area)을 많이 차지하는 칩(chip)들은 적은 面積을 차지하는 칩들보다 많은 費用과 적은 生産性을 招來하기 때문에 그 레이아웃은 가능한한 적은 面積을 차지해야 하고,

둘째, 보다 많은 線 交叉(wire crossing)를 가지는 칩들은 보다 적은 wire交叉를 가지는 칩들보다 많은 結合 容量性 문제가 뒤따르게 되므로 가능한한 적은 wire交叉들을 가져야 하며,

셋째, 긴 wire를 가진 칩들은 짧은 wire를 가진 칩들보다 많은 電力의 損失과 遲延 시간이 문제가 되므로 가능한 한 짧은 wire들을 가져야만 한다.

*正會員, 中央大學校 電子工學科

(Dept. of Elec. Eng., Chung-Ang Univ.)

**正會員, 韓國電氣通信公社 事業支援本部

(Maintenance Centralization Lab., Korea Telecomunication Authority Research Center)

接受日字：1986年 9月 17日

본 論文에서는 上記와 같은 條件을 滿足시키는데 중점을 둔 매트릭스(adjacency matrix)를 이용한 새로운 配置 알고리즘을 수행하는 프로그램을 開發하고자 한다.

Ⅱ. 定義와 理論

1. Shuffle-Exchange 그래프의 定義

Shuffle-exchange 그래프는 多樣한 規模로 나타낼 수 있는데, 특히 shuffle과 exchange로 構成되는 모든 N에 대하여 N-節點 shuffle-exchange 그래프라 명한다.[1]

1) Shuffle-節線(edge)의 定義

Shuffle-exchange 그래프[2,5]는 $N=2^K$ 節點(node)를 가진다고 할 때 여기서 K는 定數이고 節點들은 0, 1, 2, …, N-1로 각각 명칭을 붙이기로 한다. 그리고 각각의 節點들을 2진수(binary)로 表記하면 어떤 定數(즉, 0, 1, 2, …N-1중에 어느 하나)의 2진수 표현은 $B_{K-1}\,B_{K-2}\,B_{K-3}\cdots B_0$로 나타낼 수 있다. 단, B는 $0\le B\le 2^{K-1}$이다. 두 節點 S와 S′가 있을 때 만약 S′가 S의 左 또는 右循環 shift이라면 두 節點은 shuffle 節線으로 연결되는데 그 관계는 다음과 같다. 만약,

$$S=B_{K-1}B_{K-2}\cdots B_0 \qquad (1)$$

이면 左와 右 shift는

$$S'=B_{K-2}\,B_{K-3}\cdots\cdots B_0B_{K-1}$$

$$S'=B_0B_{K-1}B_{K-2}\cdots\cdots B_1 \qquad (2)$$

이다.

이와 같이 두 節點 S와 S′의 관계는 shuffle節線으로 連結(conection)됨을 意味한다.

2) Exchange 節線(edge)의 定義

두 節點 S와 S′가 있을 때 이들의 2진수 表記에서 오직 最下位비트(LSB : Least Significant Bit)만이 다르다면, 즉

$$S=B_{K-1}\,B_{K-2}\cdots\cdots B_0$$

$$S'=B_{K-1}\,B_{K-2}\cdots\cdots \overline{B}_0 \qquad (3)$$

이와 같은 관계에 있을 때 두 節點은 exchange節線으로 連結됨을 意味한다. 1)과 2)의 두 定義로 부터 8개의 節點으로 構成된 shuffle-exchange 그래프는 다음과 같다.

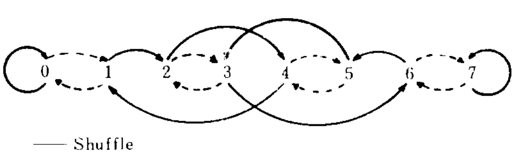

그림 1. 8개 절점에 대한 shuffle-exchange 그래프
Fig. 1. The shuffle-exchange graph for N= 8.

2. 複素平面圖形(Complex Plane Diagram)의 定義

D. Hoey와 C. E. Leiserson[10]은 複素平面 內에서 아주 똑같은 shuffle-exchange 그래프의 移植(embedding)이 있음을 觀察했는데 이와 같은 移植을 複素平面圖形이라 명했다.

K번째 單位 原始根(the primitive root of unity) $\delta_K=e^{j2\pi/K}$이라고 할 때 어떤 K비트 節點 $S=B_{K-1}\,B_{K-2}\cdots B_0$를 複素平面圖形上에 點으로 나타내는 函數는 다음과 같은 數式을 滿足한다.

$$P(S)=B_{K-1}\,\delta_K^{K-1}+B_{K-2}\,\delta_K^{K-2}+\cdots\cdots+B_1\delta_K+B_0 \quad (4)$$

만약 N=8일때 각각의 節點에 對한 P(S)는 표 1과 같은 結果를 얻을 수 있으며 이것을 複素平面圖形에 나타내면 그림 2와 같다.

표 1. 8개 질점에 대한 복소 평면상의 절점들의 위치
Table 1. The position of nodes on the complex plane diagram for N= 8.

node	binary	p(s)=complex	
0	000	(.0000000,	.0000000)
1	001	(1.0000000,	.0000000)
2	010	(− .4999986,	.8660263)
3	011	(.5000014,	.8660263)
4	100	(− .5000028,	−.8660239)
5	101	(.4999973,	−.8660239)
6	110	(−1.0000010,	.0000024)
7	111	(− .0000013,	.0000024)

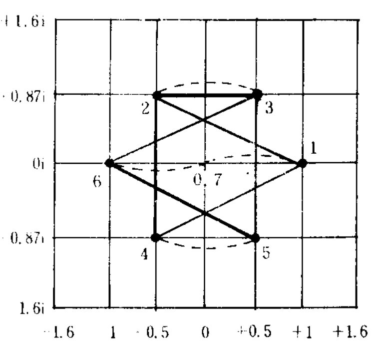

그림 2. 8개의 질점에 대한 복소 평면 도형
Fig. 2. The complex plane diagram for N= 8.

이와 같은 複素平面圖形上의 節點들의 위치는 그리드 모델(grid model)로 移植하여 初期配置하는데 아주 有用하다.

3. Necklace 定義

1) N개의 節點들 중에 어떤 한 節點을 S라고 할 때 이 節點의 모든 循環 shift들의 集合을 necklace[1,5]라 하며 ⟨S⟩로 表記하기로 한다. 즉, shuffle 節線들은 原點에 대하여 對稱的으로 위치되어진 사이클(cycle)로 나타내는데 이것을 necklace라 일컫는다. 이와 같은 現象은 다음과 같이 恒等式으로 설명할 수 있다.

$$
\begin{aligned}
\delta_k P(S) &= \delta_k P(B_{k-1} B_{k-2} \cdots\cdots B_0) \\
&= \delta_k [B_{k-1}\delta_k^{k-1} B_{k-2}\delta_k^{k-2} \cdots\cdots B_1\delta_k B_0] \\
&= B_{k-1}\delta_k^{k} B_{k-2}\delta_k^{k-1} \cdots\cdots B_1\delta_k^2 B_0\delta_k \\
&= P(B_{k-2}B_{k-3} \cdots\cdots B_1B_0B_{k-1}) \qquad (5)
\end{aligned}
$$

N= 8 일때 P(S)로 부터 節點S를 1로 選擇한다면, P(1)=P(001)

여기서 necklace를 構成하기 위해 δ_k를 곱해주면, P(1)=δ_kP(001)이 되어

δ_kP(001)=P(010)=P(2)가 된다. 다시

δ_kP(010)=P(100)=P(4)

δ_kP(100)=P(001)=P(1)이므로 necklace(⟨S⟩)를 형성하는 節點들은

⟨S⟩=1, 2, 4 (6)

로 나타낼 수 있다. 이것을 그래프로 圖示해 보면 그림3과 같이 사이클로서 necklace를 形成한다. 그리고 이 necklace는 두 種類로 나눌 수 있는데

(1) necklace가 K節點을 包含할 때 : 完全 necklace (Full Necklace : FN)

$\langle S\rangle_F$=K절점의 數 (7)

(2) necklace가 K節點보다 적은 節點을 包含할 때 : 不完全 necklace(Degenerate Necklace:DN)

$\langle S\rangle_D$<K절점의 數 (8)

DN에 해당하는 節點들은 複素平面上에 完全히 原點에 위치하게 된다. 이와같이 full necklace와 degenerate necklace의 關係는 表2와 같은 結果를 얻을 수 있었다.

표 2. Necklace들의 관계
Table 2. The relation of necklace.

** denotation **
dn<=degenerate-necklace
fn<=full-necklace
ex<=exchange

node	relation
0	dn : 0
	ex : 1
1	fn : 2 4 1
	ex : 3 5 0
3	fn : 6 5 3
	ex : 7 4 2
7	dn : 7
	ex : 6

*** each factor counting ***
the number of fn : 2
the number of dn-nodes : 2
the total number of z necklace : 4

2) N-節點으로 부터 DN에 包含되는 모든 節點들은 각각 2진수 表記에 있어서 循環shift에 관해 重要한 對稱性을 가지는데 이것은 P가 K의 素數 除數라고 假定할 때 그림4와 같이 K/P비트가 P번 反復되어지는 블락(block)들로 構成된다. (단, P≥2)

3) N-節點中에서 위와같은 블락으로 構成되는 K/P 비트에 의해

(1) Degenerate necklace에 包含되는 節點의 갯수 :
$\sum_{P>2}^{P|k} 2^{K/P} \le O(N^{1/2})$ (O : Big oh) (9)

(2) Full necklace에 包含되는 節點의 갯수 :
$N-O(N^{1/2})$ (10)

(3) Full necklace의 갯수(FN은 logN절점 包含) :
$N/\log N-O(N^{1/2}/\log N)$ (11)

이다.

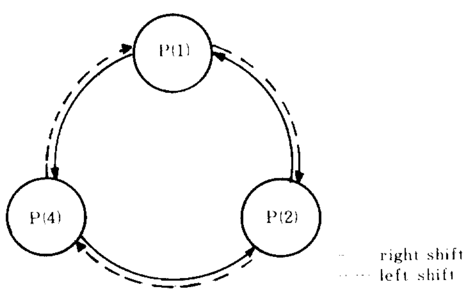

그림 3. Necklace의 예
Fig. 3. Example of the necklace.

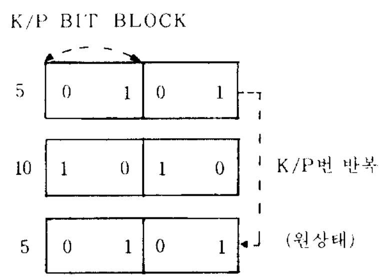

그림 4. Degenerate necklace의 예
Fig. 4. The example of degenerate necklace.

4. 그리드 모델(Grid Model)의 定義

(1) 그리드 모델[3]은 直角(rectangular) 그리드로서 一定한 間隔으로 水平線(horizontal line)과 垂直線(vertical line)들로 트랙(track)을 構成

(2) 각각의 트랙들을 單位 길이로 假定

(3) Wire들을 水平線과 垂直線을 따라 結線하기 위해서 wire들은 하나 또는 그 이상의 層들(layers: poly, diffusion, metal)로 이루어지는데 주로 poly와 diffusion層들이 이용

(4) Wire들은 水平線(0°)과 垂直線(90°)을 따라 結線되나 어떤 結線은 45° 方向으로도 생각할 수 있는데, 이것은 앞의 두 要素로서 階段形態의 그리드 結線으로 擴張할 수 있으므로 모든 結線을 直角距離(manhattan distance)로 結線

(5) 回路素子(I/O pad, contact cut, 論理素子)은 그리드 交叉點에 위치시킨다.

(6) 그리드 모델에서 垂直 wire들은 相互結線을 위해 윗층(top layer)으로 結線되고 水平 wire들은 아래층(bottom layer)으로 結線

(7) Wire들은 交叉(crossing)는 할 수 있으나 어떤 距離에 대해 겹침(overlap)은 不許

(8) 좁은 그리드 規格에서는 contact cut를 表示하지 않는다.

N=8에 대한 그리드 모델상의 實現은 그림5와 같다.

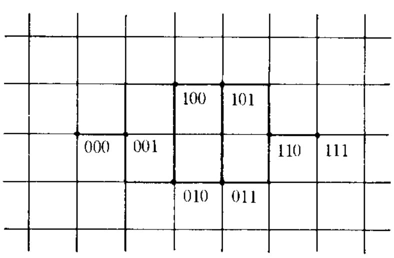

그림 5. 8개의 절점에 대한 레벨-necklace 그리드 모델

Fig. 5. A level-necklace grid model for N=8.

1) 그리드 모델에서 레이아웃 面積

節點과 配線의 레이아웃을 包含하는 水平트랙의 數(HTN)와 垂直트랙의 數(VTN)의 곱으로 定義

$$\text{Area} = \text{HTN} \times \text{VTN} \tag{12}$$

2) 面積에 關聯되는 評價要素

① layout의 wire面積 : layout에서 wire길이 合

② 交叉數(crossing number) : layout에서 두 wire가 交叉하는 點들의 數

③ 最大節線길이(maximum edge length) : layout에서 가장 긴 wire의 길이

④ 最大節線交叉(maximum edge crossing) : 어떤 한 wire가 다른 wire들을 交叉하는 最大點들의 數

이와 같은 評價要素는 面積에 對한 興味있는 다른 測定方法이 된다.

5. $O(N^2/\log^{3/2}N)$ — 面積 레이아웃

N-節點들의 配置에서 겹침(overlap)이 없을 경우 necklace에 의해 占領되는 垂直트랙과 水平트랙의 數를 調査해 보면

1) 垂直트랙의 數

하나의 full necklace는 2개의 垂直트랙을 占領하기 때문에 full necklace가 차지하는 垂直트랙의 數(FVT)는

$$\text{FVT} = 2N/\log N \tag{13}$$

그리고 degenerate 節點은 節點 하나가 하나의 necklace를 차지한다고 볼 때, 垂直트랙 하나를 차지하게 되므로 式(9)로 부터 degenerate necklace가 차지하는 垂直트랙의 數(DVT)는

$$\text{DVT} = O(N^{1/2}) \tag{14}$$

전체 수직트랙의 數(TVT)는

$$\text{TVT} = 2N/\log N + O(N^{1/2}) \tag{15}$$

이다.

2) 水平트랙의 數

Exchange 節線들의 最大겹침(overlap)을 類推해서 水平트랙의 數를 算定할 수 있는데 이것은 逆으로 해석하면 最大겹침으로 부터 전혀 겹침이 없도록 펼칠 때 占領되는 水平트랙의 수이다. 여기서 exchange 節線들에 대한 겹침은 적어도

$$O(\max_{0\le S\le k} B_s)$$

여기서, S(size) : 절점의 2진수 표기에서 "1"을 포함하는 수

B_s : 사이즈가 S인 절점들의 수

또는 B_s는 다음과 같이 나타낼 수 있다.

$$B_s = C(k, s) = \frac{k!}{S!\,(k-s)!} \tag{17}$$

$C(k, s)$는 어떤 定數 k에 대해 $s=k/2$에서 最大값을 가지므로

$$\begin{aligned} O(\max_{0\le s\le k} B_s) &= B_{k/2} \\ &= C(k, k/2) \\ &= (2/\pi)^{1/2}(2^k/k^{1/2}) \\ &= (2/\pi)^{1/2}(N/\log^{1/2}N) \end{aligned} \tag{18}$$

그러므로 전체 水平트랙의 數(THT)는

$$\begin{aligned} \text{THT} &\le B_{k/2} + O(N/\log^{3/2}N) \\ &= (2/\pi)^{1/2}(N/\log^{1/2}N) + O(N/\log^{3/2}N) \end{aligned} \tag{19}$$

3) 레이아웃의 **總面積**

$$Area = TVT \times THT$$
$$= 2(2/\pi)^{1/2}(N^2/\log^{3/2}N) + O(N^2/\log^{5/2}N) \quad (20)$$

Ⅲ. 알고리즘 提示

P(s)는 複素平面上에 節點들의 위치를 決定해 주는 函數로서 初期配置를 행할 때 이 函數에 의해 決定된 複素平面圖形을 利用하였는데, 이와같이 하면 節點數가 많아지면 複素平面上에 복잡한 절점들의 分布를 그리드 모델로 移植하여 初期配置하는데 많은 복잡성과 昏亂을 招來할 수 있으므로 本 論文에서는 기존의 P(s)函數를 매트릭스로 利用해 프로그램으로 직접 初期配置하였다.

알고리즘 實現은 다음과 같이 7단계로 實現한다.

〔단계1〕 P(s)를 利用해 節點들을 매트릭스(matrix)로 排列한다.

〔단계2〕 Shuffle과 exchange 그리고 full necklace 들과 degenerate necklace들의 關係는 定義로 부터 表 2와 같이 表記되고, 그리고 중요한 ngcklace의 순서는 exchange로 연결되는 節點들이 最大한으로 짧게 配線이 되도록 하기 위해 각각의 necklace에서 가장 작은 수를 基準으로 올림순으로 表 2와 같은 順序로 necklace들을 配置한다.

단, 〔단계1〕의 매트릭스 形態로 부터〔단계2〕의 過程을 행할 때 반드시 레벨의 위치를 保存한다.

〔단계3〕 이 初期配置로 부터 exchange 節線의 길이와 面積에 대한 각각의 評價要素를 구한다. 配置 S에서 exchange 節線의 總配線長($W_e(S)$)은

$$W_e(S) = \sum_{0 \le i < j \le N-1} C_{ij} d_{s(i)s(j)} \quad (21)$$

이다. 여기서 C_{ij}는 隣接매트릭스(adjacency matrix)로 다음과 같은 關係를 갖는다.

$C_{ij}=0$: i번째와 j번째 節點 사이에 exchange 節線이 不在 時

$C_{ij}=1$: i번째와 j번째 節點 사이에 exchange 節線이 存在 時

N=8일때 exchange 연결 매트릭스는 그림 6과 같다.

그리고 (21)式의 $d_{s(i)s(j)}$는 配置 S에서 i번째 節點과 j번째 節點 사이의 거리(distance)를 나타내는데 二次元 配置에서는 $d_{s(i)s(j)} = \sqrt{(x_1-x_2)^2+(y_1-y_2)^2}$ (22)
이다.

〔단계4〕 初期配置에서 最大限度로 exchange 節線의길이를 줄이기 위해 각각의 necklace에서 반드시 표 2와 같이 절점들이 shuffle 關係를 維持하는 限度內에서 偶數節點은 右垂直트랙으로, 奇數節點은 左垂直트랙으로 移動시킨다.

	0	1	2	3	4	5	6	7
0		1	0	0	0	0	0	0
1			0	0	0	0	0	0
2				1	0	0	0	0
3					0	0	0	0
4						1	0	0
5							0	0
6								1
7								

그림 6. Exchange 연결 매트릭스(N=8)
Fig. 6. The Exchange connection matrix for N=8.

〔단계5〕 初期配置에서 發見되는 配線의 겹침은 分布容量性을 증가시켜 데이타의 전달을 遲延시키므로겹침이 없게 配置한다.

〔단계6〕 節點들 중에서 degenerate 節點과 exchange 節線으로 연결되는 두번째와 끝에서 두번째 절점은 附加的인 面積을 줄이기 위해 먼저 두번째 절점을 이 절점이 위치하는 垂直트랙의 위치(VTP) 에서 VTP+1인 위치로 옮기고 그리고 水平트랙의 위치決定은 VTP+1의 垂直트랙 위치에 存在하는 節點들 중에서 맨 아래쪽에 존재하는 절점의 水平트랙의 위치(HTP)로부터 HTP+1인 水平트랙에 配置시킨다. 그리고 끝에서 두번째 節點은 두번째 節點과 동일한 過程이나 VTP+1 대신에 VTP-1로 대치시키면 위와 같은 過程으로 配置되어 附加的인 面積을 줄인다.

〔단계7〕 각각의 수직트랙에 위치하는 어떤 節點과 exchange로 配線되는 절점은 겹침이 없이 shuffle의 順序를 保存하는 範圍內에서 현재의 水平트랙의 위치로 부터 윗쪽으로 끌어 올리는 과정을 전체 節點에 대해 실행하여 〔단계3〕의 過程을 反復한다.

Ⅳ. 프로그램 實行과 結果

提示한 알고리즘을 利用해 N-節點에 대한 配置 프로그램 實行過程은 그림 7과 같이 N-절점을 입력해서 最終配置 結果와 評價要素를 출력한다.

N=32일 때 初期配置와 評價要素의 結果는 그림 8과 같고, 이 初期配置를 最終配置로 實行한 結果는 그림 9와 같다.

이와같이 初期配置와 最終配置에 대한 評價要素를 비교해보면 표 3과 같다.

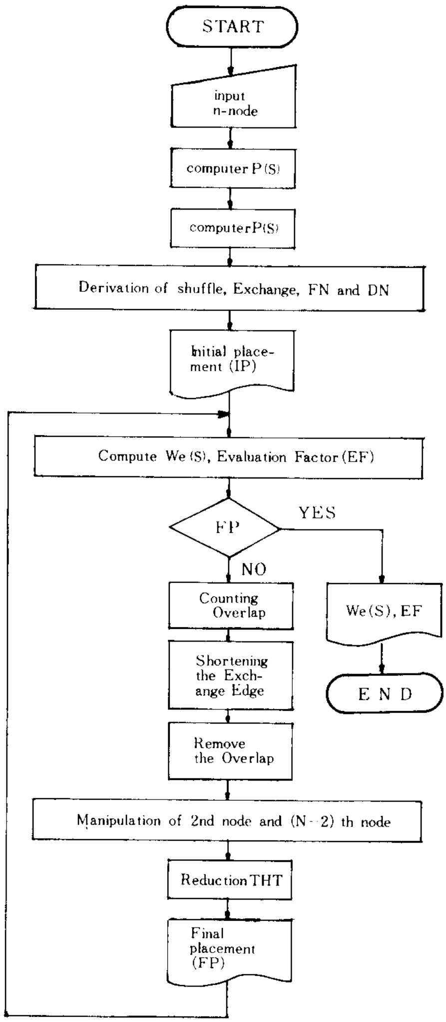

그림 7. 배치 프로그램 흐름도

Fig. 7. Flow chart.

표 3. 평가요소 비교

Table 3. Comparison of the evaluation factor.

평가요소 \ 배치	초기배치	최종배치
최대 crossing의 수	5	5
exchange절선의 최대길이	6	6
전체 exchange 절선의 길이	61	38
전체 crossing의수	45	18
exchange 절선의 수	16	16
소요된 수평트랙의 수	9	7
소요된 수직트랙의 수	16	12
레이아웃의 총면적	144	84

***** node=32 *****

*********** initial placement ***********

0	0	0	0	6	0	0	0	0	7	0	0	0	0	0	0
0	0	0	2	0	3	0	0	14	0	0	0	15	0	0	0
0	0	4	0	0	0	0	5	0	0	22	0	0	23	0	0
0	0	0	0	0	0	10	0	0	0	0	11	0	0	0	0
0	0	0	1	12	0	0	18	0	19	13	0	30	0	0	31
0	0	0	0	0	0	20	0	0	0	0	21	0	0	0	0
0	0	8	0	0	0	0	9	0	0	26	0	0	27	0	0
0	0	0	16	0	17	0	0	28	0	0	0	29	0	0	0
0	0	0	0	24	0	0	0	0	25	0	0	0	0	0	0

*** each factor counting of initial placement ***

the number of fn : 6
the number of dn-nodes : 2
the total number of necklace : 8
the number of vertical track : 16
the no. of horizontal track : 9

***** each parameter for area *****

the number of maximum crossing 5
the maximum length of exchange edge : 6
the total length of exchan edge : 61
the total number of crossing 45
the number of exchange edge : 16

********** overlap counting **********

the number of overlap : 1

그림 8. 32-절점의 초기배치

Fig. 8. The initial placement for N=32.

*********** final placement ***********

0	2	3	6	0	0	7	14	0	0	0	15	0
0	4	0	0	5	10	0	0	11	1	22	23	0
0	0	0	12	0	0	0	0	0	0	13	0	0
0	0	0	0	18	0	19	0	0	0	26	27	0
0	8	0	0	9	20	0	0	21	1	0	0	0
0	16	17	24	0	0	25	28	0	0	0	29	0
0	1	0	0	0	0	0	0	0	0	31	30	0

****** each parameter for area ***********

the number of maximum crossing : 5
the maximum length of exchange edge : 6
the total length of exchange edge : 38
the total number of crossing : 18
the number of exchange edge : 16
the number of vertical track : 12
the number of horizontal track 7

그림 9. 32-절점의 최종 배치

Fig. 9. The final placement for N=32.

V. 結 論

本 論文에서는 $O(N^2/\log^{3/2}N)$-面積에 對해서 節點數가 많은 경우에 複素平面上의 절점들의 分布로 認識해 初期配置하는데 많은 複雜性과 正確性에 요구되는 시간을 줄이기 위해 P(s) 函數에 매트릭스를 利用해 配置 프로그램을 완전 CAD(Computer Aids to

Design)化 했으며 本 알고리즘은 $O(N^2/\log^{3/2}N)$ − 面積에서 exchange 節線의 길이를 最大로 줄일 수 있었고, 그리고 面積도 줄어들게 할 수 있었다. 또한 節點數가 적은 配置에서는 겹침(overlap)이 적어 本 알고리즘이 최적배치임을 알 수 있었다.

절점의 수	Overlap수	비 고
N = 4	1	최적배치 = $O(N^2/\log^2N)$ − 면적
N = 8	0	최적배치 = $O(N^2/\log^2N)$ − 면적
N = 32	1	최적배치 = $O(N^2/\log^2N)$ − 면적
N = 16	4	$O(N^2/\log^{3/2}N)$ − 면적
N = 64	29	$O(N^2/\log^{3/2}N)$ − 면적
N = 128	21	$O(N^2/\log^{3/2}N)$ − 면적

參 考 文 獻

[1] Leighton, F.T., "Complexity issues in VLSI", The MIT press, 1983.

[2] Parker, D.S., "Notes on shuffle/exchange-type switching networks", *IEEE transactions on computers,* vol. c-29, no.3, pp. 213-222, March 1980.

[3] Thompson, C.D., "A Complexity theory for VLSI", Ph. D. Thesis, Department of Computer Science, *Carnegie-Mellon University*, 1980.

[4] Chun-Lin Wu and Tse-Yun Feng, "on a class of multistage interconnection networks", *IEEE Transactions on Computers* vol.C-29, no.8, pp.694-702. August 1980.

[5] Leighton, F.T. and Miller, G.L., "Optimal layouts for small shuffle-exchange graphs", VLSI 81-Very Large Scale integration, edited by *John Academic Press,* pp.289-299, August 1981.

[6] Ullman, J.D., "Computational aspects of VLSI", *Computer science press,* 1984.

[7] Narsingh Deo, "Graph theory with applications to engineering and Computer Science", *Prentice-Hall, Inc.,* 1974.

[8] Leon Steinberg, "The backboard wiring problem: A placement algorithm", *SIAM Review,* vol.3, no.1, pp.37-50. January 1961.

[9] Bender, C.M. and Orszag, S.A., "Advanced Mathematical Methods for Scientists and Engineers, *McGraw-Hill Book Company* New York, 1978.

[10] Hoey. Dand Leiserson. C.E., "A Layout for the Shuffle-exchange network", *Proceedings of the 1980 IEEE Conference on Parallel Processing,* August 1980.