

플라즈마 식각방법에 의한 단결정 실리콘의 Two-Step 식각특성

(Two-Step Etching Characteristics of Single-Si by the Plasma Etching Techique)

李進熙*, 朴盛鎬*, 金末文,** 朴晨鐘*

(Jin Hee Lee, Sung Ho Park, Mal Moon Kim
and Sin Chong Park)

要 約

플라즈마 식각방법은 반응성 이온식각 방법에 비해 표면손상이 작게 일어난다. 따라서 본 연구에서는 플라즈마 식각방법을 사용하여 단결정실리콘의 비등방성 식각기술을 개발하였다. 이때 C₂F₄, SF₆ 가스를 혼합하여 사용하고 2 단계 플라즈마 식각방법을 사용하였다. 그 결과 SF₆ 함량 증가에 따라 식각률과 aspect ratio가 증가하였으며, 1 단계 식각방법에서 발생하는 bulging 현상을 2 단계 식각방법으로 제거할 수 있었다. 그리고 chamber 압력이 증가함에 따라 단결정실리콘의 비등방성이 12(120mTorr일 경우)에서 2.2(~400mTorr일 경우)까지 감소하였으며, rf 전력이 감소함에 따라 비등방성이 9(~650watts인 경우)에서 7(~350watts인 경우)까지 감소하였다. 즉 플라즈마 2 단계 식각방법을 사용해서 rounding이 좋고 비등방성이 좋으며, ~6μm 깊이를 갖는 좋은 trench 프로파일을 형성할 수 있었다.

Abstract

Plasma etching can obtain less damaged etch surface than reactive ion etching. This study was performed to get anisotropic etching characteristics of Si using two step etching technique with C₂F₄ and SF₆ gas mixture. The results show that the etch rate and aspect ratio of silicon was increased with increment of SF₆ contents. The bulging phenomenon on trench side wall in the plasma one-step etching technique was eliminated by the two step etching technique. The anisotropy was decreased from 12 (at 120 mTorr) to 2.2 (at 400 mTorr) with increasing the chamber pressure. At the low rf power (350 watts) anisotropy of silicon was obtained 7 lower than that of high rf power (650 watts, A: ~9). In Summary we obtained anisotropic etching profiles of silicon with e 6μm depth by using the plasma two-step etching technique.

*正會員, 韓國電子通信研究所

(Electronics & Telecommunications Research
Institute)

**正會員, 嶺南大學校 理科學 物理學科

(Dept. of Physics, Yeung-Nam Univ.)

接受日字: 1986年 6月 25

I. 서 론

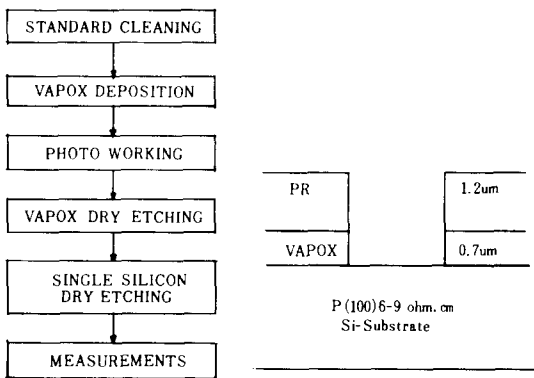
단결정실리콘의 전식식각 기술은 소자의 집적도가 높아짐에 따라 isolation¹⁾과 capacitor의 제작기술^{2,3)} 등에 다각적으로 이용되고 있다. 이러한 isolation과 capacitor에서 사용되는 단결정실리콘의 프로파일은 수직하거나 경사진 형태이며, trench 바닥과 입구부분은

어느 정도 rounding된 상태이어야 한다.¹⁴⁾ 지금까지 단결정 실리콘의 비등방성 식각을 위해 주로 반응성 이온식각(RIE) 방법을 사용하고 있는데,¹⁵⁾ RIE 방법의 경우 비등방성 특성이 매우 좋은 반면 식각률이 낮고 공정이 복잡하며, 기관상에 높은 에너지를 갖는 이온 충돌효과로 기관이 손상(damage)을 받는다.¹⁷⁾ 그러나 플라즈마 식각(PE) 방법은 낮은 에너지로 식각하기 때문에 기관의 손상문제가 해결될 수 있으며, 마스크 층과의 선택비가 큰 반면 비등방성 특성은 RIE 보다 나쁘고 bulging 문제가 발생한다.¹⁸⁾

본 연구에서는 플라즈마 식각방법을 사용하여 단결정 실리콘의 비등방성 식각기술을 개발하였다. 식각가스는 SF₆ 가스와 C₂F₄ 가스를 혼합해서 사용하였으며, 마스크 조건과 chamber 압력 및 rf power를 변화시키면서 식각특성을 조사하였으며, 비등방성 one-step 식각기술에서 발생하는 bulging 문제를 등방성과 비등방성 식각기술을 함께 적용한 two-step 식각방법으로 해결하였다.

II. 실험

시편제작을 위한 공정순서도와 시편의 단면도는 그림 1과 같다.



(a) 공정순서도 (b) 단면도

그림 1. 시편제작을 위한 (a) 공정순서도 및 (b) 시편의 단면도
Fig. 1. (a) Process sequence, (b) cross section of the sample.

본 실험에서 사용한 기관은 4인치 직경의 boron-doped (100), 6~9 Ωcm의 단결정 실리콘 웨이퍼이다. 단결정 실리콘의 식각마스크로는 포토레지스트와 vapox (APCVD oxide)를 사용하였다. 이때 vapox는 SiH₄ + O₂ 분위기에서 APCVD(Atmospheric Pressure Ch-

emical Vapor Deposition)법을 이용하여 380℃ 에서 7,000 Å 두께로 성장시킨 산화막이다. 그리고 포토레지스트는 AZ 1,400 계통의 positive PR을 사용하였으며, 미세형상의 형성을 위해 contact aligner를 사용하였다. 이 포토레지스트의 수직한 프로파일을 유지하기 위해 노광하고 현상한 후에 그대로 마스크로 사용하였다. 이때 vapox층의 식각은 Drytek 회사의 RIE형 장비인 DRIE-102를 사용해서 비등방성 식각을 수행하였으며, 식각가스로는 CHF₃(100sccm)가스와 C₂F₄(50sccm)가스를 혼합하여 사용하였다. 그리고 chamber 압력은 550mTorr, rf power는 1,300watts로 하였다. 한편 단결정 실리콘의 비등방성 식각을 위해서 Drytek 회사의 PE형 장비인 DRIE-100을 사용하였다. 장비의 개략도를 그림 2에 나타내었다. 그림에서 보는 바와 같이 DRIE-100 시스템은 플라즈마 식각장비로서 동일한 면적을 갖는 5쌍의 평면전극이 병렬로 연결되어 있고 wafer는 접지전극에 loading된다. 그리고 rf power는 1KW, chamber 압력은 수 백 mTorr까지 조절할 수 있다.

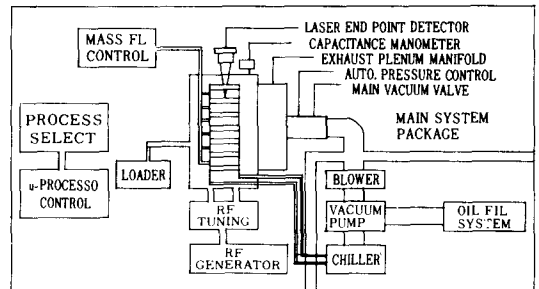


그림 2. 단결정실리콘의 건식식각에 사용된 DRIE-100 PE 시스템
Fig. 2. Schematic diagram of the DRIE 100 plasma reactor.

본 연구의 목적인 단결정 실리콘의 비등방성 식각을 위해서 SF₆ 및 C₂F₄ 가스를 사용하였다.¹⁹⁾ 자세한 실험내용은 다음과 같다. 첫째 단결정 실리콘의 건식 식각 특성을 조사하기 위해서 비등방성 식각가스인 C₂F₄ 가스와 등방성 식각가스인 SF₆ 가스의 조성비를 1:1에서 1:4까지 변화시켰으며, 조성비에 따른 식각률과 aspect ratio를 조사하였다. 그리고 PR만을 마스크로 한 경우와 PR 아래에 vapox가 있는 이중층 마스크에 대한 단결정 실리콘의 식각 profile을 적당한 rf power, chamber 압력, 가스 혼합조건에서 비교하였다. 마지막으로 one-step 식각의 경우와 two-step

식각공정을 비교하였다. Two-step 식각공정은 등방성 식각특성을 갖는 가스로 먼저 식각한 뒤 one-step 식각공정과 같이 비등방성 식각특성을 갖는 조건에서 수행하였다.

III. 결과 및 논의

1. Gas 조성비에 따른 식각특성

단결정 실리콘의 비등방성 식각특성을 조사하기 위해서 본 실험에서는 C_2ClF_5 가스와 SF_6 가스를 혼합하여 사용하였다. 이것은 단결정 실리콘의 비등방성 건식식각에 관한 보고에¹⁾ 근거를 두고 있다. 가스 조성에 따른 단결정 실리콘의 식각률과 비등방성의 척도인 aspect ratio(식각된 실리콘 trench의 깊이와 폭의 비)는 그림 3 과 같다.

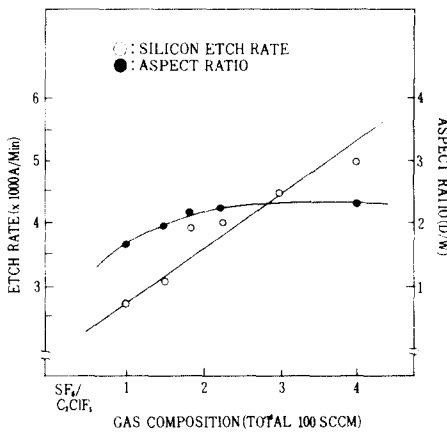


그림 3. C₂ClF₅ 가스와 SF₆ 가스의 조성비에 따른 단결정실리콘의 건식식각특성, 압력 : 80mTorr, rf전력 : 800Watts.

Fig. 3. Plasma etching characteristics of the silicon for various gas composition. Pressure and power are 80mTorr, 800watts,

그림에서 보는 바와 같이 SF₆ 함량이 증가함에 따라 단결정 실리콘의 수직식각률이 ~2,500 Å/Min에서 ~5,000 Å/Min까지 증가하고 aspect ratio도 좋아지는 것을 알 수 있다. 이것은 SF₆ 함량 증가에 따라 F원자의 발생률이 증가하기 때문에 수직식각률이 증가하는 것으로 해석할 수 있다. 이러한 현상은 단결정 실리콘의 식각특성과 비슷한 경향을 보이고 있다.¹⁾

2. 마스크층에 따른 식각특성 (one-step 식각특성)

단결정 실리콘의 비등방성 식각특성과 마스크 물질

과는 상호 밀접한 관계가 있다. 즉 본 실험에서 사용한 식각마스크는 포토레지스트와 포토레지스트 아래에 vapox가 있는 경우이다. 여기서 마스크층으로 포토레지스트를 사용한 주된 이유는 레지스트 속에 포함되어 있는 탄소원자들이 식각시 떨어져나와 다른 종류의 가스와 혼합되어 실리콘 측면에서 식각방해자(inhibitor)로 작용하기 때문이다.^{10,11)} 마스크층에 따른 one-step 식각특성을 그림 4에 나타내었다. 그림4-a에서는 PR-vapox를 사용한 경우이며 수평 dimension loss가 분당 ~37.5 Å 정도이며, 그림4-b에서는 포토레지스트만을 마스크로 사용한 경우로서 수평 dimension loss가 ~50 Å/Min 정도가 되는 one-step 식각프로파일을 보여주고 있다. Profile 상에서 큰 차이는 없지만 PR-vapox를 마스크로 사용한 경우에 lateral dimension loss가 작게 일어남을 알 수 있다. 이것은 vapox가 PR 보다 식각률이 낮아 측면으로의 erosion이 작기 때문에 일어나는 현상으로 볼 수 있다.

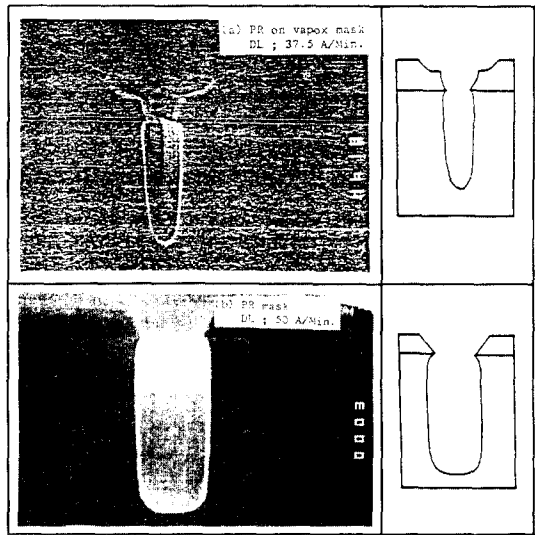


그림 4. One-step식각기술을 사용하였을 경우 mask 층에 따른 식각특성

Fig. 4. The etching profiles of silicon with different mask by two step etching technique. Gas: C₂ClF₅ (50 SCCM) + SF₆ (100 SCCM), power: 800W, pressure: 50mTorr.

3. Two-step 식각특성

그림 4에서 보는 바와 같이 단결정 실리콘의 표면 근처에 돌출 부분이 발생한 것을 볼 수 있는데 이러한 현상은 실리콘 식각시 포토레지스트와 식각가스에서 발

생하는 탄소를 포함하는 폴리머물질이 표면 근처에 많이 쌓여서 식각되지 않기 때문에 발생하는 현상이다.¹⁰⁾ 이러한 탄소 폴리머물질은 단결정 실리콘의 비등방성 식각을 가능하게 하는 반면에 표면 돌출부를 발생시켜 미세소자에 응용하기 어렵게 작용하기도 한다. 그 이유는 capacitor에 응용할 경우 불균일한 산화막의 성장으로 비정상적으로 낮은 breakdown을 유발시킬 수 있으며, isolation에서도 filling 후에 trench 중앙부분이 텅비게 되는 void와 같은 문제가 발생하기 때문이다. 이러한 문제를 2 단계 플라즈마식각 ("two-step plasma etching") 방법으로 해결하였다. Two-step 식각방법은 one-step 식각방법에서 발생한 표면 돌출부를 없애기 위해 등방성 식각특성을 갖는 가스로 먼저 식각을 하고 나중에 one-step 식각과 동일하게 비등방성 식각조건에서 식각하는 기술이다. 본 실험에서는 등방성 식각가스로 SF₆를 사용하였고, 비등방성 식각가스로는 SF₆와 C₂F₄ 가스를 혼합하여 사용하였다. 그 결과를 그림 5에 나타내었다.

그림에서 보는 바와 같이 단결정 실리콘층에 bulging 현상이 없으며, 식각된 실리콘의 바닥과 표면부근의 rounding이 아주 좋은 것을 알 수 있다. 이것은 rf power가 800watts, chamber 압력이 800mTorr인 대표적인 경우이며, 1st-step 식각시간을 변화시키면서 전체 실리콘 프로파일을 조절할 수 있다. 그림5-a에서는 10초의 1st-step 식각시간인 경우이고, 5-b에서는 30초, 5-c는 40초인 경우로서 각각의 수평 dimension loss는 2,100 Å, 3,473 Å, 4,736 Å 이 된다. 즉 프로파일을 조절하기 위해서는 one-step 비등방성 식각시 발생할 수 있는 bulging의 정도를 감안하여 two-step 식각방법에서 등방성 식각인 1st-step의 식각시간을 결정하면 된다. 즉 적정시간을 T라하면

$$\text{적정시간}(T) = \frac{\text{실리콘의 bulging 폭}(dt = (t_2 - t_1)/2)}{\text{1st-step 등방성 수평식각률}(R_x)}$$

로 표시된다. 여기서 실리콘의 bulging 폭은 dt = (최대 폭 t₂ - 최소폭 t₁)/2로써 2nd-step에서 식각시간에 비례하고, 등방성 수평식각률 R_x는 가스량, rf power, chamber 압력에 따라 달라지므로 이들 변수로써 R_x를 조절할 수 있다. 예를 들면 3μm 깊이의 단결정 실리콘 식각시 bulging 폭 dt가 약 500 Å이며, SF₆만을 사용하였을 때 수평식각률이 1,500 Å/Min이므로 이때 적정시간 (T)는 20초가 된다. 한편 식각 프로파일이 rf power(E)와 chamber의 압력(P)에 어떻게 영향을 받는지 하는 문제에 대해서 C. B. Zarowin의 보고에 잘 언급된 바 있다.¹¹⁾ 즉 power가 클 수록, 압력이 낮을 수록 비등방성 특성이 좋아진다고 할 수 있다. 본

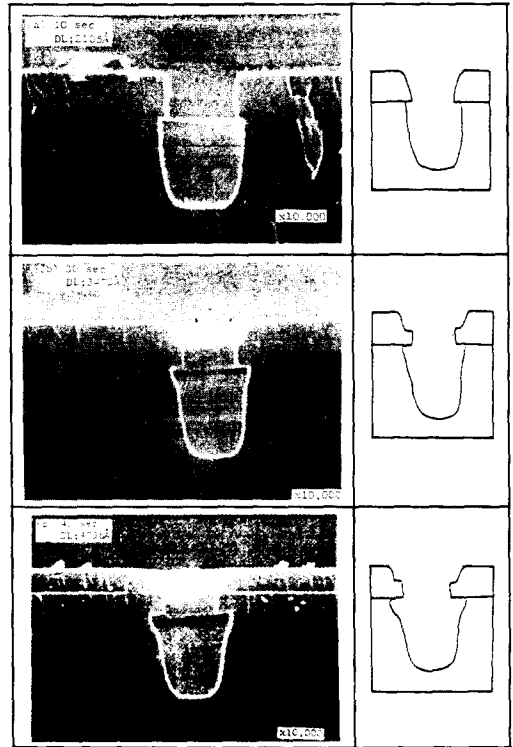


그림 5. Two-step 식각방법을 이용한 실리콘의 전식각 특성
power : 800Watt, pressure : 80mTorr,
gas : C₂F₄ (50SCCM) + SF₆ (50SCCM)
Fig. 5. The two step etching profit files of the silicon with various 1st step etch time.
power:800W, pressure:80mTorr,
gas: C₂F₄ (50SCCM) + SF₆ (50SCCM).

실험에서는 그림6, 그림7과 같이 chamber 압력 및 rf power의 변화에 따라 단결정 실리콘의 식각 프로파일이 변화하는 상태를 조사하였다.

그림에서 보는 바와 같이 chamber 압력이 증가함에 따라 마스크층 밑부분이 식각되는 undercutting 현상이 일어나게 되어 단결정 실리콘의 비등방성 (수직식각률/수평식각률)이 ~12(chamber 압력 : 120mTorr인 경우)에서, ~2.2(chamber 압력 : 400mTorr인 경우)까지 급격히 나빠지게 되며(그림6), rf power의 증가로 수직식각률이 증가하게 되므로 비등방성 특성이 좋아지는 것을 그림 7에서 볼 수 있다. 즉 650watts의 rf power에서 비등방성이 약 10정도이지만, 360watts에서는 ~8로 감소한다. 여기서 단결정 실리콘의 식각특성 중 비등방성은 chamber 압력에 대한 의존도가 rf power의 의존도 보다 큰 것임을 알 수 있다. 즉, 낮은 chamber 압력, 높은 rf power에서 비등방성 특성이 좋

아진 것을 알 수 있다. 따라서 본 연구에서 개발한 2 단계 식각기술을 사용하면 trench 입구와 바닥에서의 rounding이 좋고 깊이 6~7 μm 의 deep-trench 프로파일(그림6)을 얻을 수 있다.

IV. 결 론

단결정 실리콘의 비등방성 식각특성을 two-step 플라즈마 식각방법을 사용하여 얻은 결과는 다음과 같다. 첫째 C_2ClF_6 , 가스에 첨가한 SF_6 가스의 혼합비를 증가시키에 따라 식각률과 aspect ratio가 증가하는 경

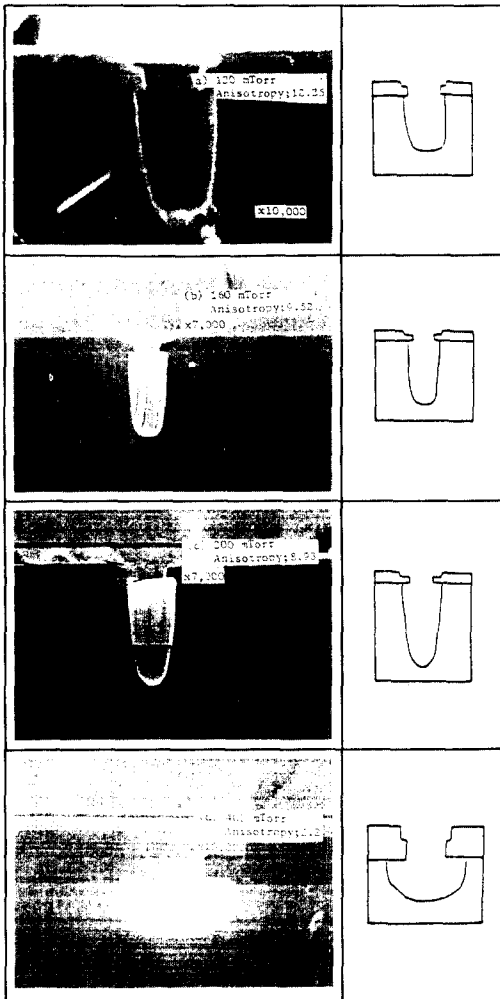


그림 6. Chamber 압력의 변화에 대한 단결정실리콘의 플라즈마 식각특성
 RF전력: 800W, gas: C_2ClF_6 (50SCCM) + SF_6 (50SCCM)
 Fig. 6. The two step etching profiles of the silicon with various chamber pressure. RF power: 800W, gas: C_2ClF_6 (50SCCM) + SF_6 (50SCCM).

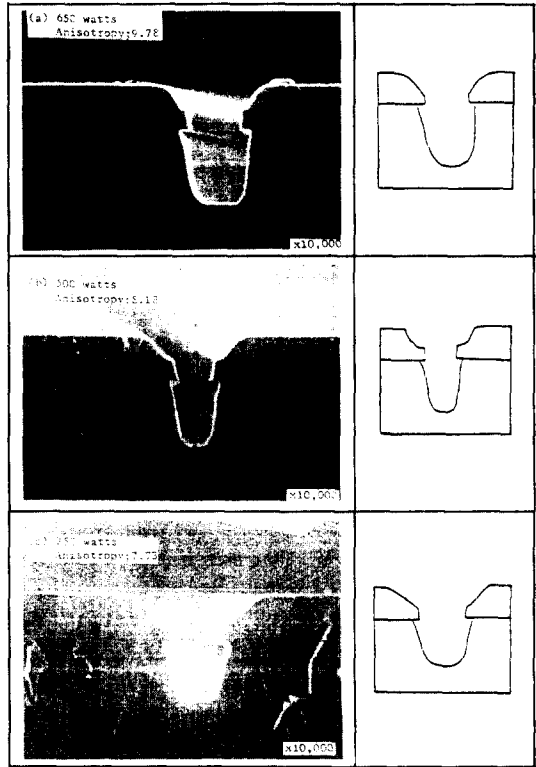


그림 7. RF power의 변화에 대한 단결정실리콘의 플라즈마 식각특성 chamber 압력: 800mTorr, gas: C_2ClF_6 (50SCCM) + SF_6 (50SCCM)
 Fig. 7. The two step etching profiles of the silicon with various rf power. pressure: 80mTorr, gas: C_2ClF_6 (50SCCM) + SF_6 (50SCCM).

향을 알 수 있고, one-step 식각방법의 경우 trench 입구 근처에서 돌출부분이 생기는 것을 알 수 있었다. 둘째 마스크층의 변화에 따른 실리콘 프로파일상의 큰 차이점은 없지만 PR-vapox를 마스크로 한 경우 (~37.5 Å/Min)가 PR만을 마스크로 하였을 때 (~50 Å/Min) 보다 erosion이 작게 일어나므로 PR-vapox마스크가 유리할 것으로 기대된다. 세째 trench 입구의 돌출부에는 two-step 식각기술을 사용함으로써 제거할 수 있었다. 즉 2nd-step에서의 식각시간에 비례하여 1st-step 식각시간을 조절할 수 있다. 그리고 chamber 압력이 낮은 경우(120mTorr에서 비등방성 ~12)가 높은 경우(400mTorr에서 ~2.2)보다 비등방성이 훨씬 좋은 것을 알 수 있다. 그리고 낮은 rf power에 대해서(350 watts에서 비등방성 ~7) 보다 높은 경우(650watts에서 ~10)가 더 좋은 비등방성 특성을 가짐을 알 수 있었다. 즉 단결정 실리콘의 비등방성 식각프로파일을 얻

기 위해서 본 연구에서는 plasma two-step 식각방법을 사용하였으며 깊이 6~7 μm 의 rounding이 좋은 deep trench 프로파일을 얻을 수 있었다.

參 考 文 獻

- [1] R.D. Rung, H. Momose and Nagagubo, *Deep Trench Isolated CMOS Devices*, IEDM Tech. Dig., pp. 237-240, 1982.
- [2] Hideo Sunami, T. Kure, N. Hashimoto, K. Itoh, T. Toyabe and S. Asai, "ACorrugated Capacitor Cell (CCC)", *IEEE-ED*, vol. ED-31, no. 6, pp. 746-753, 1984.
- [3] S. Nakajima, K. Miura, K. Minegushi and T. Morie, "An isolation-merged vertical capacitor cell for large capacity DRAM", *IEDM Tech. Dig.*, pp. 240-243, 1984.
- [4] K. Yamada, Y. Tsunashima, K. Imai, T. Kashio and H. Tango, "A deep-trenched capacitor technology for 4mega bit dynamic RAM", *IEDM Tech. Dig.*, pp. 702-705, 1985.
- [5] H.B. Pogge, J.A. Bondur and P.J. Bulkhart, "Reactive ion etching of silicon with C12/Ar (1)", *J. Electrochem. Soc.*, vol. 130, no. 7, pp. 1592-1596, 1983.
- [6] G.C. Schwartz and P.M. Schaible, "The effects of arsenic doping in reactive ion etching of silicon in chlorinated plasma", *J. Electrochem. Soc.*, vol. 130, no. 9, pp. 1898, 1983.
- [7] S.W. Pang, "Dry etching induced damage in silicon and GaAs", *Solid State Techn.*, pp. 249, April, 1984.
- [8] C. Gonzalez and P. Mcvittie, "A study of trenched capacitor structures", *IEEE-EDL*, vol. EDL-6, no. 5, pp. 215, 1985.
- [9] 한국전자기술연구소, "Microelectronics 기술개발중 실리콘반도체 공정기술개발에 관한연구" SN 8412-F, 최종연구보고서, pp. 375, 1984.
- [10] M. Mieth and A. Barker, "Plasma etching using SF6 and chlorine gases", *Semiconductor International*, pp. 227, May, 1984.
- [11] C.J. Mogab and H.J. Levinstein, *J. Vac. Sci. Technol.*, vol.17, no. 3, pp. 721, May/June, 1980.
- [12] C.B. Zarowin, "Plasma etch anisotropy theory and some verifying experiments relating ion transport, ion energy, and etch profiles", *J. Electrochem. Soc.*, vol. 124, no. 11, pp. 1144, 1983.