論 文

順序多值論理回路의 拡張理論에 관한 研究

正會員 李 東 烈* 正會員 崔 承 哲**

A Study on the Expanded Theory of Sequential Multiple-valued Logic Circuit

Dong Lyul LEE*, Sung Chul CHOI** *Regular Members*

要 約 本 論文은 Galois Field를 利用하여 順序多值論理回路를 實現하는 하나의 방법을 제시하였다. 먼저 Taylor 급수를 有限体上에서 成立하는 多項式에 對應하도록 전개시켜 多值組合論理回路의 固有行列을 산출하고 이 行列을 근거로 順序多值論理回路를 設計하였다. 本 論文은 組合回路를 構成하는 基本 개념을 順序論理回路에도 적용될 수 있도록 拡張한 것이다. 本 論文에서는 우선 組合論理回路의 構成理論을 拡張하여 單一入力 單一出力인 경우의 順序多值論理函數構成理論을 提示한 후 이를 拡張하여 單一入力 多出力인 경우의 順序多值論理函數構成理論을 提示하였다. 또한 이를 더욱 拡張하여 單一變數는 물론 多變數 多出力인 경우까지 提示하였다. 이때 多出力인 경우는 回路가 상호 獨立的이므로 Partition 개념에 의하여 처리하였다. 이 방법에 依하여 順序多値論理回路를 設計하면 종래의 多項式전개에 必要한 방대한 계산과정을 줄일 수 있었다. 또한 行列연산에 의하여 계산하므로 아무리 복잡한 論理函數라 하더라도 Computer Program 처리가 가능하였다.

ABSTRACT This paper presents a method to realize the sequential multiple-valued Logic on Galois field. First, We develop so that Taylor series can be corresponded the irreducible polynomial to realize over the finite field, and produce the matrix in a mixing multiple-valued Logic circuit, studied the sequential multiple-valued Logic circuit on basic of this matrix. This paper object expanded a basic concept of the conbinational Logic circuit so as to apply in the sequential Logic circuit. First of all, We suggest a theory for constructing sequential multiple-valued Logic circuit. Then, We realized the construction with the single input and the multi-output that expanded its function construction. In case of the multi-output, the circuit process by the partition function concept as the mutual independent. This method can be reduced a enormous computer course to need a traditional extention that designed the sequential multiple-valued Logic circuit.

*富川工業專門大學
Puchon Technical College 160
**崇實大學校 電子工學科
Dept. of Electronics Engineering, Soong Sil University
論文番號 : 87-57(接受 1987. 7. 29)

I. 序 論

多值論理에 관한 研究는 1970年 국제심포지움을 기폭제로 하여 回를 거듭함에 따라 그 內容이

깊어지고 있다[1]. 多値論理回路는 2進論理 回路에 比하여 데이타의 高速처리가 可能하고情報의 기억밀도가 크며 入出力 端子數의 감소등 長點이 있고 신뢰성 향상과 가격의 계속적인 저하등으로 최근 多値論理에 관한 研究가 여러분야에 서 進行되고 있다. 또한 多値論理回路는 2進論理回路에 比하여 크기가 커지지만 同一정보량을처리하는데 端子상오간 연결문제의 복잡성을 경감시켜 줌으로 單位面積당 데이타의 처리능력이 향상되는 長點이 있다[2]. 최근 Mcclusky[3]는I^2L 多値論理回路의 理論的 設計節次를 提示하였고, 그후 여러 사람들에 의해 回路設計節次에 관한 研究가 활발히 시도되었다[4]. 多値論理回路의 設計는 I^2L, CCD[5], PLA[6], T-gate 등을 使用하여 構成하는 여러가지 設計方法이 提示되었다. 이러한 多値論理를 有限体上에서 解析하여 스윗칭函數를 構成하고자 하는 研究가 여러사람들에 의해 시도되었다[7]~[12].

K. S. Menger[7]는 Boolean difference를 有限体로 拡張하여 Galois switching函數를 多項式形態로 얻은 후 Fourier 변환에 對應시켜 論理回路를 實現하였고, B. Benjauthit와 I. S. Reed[8]는 Menger가 求한 多項式을 多値多變數인 경우로 拡張시켰다. J. C. Wesselkampev[9]는 divided difference를 利用한 Newton의 보간법으로 有限体上의 多項式을 전개하였으며, V. H. Tokmen[10]은 函數의 분리방법을 도입하여 論理函數를 構成하였다. 以上의 어느 論文이고 多項式의 係數를 結定하는데 방대한 계산을 要하는 것이 공통점이다.

本 論文은 多値論理函數를 有限体上에서 構成할 때 多項式의 係數決定에 방대한 계산을 要하는 一般的인 方法대신 有限体를 構成할 때 一定하게 定하여지는 行列을 單一變數入力인 경우에 對하여 먼저 求하고 이를 拡張하여 多入力 多出力 順序多値論理函數를 構成할 수 있도록 設計하고 이의 回路를 實現하였다.

Ⅱ. 有限体의 數學的 性質

이 節에서는 本 論文의 理論을 전개시키는데 必要한 有限体의 數學的인 性質을 列擧하였다[7],[8],[12].

P를 素數로 하고 n(단, $n\geq 1$)를 陽의 정수라 할 때 $P^n=N$인 有限体를 一名 Galois Field 라 하며 이를 GF(N)으로 表記한다.

GF(N)에서는 두 연산 +(加法)과 ·(乗法)이 唯一하게 存在한다. 本 論文에서 사용된 GF(N)의 중요한 성질은 다음과 같다.

1) $a^N=a$, $\cdot a^{N-1}=1\ (\forall a\in GF(N),\ a\neq 0)$

2) $(a+b)^N=a^N+b^N\ (\forall a, b\in GF(N))$

3) $\sum_{i=0}^{N-1} e^i=\begin{cases}-1 & (e=1\text{일때})\\ 0 & (\forall a\in GF(N))\end{cases}$

4) $\prod_{i=1}^{N-1} e_i=\begin{cases}e_1 & :N\text{이 우수일 때}\\ -e_1 & :N\text{이 기수일 때}\end{cases}$

5) $-a=(-1)\cdot a\ (\forall a\in GF(N))$

6) GF(N)의 모든 元素들은

$$f(\alpha)=a_0\alpha^0+a_1\alpha^1+a_2\alpha^2+\cdots a_{N-1}\alpha^{N-1}=\sum_{i=0}^{N-1}a_n\alpha^i \tag{1}$$

로 表示된다. 단, α는 P를 法으로 하는 正數体 Z_P의 元素를 係數로 하는 n次 既約多項式 $x^{P^n}-x$인 既約因子의 根이고 $a_i\in Z_P\ (i=0, 1, 2, \cdots, N-1)$이다.

7) GF(3), GF(5), GF(7)의 加法과 乗法은 MOD 3, MOD 5, MOD 7로 연산된다.

여기서 順序多値論理函數를 構成하기 위한 既約因子의 根을 求하는 方法을 例로 보이면 다음과 같다.

例 1. GF(4)인 경우

GF(4)=GF(2^2)에서 P=2이고, n=2 이므로 n次既約多項式 $x^{2^2}-x$는 $x(x^3-1)$이므로 이것을 전개하면

$x(x^3-1)=x(x-1)\ (x^2+x+1)$로 分解되고 x^2+x+1은 Z_2상에서 既約인 2次多項式이다. 따라서 $x^2+x+1=0$의 한 根을 α라 하면 GF(4)의 元素는 $a_0+a_1\alpha$의 形으로 表示된다. 이 때 a_0, $a_1\in Z_2=\{0, 1\}$이므로 GF(4)의 元素는 다

음과 같다. 편의상 $a_0\alpha^0+a_1\alpha^1+a_2\alpha^2+\cdots+a_{N-1}\alpha^{N-1}$인 形의 元素表示는 $e_0, e_1, e_2, e_3, \cdots, e_{N-1}$의 기호를 사용하기로 한다.

$a_0+a_1\alpha$
$0+0\alpha=e_0$
$1+0\alpha=e_1$
$0+1\alpha=e_2$
$1+1\alpha=e_3$

단, $\alpha^2+\alpha+1=0$, 즉 $\alpha^2=-(\alpha+1)$,
$-1\equiv 1$

이러한 $GF(4)=\{e_0, e_1, e_2, e_3\}$ 元素들의 加法表와 乘法表는 表 1, 2와 같다[13].

또한 $GF(3^2)$에 대한 加法表와 乘法表는 부록에서 다루었다[14].

表 1 GF(4)內 元素들의 加法表
Addition in GF(4).

+	e_0	e_1	e_2	e_3
e_0	e_0	e_1	e_2	e_3
e_1	e_1	e_0	e_3	e_2
e_2	e_2	e_3	e_0	e_1
e_3	e_3	e_2	e_1	e_0

표 2 GF(4)內 元素들의 乘法表
Product in GF(4).

·	e_0	e_1	e_2	e_3
e_0	e_0	e_0	e_0	e_0
e_1	e_0	e_1	e_2	e_3
e_2	e_0	e_2	e_3	e_1
e_3	e_0	e_3	e_1	e_2

Ⅲ. 組合多値論理函数構成理論

Ⅲ-1. 單一變數 組合多値論理函数

이 절에서는 Taylor 급수의 일반식을 有限体의 모든 성질을 만족하도록 전개하여 單一變數에 對한 組合多値論理函数를 構成하면, 有限体上에서 成立하는 多項式[16]

$$F(x)=\sum f(k)\,(x-x_\iota)^k \quad 단, \ (\forall x_\iota\in GF(N)) \tag{2}$$

에서 係数函数[16]가

$$f(k)=\frac{1}{k\,!}\,f^{(k)}(x_\iota) \quad 단, \ (k=0,1,2,\cdots,N-1) \tag{3}$$

로 表示되는 Taylor 급수를 택하여 Galois Switching函数를 求하였다. 먼저 式(3)을 (2)에서 代入하여 정리하면 다음과 같이 전개된다[17]

$$F(x)=\sum_{\iota=0}^{N-1}\sum_{k=0}^{N-1}(-l_1)^{N-(k+1)}\cdot e^{N-(k+)}\cdot F(e_\iota)\cdot x^k \tag{4}$$

式(4)를 전개하면 다음과 같다.

$$\begin{aligned}F(x)&=\sum_{\iota=0}^{N-1}\sum_{k=0}^{N-1}(-e_1)^{N-(k+1)}\cdot e_\iota^{N-(k+1)}\cdot F(e_\iota)\cdot x^k\\
&=(-e_1)^N\{[-e_1\cdot F(e_0)+e_1^{N-2}\cdot F(e_1)+e_2^{N-2}\\
&\quad\cdot F(e_2)]x^0+\cdots+[e_{N-2}^{N-2}\cdot F(e_{N-2})+e_{N-1}^{N-2}\cdot\\
&\quad F(e_{N-1})]x+[e_1^{N-3}\cdot F(e_1)+e_2^{N-3}\cdot F(e_2)+\cdots\\
&\quad+e_{N-2}^{N-3}\cdot F(e_{N-2})+e_{N-1}^{N-3}\cdot F(e_{N-1})]x^2+\cdots\\
&\quad+[e_1\cdot F(e_0)+e_1\cdot F(e_1)+e_1\cdot F(e_2)+\cdots\\
&\quad+e_{N-2}\cdot F(e_{N-2})+\cdots+e_{N-1}\cdot\\
&\quad F(e_{N-1})]x^{N-2}+[e_1\cdot F(e_0)+e_1\cdot F(e_1)+e_1\cdot\\
&\quad F(e_2)+\cdots+e_1\cdot F(e_{N-2})+e_1\cdot F(e_{N-1})]x^{N-1}\}\\
&=\sum_{\iota=0}^{N-1}C_\iota x^\iota\end{aligned} \tag{5}$$

여기서 係数C_ι는 다음과 같다.

$$C_0 = (-e_1)\,[-e_1 \cdot F(e_0)]$$

$$C_1 = (-e_1)^N\,[e_1^{N-2} \cdot F(e_1) + e_2^{N-2} \cdot F(e_2) + \cdots$$
$$\cdots + e_{N-1}^{N-2} \cdot F(e_{N-1})]$$
$$\vdots$$
$$C_{N-1} = (-e_1)^N\,[e_1 F(e_0) + e_1 \cdot F(e_1) + \cdots$$
$$+ e_1 \cdot F(e_{N-1})] \qquad (6)$$

式(5)를 單一變數에 對한 行列形態로 정리한 후 이를 $[C_i]$로 表記하면 다음과 같다.

이 行列의 첫번째 行은 定數項이므로 [Q]行列을 構成할 때 반드시 포함시켜야 한다. 몇가지 N의 値에 對한 例를 보임으롬 順序多値論理函数回路를 設計하는데 적용하고자 한다.

例 1. GF(3)인 경우

$$[Q]_{3\times3} = \begin{bmatrix} e_1 & e_0 & e_0 \\ e_0 & e_2 & e_1 \\ e_2 & e_2 & e_2 \end{bmatrix} \qquad (12)$$

$$[C_i] = \begin{bmatrix} e_1 & e_0 & e_0 & \cdots & e_0 & e_0 \\ e_0 & -e_1^{N-2} & -e_2^{N-2} & \cdots & -e_{N-1}^{N-2} & -e_{N-1}^{N-2} \\ e & & \vdots & \cdots - & {}_{N-2} & \vdots \\ e_0 & -e_1 & -e_2^2 & \cdots & -e_{N-2} & -e_{N-1} \\ e_0 & -e_1 & -e_2 & \cdots & -e_{N-2} & -e_{N-1} \\ -e_1 & -e_1 & -e_1 & \cdots & -e_1 & -e_1 \end{bmatrix} \begin{bmatrix} F(e_0) \\ F(_1) \\ F\ N-3) \\ F((N-3) \\ F((N-2) \\ F((N-1) \end{bmatrix} \qquad (7)$$

式(7)을 간단히 하면,

$$[C_i]_{N\times1} = [Q]_{N\times N}\,[F_i]_{N\times1} \quad (i = 0, 1, 2, \cdots, N-1) \qquad (8)$$

로 表記할 수 있으며, 여기서

$$[C_i]_{N\times1} = [C_0,\ C_1,\ C_2,\ \cdots C_{N-1}]^T \qquad (9)$$

$$[Q]_{N\times N} = \begin{bmatrix} e_1 & e_0 & e_0 & \cdots\cdots & e_0 & e_0 \\ e_0 & -e_1^{N-2} & -e_2^{N-2} & \cdots\cdots & -e_{N-1}^{N-2} & -e_{N-1}^{N-2} \\ \vdots & \vdots_1 & \vdots & \cdots\cdots & \vdots & \vdots \\ e_0 & -e^3{}_1 & -e_2^3 & \cdots\cdots & -e_{N-2}^3 & -e_{N-1}^3 \\ e_0 & -e_1^2 & -e_2^2 & \cdots\cdots & -e_{N-2} & -e_{N-1}^2 \\ -e_1 & -e_1 & -e_1 & \cdots\cdots & -e_1 & -e_1 \end{bmatrix} \qquad (10)$$

$$[F]_{N\times1} = [F(e_0),\ F(e_1),\ F(e_2), \cdots, F(e_{N-1})]^T \qquad (11)$$

이다. 式(10)은 有限体上의 元素数N에 따라 行要素와 列要素가 固有하게 定하여지는 行列이다.

例 2. GF(2^2)인 경우

$$[Q]_{4\times4} = \begin{bmatrix} e_1 & e_0 & e_0 & ee_0 \\ e_0 & e_1 & e_3 & ee_2 \\ e_0 & e_1 & e_2 & ee_3 \\ e_1 & e_1 & e_1 & ee_1 \end{bmatrix} \qquad (13)$$

例 3. GF(2^3)=GF(8)인 경우

$$[Q]_{8\times8} = \begin{bmatrix} e_1 & e_0 & e_0 & e_0 & e_0 & e_0 & e_0 & e_0 \\ e_0 & e_1 & e_5 & e_7 & e_6 & e_2 & e_4 & e_3 \\ e_0 & e_1 & e_7 & e_6 & e_5 & e_3 & e_2 & e_4 \\ e_0 & e_1 & e_4 & e_2 & e_3 & e_6 & e_7 & e_5 \\ e_0 & e_1 & e_6 & e_5 & e_7 & e_4 & e_3 & e_2 \\ e_0 & e_1 & e_3 & e_4 & e_2 & e_7 & e_5 & e_6 \\ e_0 & e_1 & e_2 & e_3 & e_4 & e_5 & e_6 & e_7 \\ e_1 & e_1 & e_1 & e_1 & e_1 & e_1 & e_1 & e_1 \end{bmatrix} \qquad (14)$$

例 4. GF(5)인 경우

$$[Q]_{5\times5}=\begin{pmatrix} e_1 & e_0 & e_0 & e_0 & e_0 \\ e_0 & e_4 & e_2 & e_3 & e_1 \\ e_0 & e_4 & e_1 & e_1 & e_4 \\ e_0 & e_4 & e_3 & e_2 & e_1 \\ e_4 & e_4 & e_4 & e_4 & e_4 \end{pmatrix} \tag{15}$$

例 5　$GF(3^2)=GF(9)$ 인 경우

$$[Q]_{9\times9}=\begin{pmatrix} e_1 & e_0 & e_0 & e_0 & e_0 & e_0 & e_0 & e_0 & e \\ e_0 & e_2 & e_1 & e_3 & e_4 & e_6 & e_5 & e_8 & e_9 \\ e_2 & e_2 & e_1 & e_2 & e_2 & e_3 & e_4 & e_4 & e_3 \\ e_0 & e_2 & e_1 & e_4 & e_3 & e_5 & e_6 & e_7 & e_8 \\ e_0 & e_2 & e_1 & e_1 & e_1 & e_2 & e_2 & e_2 & e_2 \\ e_0 & e_2 & e_1 & e_3 & e_4 & e_7 & e_8 & e_5 & e_6 \\ e_0 & e_2 & e_1 & e_2 & e_2 & e_4 & e_3 & e_3 & e_4 \\ e_0 & e_2 & e_1 & e_4 & e_3 & e_8 & e_7 & e_6 & e_5 \\ e_2 & e_2 & e_2 & e_2 & e_2 & e_2 & e_2 & e_2 & e_2 \end{pmatrix} \tag{16}$$

Ⅲ-2. 2變數 組合多値論理函數

單一變數 構成理論을 2變數인 경우로 擴張시키려면 變數中 어느 한 變數를 固定시킨 후 즉 $F(x_1, x_2)|_{x_2=c}=F(x_1, c)$ $(\forall C \in GF(N))$ 로 놓고 $F(x_1, c)$ 를 $C=e_0, e_1, \cdots e_{N-1}$ 까지 모두 求하면 된다. 式(7)을 擴張전개하여 정리하면

$$F(x_1, x_2)=\sum_{l=0}^{N-1}\sum_{k=0}^{N-1}(-e_1)^{2N}\cdot$$

$$\cdot[F(x_1, e_l)]\cdot[Y]\cdot[X_2^k] \tag{17}$$

로 된다. 여기서 $[F(x_1, e_l)]=[F(x_1, e_1), \cdots, F(x_1, e_{N-1})]$ 이고 $[X_2^k]=[X_2^{N-1}, X_2^{N-2}, \cdots, X_2, 1]^T$ 이다. 式(17)에서 $(-e_1)^{2N}$項이 있으므로, 式(17)의 $(-e_1)^{2N}$ 은 e_1 이므로 式(17)은

$$F(x_1, x_2)=\sum_{l=0}^{N-1}\sum_{k=0}^{N-1}[F(x_1, e_l)]\cdot[Y]\cdot[X_2^k] \tag{18}$$

로 된다.

Ⅳ. 順序多値論理函数의 構成理論

Ⅳ-1. 單一入・出力 順序多値論理回路

順序回路는 入力의 變化에 依해서만 結定되는 組合回路와는 달리 入力과 출력狀態에 依하여 다음 出力狀態가 結定되는 回路이다. 有限体 $GF(P^n)$上에서의 順序回路를 다음과 같이 定義한다.

〔定義 1〕[11] 順序回路는 X, Y, S의 3集合과두 函数 f, g로 構成되며 〈X, Y, S, f, g〉로 表示한다.

여기서,

1) $X=\{X_1, X_2, \cdots, X_P\}$는 入力信號의 有限集合이다. $(\forall X \in GF(N))$

2) $Y=\{Y_1, Y_2, \cdots, Y_g\}$는 出力信號의 有限集合이다. $(\forall Y \in GF(N))$

3) $S=\{S_1, S_2, \cdots, S_N\}$는 狀態의 有限集合이다. $(\forall S \in GF(N))$

4) $f: s\times X\rightarrow Y$는 出力函数이다.

5) $g: s\times X\rightarrow S$는 次期狀態函数이다.

이들 두 函数 f와 g는 一名 入出力狀態方程式이라 부르며 시간에 종속되는 관계를 나타내는 식으로 表示하면, 出力函教 f는

$$Y(t)=f[S(t), X(t)],\ (S(t), X(t)\in GF(P^n)) \tag{19}$$

이고, 次期狀態 $S(t+1)$은 現狀態 $S(t)$와 現入力 $X(t)$와의 函数이므로 次期狀態函数 g는

$$S(t+1)=g[S(t), X(t)],\ (S(t+1)\in GF(P^n)) \tag{20}$$

로 表示된다. 入出力壯態方程式 f와 g는 임의의 시간간격에서 入力記號X 와 出力記號Y 의 獨立的인 관계가 있다. 이 函数는 다음과 같은 入力組合으로 擴張할 수 있다.

$$T=X(0),\ X(1),\ X(2),\ \cdots,\ X(n) \tag{21}$$

出力 또는 반응組合 R는

$$R = Y(0),\ Y(1),\ Y(2),\ \cdots,\ Y(n) \tag{22}$$

초기상태 $S(0)$와 入力組合T가 주어지면 應答組合은 다음과 같은 入出力狀態반복에 依해서 固有하게 結定된다.

$$Y(0) = f\,[S(0),\ X(0)] \tag{23}$$

$$S(1) = g\,[S(0),\ X(0)] \tag{24}$$

$$S(2) = g\,[S(1),\ X(1)] = f\,[g\,[S(0),\ X(0),\ X(1)]] \\ \vdots \tag{25}$$

$$Y(n) = f\,[S(n),\ X(n)] \\ = f\,[g\,[g\,[\cdots[g\,[g\,[S(0),\ X(0)],\ X(1),\ X(2)]\cdots],\ X(n)] \tag{26}$$

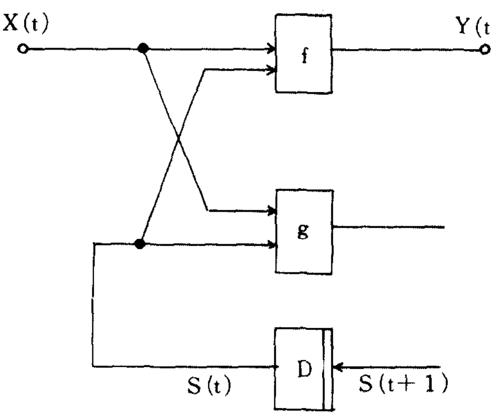

그림 1 單一入出力 順序多值論理回路
Sequential multiple-valued logic circuit for single input-output.

$$S(n+1) = g\,[S(n),\ X(n)] \\ = g\,[g\,[g\,[g\cdots[g\,[g\,[S(0),\ X(0)],\ X(1)],\ X(2) \\ \cdots],\ X(n)] \tag{27}$$

〔定義 2〕 理想的인 지연소자는 1單位시간에 依해 지연된다. t시간에서의 出力값은 全시간 t－1에서의 入力과 같고,

$$q(t) = p(t-1) \text{ 또는 } q(t+1) = p(t) \tag{28}$$

로 表示된다. 이상의 내용을 Block선도로 나타내면 그림 1과 같이 된다.

그림 1과 같은 順序多值論理回路에 있어서 單一入力線X에 $e_0,\ e_1,\ e_2,\ \cdots,\ e_{N-1}$의 N變數值가 入力되어 出力變數가 結定되는 狀態가 다음 表3과 같을 때[18] 順序多值論理函数는 組合多值論理函数方法으로 求한 狀態函数 $S(t+1)$이 궤환되어 결국 2變數組合多值論理인 경우와 같게되므로 式(4)를 적용·확장하여 정리하면 다음과 같다.

$$S(t+1) = \sum_{i=0}^{N-1} \sum_{j=0}^{N-1} C_{ij}\,[S(t)]^i\,[X(t)]^j \tag{29}$$

여기서 係数行列 C_{ij}는

$$[C_{ij}] = [Q]_{N\times N}\,[S]_{N\times N}\,[Q]^T_{N\times N} \tag{30}$$

로 되며, 여기서

$$[Q]^T_{N\times N} = [Q]_{N\times N} \text{의 轉置行列이다.} \tag{31}$$

表 3 狀態表
State table.

	入力 X(t)			
	$X_0(t)=e_0(t)$	$X_1(t)=e_1(t)$	⋯⋯	$X_{N-1}(t)=e_{N-1}(t)$
現 $S_0(t)$	$S_{0,0}(t+1)/Y_{00}(t)$	$S_{0,1}(t+1)/Y_{0,1}(t)$	⋯⋯	$S_{0,N-1}(t+1)/Y_{0,N-1}(t)$
狀 $S_1(t)$	$S_{1,0}(t+1)/Y_{10}(t)$	$S_{1,1}(t+1)/Y_{1,1}(t)$	⋯⋯	$S_{1,N-1}(t+1)/Y_{1,N-1}(t)$
態 $S_2(t)$	$S_{2,0}(t+1)/Y_{20}(t)$	$S_{2,1}(t+1)/Y_{2,1}(t)$	⋯⋯	$S_{2,N-1}(t+1)/Y_{2,N-1}(t)$
Y(t) ⋮	⋮	⋮		⋮
$S_{N-1}(t)$	$S_{N-1,0}(t+1)/Y_{N-1,0}(t)$	$S_{N-1,1}(t+1)/Y_{N-1,1}(t)$	⋯⋯	$S_{N-1,N-1}(t+1)/Y_{N-1,N-1}(t)$
	次狀態/出力			

$$[S]_{N\times N}=\begin{bmatrix} S_{00}(t+1)/Y_{00}(t) & S_{01}(t+1)/Y_{01}(t) & \cdots S_{0N-1}(t+1)/Y_{0N-1}(t) \\ S_{10}(t+1)/Y_{10}(t) & S_{11}(t+1)/Y_{11}(t) & \cdots S_{1N-1}(t+1)/Y_{1N-1}(t) \\ S_{20}(t+1)/Y_{20}(t) & S_{21}(t+1)/Y_{21}(t) & \cdots S_{2N-1}(t+1)/Y_{2N-1}(t) \\ \vdots & \vdots & \cdots \quad \vdots \\ S_{N-10}(t+1)/Y_{N-10}(t) & S_{N-11}(t+1)/Y_{N-11}(t) & S_{N-1} \cdots S_{N-1N-1}(t+1)/Y_{N-1N-1}(t) \end{bmatrix} \tag{32}$$

이다. 式(32)에서 $S_{ij}(t+1)/Y_{ij}(t)$는 次期狀態를 求할때는 $S_{ij}(t+1)$만을 선택하고 函数$Y(t)$를 求할때는 $Y_{ij}(t)$만을 선택한다.

Ⅳ-2. 單一入力 2出力 順序多值論理回路

그림 2와 같은 順序多值論理回路에 있어서 單一入力線X에 $e_0, e_1, e_2, \cdots, e_{N-1}$의 N值狀態變數가 入力되어 次期狀態函数와 合成된 狀態變数가 出力線 $Y_1(t)$, $Y_2(t)$에 N值의 出力變数가 結定되는 狀態表는 表4와 같다.

表4는 現狀態 $S_0(t), S_1(t), \cdots, S_{N-1}(t)$에서 入力線 $X(t)$에 N值가 入力될 경우의 狀態를 나타낸 것이다. 여기서 出力函数를 2단으로 拡張시켰고 또한 상호 獨立이므로 各各 분리하여 式

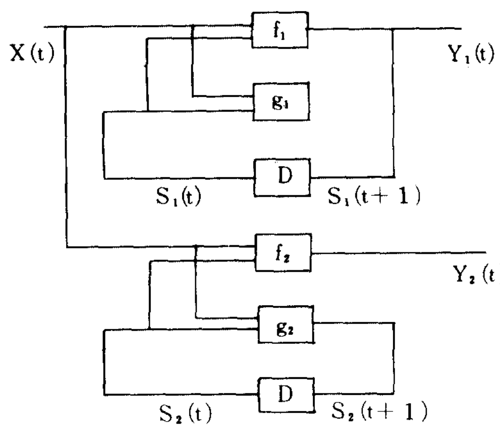

그림 2 單一入力 2出力 順序多値論回路
Sequential multiple-valued logic circuit for single input-dual output.

表 4* 單一入力과 2出力 狀態表
State table for single input-dual output.

Y(t) \ X(t)		X(t)			
		$e_0(t)$	e_1 (t) (t)	…………	$e_{N-1}(t)$
$S_1(t)$	$S_0(t)$	$S_{00}(t+1)/Y_{00}(t)$	$S_{01}(t+1)/Y_{01}(t)$	…………	$S_{0,N-1}(t+1)/Y_{0,N-1}(t)$
	$S_1(t)$	$S_{10}(t+1)/Y_{10}(t)$	$S_{11}(t+1)/Y_{11}(t)$	…………	$S_{1,N-1}(t+1)/Y_{1,N-1}(t)$
	$S_2(t)$	$S_{20}(t+1)/Y_{20}(t)$	$S_{21}(t+1)/Y_{21}(t)$	…………	$S_{2,N-1}(t+1)/Y_{2,N-1}(t)$
	⋮	⋮	⋮		⋮
	$S_{N-1}(t)$	$S_{N-1,0}(t+1)/Y_{N-1,0}(t)$	$S_{N-1,1}(t+1)/Y_{N-1,1}(t)$	…………	$S_{N-1,N-1}(t+1)/Y_{N-1,N-1}(t)$
$S_2(t)$	$S_0(t)$	$S_{00}(t+1)/Y_{00}(t)$	$S_{01}(t+1)/Y_{01}(t)$	…………	$S_{0,N-1}(t+1)/Y_{0,N-1}(t)$
	$S_1(t)$	$S_{10}(t+1)/Y_{10}(t)$	$S_{11}(t+1)/Y_{11}(t)$	…………	$S_{1,N-1}(t+1)/Y_{1,N-1}(t)$
	$S_2(t)$	$S_{20}(t+1)/Y_{20}(t)$	$S_{21}(t+1)/Y_{21}(t)$	…………	$S_{2,N-1}(t+1)/Y_{2,N-1}(t)$
	⋮	⋮	⋮		⋮
	$S_{N-1}(t)$	$S_{N-1,0}(t+1)/Y_{N-1,0}(t)$	$S_{N-1,1}(t+1)/Y_{N-1,1}(t)$	………	$S_{N-1,N-1}(t+1)/Y_{N-1,N-1}(t)$

으로 表現하면 다음과 같다. 즉, $S_1(t)$에 대해서는

$$S_1(t+1)=\sum_{i=0}^{N-1}\sum_{j=0}^{N-1} C_{ij}\,[S_1(t)]^i\,[X(t)]^j \tag{33}$$

이고, 係数函数 C_{ij}는

$$[C_{ij}]=[Q]_{N\times N}\,[S_1(t)]_{N\times N}\,[Q]^T_{N\times N} \tag{34}$$

이 된다. $S_2(t)$에 관해서는

$$S_2(t+1)=\sum_{i=0}^{N-1}\sum_{j=0}^{N-1} C_{ij}\,[S_2(t)]^i\,[X(t)]^j \tag{35}$$

이며, 係数函数 C_{ij}는 다음과 같다.

$$[C_{ij}]=[Q]_{N\times N}\,[S_2(t)]_{N\times N}\,[Q]^T_{N\times N} \tag{36}$$

또한 出力方程式 $Y_1(t)$와 $Y_2(t)$는 다음式으로表現된다.

$$Y_1(t)=\sum_{i=0}^{N-1}\sum_{j=0}^{N-1} C_{ij}\,[Y_1(e_i(t))]^i\,[X(t)]^j \tag{37}$$

$$Y_2(t)=\sum_{i=0}^{N-1}\sum_{j=0}^{N-1} C_{ij}\,[Y_2(e_i(t))]^i\,[X(t)]^j \tag{38}$$

Ⅳ-3. 2入力과 單一出力 順序多値論理函数

單一入力 順序多値論理函数構成理論을 綜合하여 2入力인 경우로 拡張정리하면

$$S(t+1)=\sum_{i=0}^{N-1}\sum_{j=0}^{N-1}\sum_{k=0}^{N-1} C_{ijk}\,[S(t)]^i\,[X_1(t)]^j\,[X_2(t)]^k \tag{39}$$

가 된다. 여기서 係数行列 C_{ijk}는

$$[C_{ijk}]=[Q]_{N^2\times N^2}\,[S]_{N^2\times N}\,[Q]^T_{N\times N} \tag{40}$$

이며,

$[Q]^T_{N\times N}=[Q]_{N\times N}$의 転置行列이다. (41)

$$[Q]_{N^2\times N^2}=[Q]_{N\times N}\otimes[Q]_{N\times N}$$

$$=\begin{bmatrix} [Q]_{N\times N} & e_0[Q]_{N\times N} & \cdots & e_0[Q]_{N\times N} \\ e_0[Q]_{N\times N} & -[Q]_{N\times N} & \cdots & -e_{N-1}^{N-2}[Q]_{N\times N} \\ \vdots & \vdots & & \\ e_0[Q]_{N\times N} & -[Q]_{N\times N} & \cdots & -e_{N-1}[Q]_{N\times N} \\ -[Q]_{N\times N} & -[Q]_{N\times N} & & -[Q]_{N\times N} \end{bmatrix} \tag{42}$$

두입력 行列의 값도 부록에 삽입한다.

Ⅳ-4. 2入力 2出力 順序多値論理函数

그림 3과 같은 回路의 状態方程式과 出力方程式은 두개의 入出力이 서로 獨立的인 관계가 되므로 서로 다른 状態方程式과 出力方程式을 求해야 한다. 우선 状態方程式을 求하면,

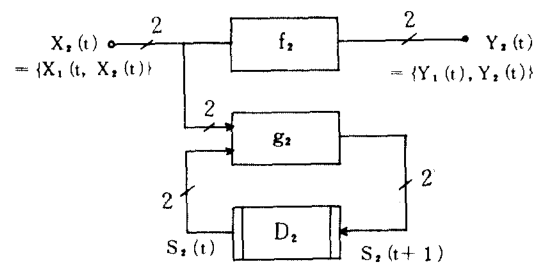

그림 3 2入力 2出力 順序多値論理回路
Sequential multiple-valued logic circuit for dual input-dual output.

$$S_1(t+1)=\sum_{i=0}^{N-1}\sum_{j=0}^{N-1}\sum_{k=0}^{N-1} C_{ijk}\,[S_1(t))]^i\,[X_1(t)]^j\,[X_2(t)]^k \tag{43}$$

係数函数 C_{ijk}는

$$[C_{ijk}]=[Q]_{N^2\times N}\,[S_1(t)]_{N^2\times N}\,[Q]^T_{N\times N} \tag{44}$$

이다.

$$S_2(t+1)=\sum_{i=0}^{N-1}\sum_{j=0}^{N-1}\sum_{k=0}^{N-1} C_{ijk}\,[S_2(t)]^i\,[X_1(t)]^j\,[X_2(t)]^k \tag{45}$$

이고 係数函数 C_{ijk}는

$$[C_{ijk}] = [Q]_{N^2\times N^2}\,[S_2(t)]_{N^2\times N}\,[Q]^T_{N\times N} \tag{46}$$

이다.

Ⅳ-5. m入力 r出力 順序多値論理函數

앞에서 論한 順序多値論理函數構成方法은 單一入力으로부터 2出力 또한 두 入力 單一出力으로 부터 두 出力을 제시하였다.

이 절에서는 앞에서 論한 順序多値論理函數의 入力에 대한 出力의 拡張을 基本으로 單一에서 数個의 入出力까지 拡張될 수 있도록 狀態方程式과 出力方程式을 一般化하였다.

그림 4를 간략하게 block diagram으로 表示하면 그림 5와 같다.

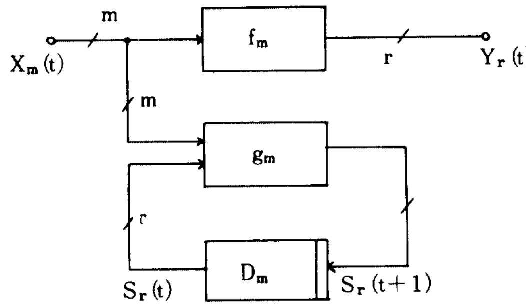

그림 4 m入力 r出力 順序多値論理回路
Sequential multiple-valued logic circuit for m input-r output.

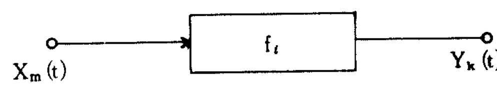

그림 5 多入力 多出力 block diagram
Block diagram for multiple input-output.

표 5 m入力 r出力인 狀態表
State table for m input-r output.

$Y(t)$ \ $X(t)$		$X_1(t)$				$X_2(t)$				$X_3(t)$				------	$X_m(t)$			
		$e_0(t)$	$e_1(t)$	…	$e_{N-1}(t)$	$e_0(t)$	$e_1(t)$	…	$e_{N-1}(t)$	e_0	$e_1(t)$	…	$e_{N-1}(t)$	------	$e_0(t)$	$e_1(t)$	…	$e_{N-1}(t)$
$S_1(t)$	$S_0(t)$	$S_{00}(t+1)/Y_{00}(t)$	$S_{01}(t+1)/Y_{01}(t)$	…	$S_{0,N-1}(t+1)/Y_{0,N-1}(t)$	$S_{00}(t+1)/Y_{00}(t)$	$S_{01}(t+1)/Y_{01}(t)$	…	$S_{0,N-1}(t+1)/Y_{0,N-1}(t)$	$S_{00}(t+1)/Y_{00}(t)$	$S_{01}(t+1)/Y_{01}(t)$	…	$S_{0,N-1}(t+1)/Y_{0,N-1}(t)$	……	$S_{00}(t+1)/Y_{00}(t)$	$S_{01}(t+1)/Y_{01}(t)$	…	$S_{0,N-1}(t+1)/Y_{0,N-1}(t)$
	$S_1(t)$	$S_{10}(t+1)/Y_{10}(t)$	$S_{11}(t+1)/Y_{11}(t)$	…	$S_{1,N-1}(t+1)/Y_{1,N-1}(t)$	$S_{10}(t+1)/Y_{10}(t)$	$S_{11}(t+1)/Y_{11}(t)$	…	$S_{1,N-1}(t+1)/Y_{1,N-1}(t)$	$S_{10}(t+1)/Y_{10}(t)$	$S_{11}(t+1)/Y_{11}(t)$	…	$S_{1,N-1}(t+1)/Y_{1,N-1}(t)$	……	$S_{10}(t+1)/Y_{10}(t)$	$S_{11}(t+1)/Y_{11}(t)$	…	$S_{1,N-1}(t+1)/Y_{1,N-1}(t)$
	⋮	⋮	⋮		⋮	⋮	⋮		⋮	⋮	⋮		⋮		⋮	⋮		⋮
	$S_{N-1}(t)$	$S_{N-1,0}(t+1)/Y_{N-1,0}(t)$	$S_{N-1,1}(t+1)/Y_{N-1,1}(t)$	…	$S_{N-1,N-1}(t+1)/Y_{N-1,N-1}(t)$	$S_{N-1,0}(t+1)/Y_{N-1,0}(t)$	$S_{N-1,1}(t+1)/Y_{N-1,1}(t)$	…	$S_{N-1,N-1}(t+1)/Y_{N-1,N-1}(t)$	$S_{N-1,0}(t+1)/Y_{N-1,0}(t)$	$S_{N-1,1}(t+1)/Y_{N-1,1}(t)$	…	$S_{N-1,N-1}(t+1)/Y_{N-1,N-1}(t)$	……	$S_{N-1,0}(t+1)/Y_{N-1,0}(t)$	$S_{N-1,1}(t+1)/Y_{N-1,1}(t)$	…	$S_{N-1,N-1}(t+1)/Y_{N-1,N-1}(t)$
$S_2(t)$	$S_0(t)$	$S_{00}(t+1)/Y_{00}(t)$	$S_{01}(t+1)/Y_{01}(t)$	…	$S_{0,N-1}(t+1)/Y_{0,N-1}(t)$	$S_{00}(t+1)/Y_{00}(t)$	$S_{01}(t+1)/Y_{01}(t)$	…	$S_{0,N-1}(t+1)/Y_{0,N-1}(t)$	$S_{00}(t+1)/Y_{00}(t)$	$S_{01}(t+1)/Y_{01}(t)$	…	$S_{0,N-1}(t+1)/Y_{0,N-1}(t)$	……	$S_{00}(t+1)/Y_{00}(t)$	$S_{01}(t+1)/Y_{01}(t)$	…	$S_{0,N-1}(t+1)/Y_{0,N-1}(t)$
	$S_1(t)$	$S_{10}(t+1)/Y_{10}(t)$	$S_{11}(t+1)/Y_{11}(t)$	…	$S_{1,N-1}(t+1)/Y_{1,N-1}(t)$	$S_{10}(t+1)/Y_{10}(t)$	$S_{11}(t+1)/Y_{11}(t)$	…	$S_{1,N-1}(t+1)/Y_{1,N-1}(t)$	$S_{10}(t+1)/Y_{10}(t)$	$S_{11}(t+1)/Y_{11}(t)$	…	$S_{1,N-1}(t+1)/Y_{1,N-1}(t)$	……	$S_{10}(t+1)/Y_{10}(t)$	$S_{11}(t+1)/Y_{11}(t)$	…	$S_{1,N-1}(t+1)/Y_{1,N-1}(t)$
	⋮	⋮	⋮		⋮	⋮	⋮		⋮	⋮	⋮		⋮		⋮	⋮		⋮
	$S_{N-1}(t)$	$S_{N-1,0}(t+1)/Y_{N-1,0}(t)$	$S_{N-1,1}(t+1)/Y_{N-1,1}(t)$	…	$S_{N-1,N-1}(t+1)/Y_{N-1,N-1}(t)$	$S_{N-1,0}(t+1)/Y_{N-1,0}(t)$	$S_{N-1,1}(t+1)/Y_{N-1,1}(t)$	…	$S_{N-1,N-1}(t+1)/Y_{N-1,N-1}(t)$	$S_{N-1,0}(t+1)/Y_{N-1,0}(t)$	$S_{N-1,1}(t+1)/Y_{N-1,1}(t)$	…	$S_{N-1,N-1}(t+1)/Y_{N-1,N-1}(t)$	……	$S_{N-1,0}(t+1)/Y_{N-1,0}(t)$	$S_{N-1,1}(t+1)/Y_{N-1,1}(t)$	…	$S_{N-1,N-1}(t+1)/Y_{N-1,N-1}(t)$
$S_3(t)$	$S_0(t)$	$S_{00}(t+1)/Y_{00}(t)$	$S_{01}(t+1)/Y_{01}(t)$	…	$S_{0,N-1}(t+1)/Y_{0,N-1}(t)$	$S_{00}(t+1)/Y_{00}(t)$	$S_{01}(t+1)/Y_{01}(t)$	…	$S_{0,N-1}(t+1)/Y_{0,N-1}(t)$	$S_{00}(t+1)/Y_{00}(t)$	$S_{01}(t+1)/Y_{01}(t)$	…	$S_{0,N-1}(t+1)/Y_{0,N-1}(t)$	……	$S_{00}(t+1)/Y_{00}(t)$	$S_{01}(t+1)/Y_{01}(t)$	…	$S_{0,N-1}(t+1)/Y_{0,N-1}(t)$
	$S_1(t)$	$S_{10}(t+1)/Y_{10}(t)$	$S_{11}(t+1)/Y_{11}(t)$	…	$S_{1,N-1}(t+1)/Y_{1,N-1}(t)$	$S_{10}(t+1)/Y_{10}(t)$	$S_{11}(t+1)/Y_{11}(t)$	…	$S_{1,N-1}(t+1)/Y_{1,N-1}(t)$	$S_{10}(t+1)/Y_{10}(t)$	$S_{11}(t+1)/Y_{11}(t)$	…	$S_{1,N-1}(t+1)/Y_{1,N-1}(t)$	……	$S_{10}(t+1)/Y_{10}(t)$	$S_{11}(t+1)/Y_{11}(t)$	…	$S_{1,N-1}(t+1)/Y_{1,N-1}(t)$
	⋮	⋮	⋮		⋮	⋮	⋮		⋮	⋮	⋮		⋮		⋮	⋮		⋮
	$S_{N-1}(t)$	$S_{N-1,0}(t+1)/Y_{N-1,0}(t)$	$S_{N-1,1}(t+1)/Y_{N-1,1}(t)$	…	$S_{N-1,N-1}(t+1)/Y_{N-1,N-1}(t)$	$S_{N-1,0}(t+1)/Y_{N-1,0}(t)$	$S_{N-1,1}(t+1)/Y_{N-1,1}(t)$	…	$S_{N-1,N-1}(t+1)/Y_{N-1,N-1}(t)$	$S_{N-1,0}(t+1)/Y_{N-1,0}(t)$	$S_{N-1,1}(t+1)/Y_{N-1,1}(t)$	…	$S_{N-1,N-1}(t+1)/Y_{N-1,N-1}(t)$	……	$S_{N-1,0}(t+1)/Y_{N-1,0}(t)$	$S_{N-1,1}(t+1)/Y_{N-1,1}(t)$	…	$S_{N-1,N-1}(t+1)/Y_{N-1,N-1}(t)$
⋮	⋮	⋮	⋮	……	⋮	⋮	⋮	……	⋮	⋮	⋮	……	⋮		⋮	⋮	……	⋮
$S_N(t)$	$S_0(t)$	$S_{00}(t+1)/Y_{00}(t)$	$S_{01}(t+1)/Y_{01}(t)$	…	$S_{0,N-1}(t+1)/Y_{0,N-1}(t)$	$S_{00}(t+1)/Y_{00}(t)$	$S_{01}(t+1)/Y_{01}(t)$	…	$S_{0,N-1}(t+1)/Y_{0,N-1}(t)$	$S_{00}(t+1)/Y_{00}(t)$	$S_{01}(t+1)/Y_{01}(t)$	…	$S_{0,N-1}(t+1)/Y_{0,N-1}(t)$	……	$S_{00}(t+1)/Y_{00}(t)$	$S_{01}(t+1)/Y_{01}(t)$	…	$S_{0,N-1}(t+1)/Y_{0,N-1}(t)$
	$S_1(t)$	$S_{10}(t+1)/Y_{10}(t)$	$S_{11}(t+1)/Y_{11}(t)$	…	$S_{1,N-1}(t+1)/Y_{1,N-1}(t)$	$S_{10}(t+1)/Y_{10}(t)$	$S_{11}(t+1)/Y_{11}(t)$	…	$S_{1,N-1}(t+1)/Y_{1,N-1}(t)$	$S_{10}(t+1)/Y_{10}(t)$	$S_{11}(t+1)/Y_{11}(t)$	…	$S_{1,N-1}(t+1)/Y_{1,N-1}(t)$	……	$S_{10}(t+1)/Y_{10}(t)$	$S_{11}(t+1)/Y_{11}(t)$	…	$S_{1,N-1}(t+1)/Y_{1,N-1}(t)$
	⋮	⋮	⋮		⋮	⋮	⋮		⋮	⋮	⋮		⋮		⋮	⋮		⋮
	$S_{N-1}(t)$	$S_{N-1,0}(t+1)/Y_{N-1,0}(t)$	$S_{N-1,1}(t+1)/Y_{N-1,1}(t)$	…	$S_{N-1,N-1}(t+1)/Y_{N-1,N-1}(t)$	$S_{N-1,0}(t+1)/Y_{N-1,0}(t)$	$S_{N-1,1}(t+1)/Y_{N-1,1}(t)$	…	$S_{N-1,N-1}(t+1)/Y_{N-1,N-1}(t)$	$S_{N-1,0}(t+1)/Y_{N-1,0}(t)$	$S_{N-1,1}(t+1)/Y_{N-1,1}(t)$	…	$S_{N-1,N-1}(t+1)/Y_{N-1,N-1}(t)$	……	$S_{N-1,0}(t+1)/Y_{N-1,0}(t)$	$S_{N-1,1}(t+1)/Y_{N-1,1}(t)$	…	$S_{N-1,N-1}(t+1)/Y_{N-1,N-1}(t)$

그림 5를 拡張된 多値論理回路로 表示하면 그림 6과 같다.

m入力 r出力인 경우의 順序多値論理를 構成할 경우에는 入力이 m個에서 出力이 r個로 拡張된 狀態이므로 入力狀態 $X_1(t), X_2(t), \cdots, X_m(t)$ 에서 出力狀態 $S_1(t), S_2(t), \cdots, S_r(t)$의 次狀態方程式과 出力方程式을 各各 求하면 된다. 이는 狀態表를 作成할 때 次期狀態와 出力을 獨立된 變數로 취급하여 作成할 수 있기 때문이다.

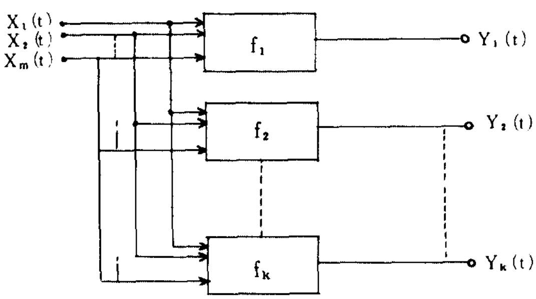

그림 6 拡張된 m 入力 r 出力 順序多値論理回路
Expanded Sequential multiple-valued logic circuit for m input-r output.

表 5는 이의 狀態表를 나타낸 것이다.

表 5에서와 같이 組合多値論理函數方法으로求해진 狀態方程式은 出力이 r인 경우를 式(43)과같이 정리하면,

$$S_r(t+1)=\sum_{i=0}^{N-1}\sum_{j=0}^{N-1}\sum_{k=0}^{N-1}\cdots\sum_{q=0}^{N-1}C_{ijk}\cdots q\,[S_r(t)]^i\,[X_1(t)]^j\,[X_2(t)]^k\cdots[X_m(t)]^q \tag{47}$$

이 되고 出力方程式은 式(48)와 같다.

$$Y_r(t+1)=\sum_{i=0}^{N-1}\sum_{j=0}^{N-1}\sum_{k=0}^{N-1}\cdots\sum_{q=0}^{N-1}C_{ijk}\cdots q\,[Y_r(e_i(t))]^i\,[X_1(t)]^j\,[X_2(t)]^k\cdots[X_m(t)]^q \tag{48}$$

여기서 r은 $1\leqq r$ 이다. 式(47)에서 m가 우수 입력인 경우 $C_{ijk}\cdots q$는

$$[C_{ijk}\cdots q]=[Q]_{a\times a}\,[S_r(t)]_{a\times b}\,[Q]^T_{b\times b} \tag{49}$$

로 求해진다. 여기서

$$a=N^{\frac{m+2}{2}} \tag{50}$$

$$b=N^{\frac{m}{2}} \tag{51}$$

이며, 반면에 m가 기수인 경우에는

$$[C_{ijk}\cdots q]=[Q]_{a\times a}\,[S_r(t)]_{a\times a}\,[Q]^T_{a\times a} \tag{52}$$

가 된다. 여기서

$$a=N^{\frac{m+1}{2}} \text{ 이다.} \tag{53}$$

또한, $r=1$ 즉, 出力이 單一인 경우 부터 두 出力인 경우까지의 狀態函數는 入力이 單一에서 부터 多入力까지 同一하게 적용되어짐은 지금까지의 과정에서 제시되었다.

따라서 多入力 多出力 $r=r$인 경우의 狀態函數는 다음과 같다.

$$S_r(t+1)=\sum_{i=0}^{N-1}\sum_{j=0}^{N-1}\sum_{k=0}^{N-1}\cdots\sum_{q=0}^{N-1}C_{ijk\cdots q}\,[S_r(t)]^i\,[X_1(t)]^j\,[X_2(t)]^k\cdots[X_m(t)]^q \tag{54}$$

이 된다. 단, r 의 범위는 $1\leqq r$ 이다.

r가 1에서 r까지의 狀態方程式은 다음과 같다.

$$S_1(t+1)=\sum_{i=0}^{N-1}\sum_{j=0}^{N-1}\sum_{k=0}^{N-1}\cdots\sum_{q=0}^{N-1}C_{ijk\cdots q}\,[S_1(t)]^i\,[X_1(t)]^j\,[X_2(t)]^k\cdots[X_m(t)]^q$$

$$S_2(t+1)=\sum_{i=0}^{N-1}\sum_{j=0}^{N-1}\sum_{k=0}^{N-1}\cdots\sum_{q=0}^{N-1}C_{ijk\cdots q}\,[S_2(t)]^i\,[X_1(t)]^j\,[X_2(t)]^k\cdots[X_m(t)]^q$$

$$\vdots$$

$$S_r(t+1)=\sum_{i=0}^{N-1}\sum_{j=0}^{N-1}\sum_{k=0}^{N-1}\cdots\sum_{q=0}^{N-1}C_{ijk\cdots q}\,[S_r(t)]^i\,[X_1(t)]^j\,[X_2(t)]^k\cdots[X_m(t)]^q \tag{55}$$

같은 方法으로 出力方程式을 求하면 다음式들

이 된다.

$$Y_1(t)=\sum_{i=0}^{N-1}\sum_{j=0}^{N-1}\sum_{k=0}^{N-1}\cdots\sum_{q=0}^{N-1}C_{ijk\cdots q}$$

$$[Y_1(e_1(t))]^i[X_1(t)]^j[X_2(t)]^k\cdots[X_m(t)]^q$$

$$Y_2(t)=\sum_{i=0}^{N-1}\sum_{j=0}^{N-1}\sum_{k=0}^{N-1}\cdots\sum_{q=0}^{N-1}C_{ijk\cdots q}$$

$$[Y_2(e_1(t))]^i[X_1(t)]^j[X_2(t)]^k\cdots[X_m(t)]^q$$

$$\vdots$$

$$Y_r(t+1)=\sum_{i=0}^{N-1}\sum_{j=0}^{N-1}\sum_{k=0}^{N-1}\cdots\sum_{q=0}^{N-1}C_{ijk\cdots q}$$

$$[Y_r(e_1(t))]^i[X_1(t)]^j[X_2(t)]^k\cdots[X_m(t)]^q \tag{56}$$

V. 適 用 例

V－1. 單一入・出力이고 GE(4)인 경우

表 6 GF(4)에서의 狀態表
An example of single input-output over GF(4).

S(t) \ X(t)	e_0	e_1	e_2	e_3
e_0	e_0	e_0	e_1	e_1
e_1	e_0	e_1	e_3	e_2
e_2	e_1	e_2	e_1	e_2
e_3	e_1	e_3	e_3	e_1

次狀態函數 S(t+1)은 式(29)로 부터

$$S(t+1)=\sum_{i=0}^{4-1}\sum_{j=0}^{4-1}C_{ij}[S(t)]^i[X(t)]^j \tag{57}$$

로 되고 C_{ij}는 式(30)으로 부터

$$[C_{ij}]=\begin{bmatrix}e_1&e_0&e_0&e_0\\e_0&e_1&e_3&e_2\\e_0&e_1&e_2&e_3\\e_1&e_1&e_1&e_1\end{bmatrix}\begin{bmatrix}e_0&e_0&e_1&e_1\\e_0&e_1&e_3&e_2\\e_1&e_2&e_1&e_2\\e_1&e_3&e_3&e_1\end{bmatrix}\begin{bmatrix}e_1&e_0&e_0&e_0\\e_0&e_1&e_1&e_1\\e_0&e_3&e_2&e_1\\e_0&e_2&e_3&e_1\end{bmatrix}=\begin{bmatrix}e_0&e_1&e_1&e_0\\e_1&e_0&e_0&e_0\\e_1&e_1&e_0&e_0\\e_0&e_0&e_0&e_0\end{bmatrix}$$

여기서 위의 연산은 제 2 장에서 언급한 GF(N)에서의 정리(6)에 의하여 산출된 表 1, 表 2 의 GF(4)에 관한 연산표를 利用하였다. 따라서 次期狀態函數 S(t+1)은 式(57)로부터 아래와 같다.

$$S(t+1)=e_1S(t)+e_1S^2(t)+e_1X(t)$$
$$+e_1S^2(t)X(t)+e_1X^2(t) \tag{58}$$

式(58)을 順序多値論理回路로 實現하면 그림 7 과 같다.

V－2. 單一入力 2出力이고 GF(4)인 경우

次狀態函數는 出力의 数 r가 2개인 경우이므로 式(33)과 式(35)로 부터 다음 식들을 얻게 된다. 즉,

$$S_1(t+1)=\sum_{i=0}^{3}\sum_{j=0}^{3}C_{ij}[S_1(t)]^i[X(t)]^j \tag{59}$$

$$S_2(t+1)=\sum_{i=0}^{3}\sum_{j=0}^{3}C_{ij}[S_2(t)]^i[X(t)]^j \tag{60}$$

$$[C_{ij}]=\begin{bmatrix}e_1&e_0&e_0&e_0\\e_0&e_1&e_3&e_2\\e_0&e_1&e_2&e_3\\e_1&e_1&e_1&e_1\end{bmatrix}\begin{bmatrix}e_0&e_0&e_0&e_0\\e_0&e_1&e_1&e_0\\e_0&e_2&e_1&e_0\\e_0&e_0&e_0&e_0\end{bmatrix}\begin{bmatrix}e_1&e_0&e_0&e_1\\e_0&e_1&e_1&e_1\\e_0&e_3&e_2&e_1\\e_0&e_2&e_3&e_1\end{bmatrix}=\begin{bmatrix}e_0&e_0&e_0&e_0\\e_0&e_1&e_3&e_0\\e_0&e_0&e_3&e_0\\e_0&e_0&e_0&e_0\end{bmatrix}$$

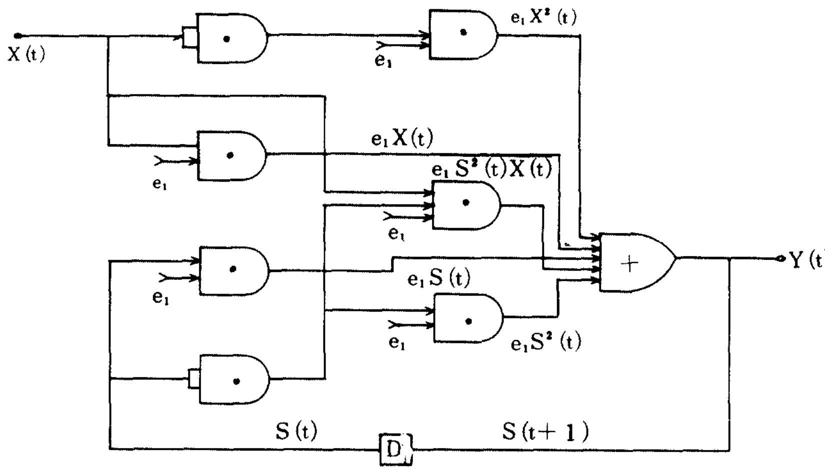

그림 7 表 6 의 順序多値論理函数의 實現回路.
Implementation of the sequential logic function of table 6.

表 7 GF(4)에서의 單一入力 2出力인 경우
An example of single input-dual output over GF(4).

S(t) \ X(t)		e_0	e_1	e_2	e_3
$S_1(t)$	e_0	e_0	e_0	e_0	e_0
	e_1	e_0	e_1	e_0	e_0
	e_2	e_0	e_2	e_1	e_0
	e_3	e_0	e_0	e_0	e_0

S(t) \ X(t)		e_0	e_1	e_2	e_3
$S_2(t)$	e_0	e_3	e_1	e_0	e_2
	e_1	e_2	e_2	e_3	e_1
	e_2	e_1	e_0	e_2	e_2
	e_3	e_0	e_3	e_2	e_1

으로 되고 係数函数 C_{ij} 는 式(34)와 式(36)로 부터 구하면 된다. 우선 式(34)로부터 $S_1(t)$ 에 對한 C_{ij} 를 求하면 다음과 같다.

次狀態函数 $S_1(t+1)$ 은 式(59)로부터 다음 의 式이 얻어진다.

$$\begin{aligned} S_1(t+1) &= e_1 S_1(t) X(t) + e_3 S_1^3(t) X(t) \\ &\quad + e_3 S_1(t) X^2(t) + e_3 S_1^2(t) X^2(t) \\ &\quad + e_3 S_1^3(t) X^2(t) + e_3 S_1^3(t) X^3(t) \\ &= \{e_1 S_1(t) + e_3 S_1^3(t)\} X(t) \\ &\quad + \{e_3 S_1(t) + e_3 S_1^2(t) + e_3 S_1^3(t)\} X^2(t) \\ &\quad + e_3 S_1^3(t) X^3(t) \end{aligned} \tag{61}$$

다음으로, 式(35)로부터 $S_2(t)$ 에 對한 C_{ij} 를구하면,

$$[C_{ij}] = \begin{bmatrix} e_1 & e_0 & e_0 & e_0 \\ e_0 & e_1 & e_3 & e_2 \\ e_0 & e_1 & e_2 & e_3 \\ e_1 & e_1 & e_1 & e_1 \end{bmatrix} \begin{bmatrix} e_3 & e_1 & e_0 & e_2 \\ e_2 & e_2 & e_3 & e_1 \\ e_1 & e_0 & e_2 & e_2 \\ e_0 & e_3 & e_2 & e_1 \end{bmatrix} \begin{bmatrix} e_1 & e_0 & e_0 & e_1 \\ e_0 & e_1 & e_1 & e_1 \\ e_0 & e_3 & e_2 & e_1 \\ e_0 & e_2 & e_3 & e_1 \end{bmatrix} = \begin{bmatrix} e_3 & e_2 & e_0 & e_0 \\ e_1 & e_3 & e_0 & e_1 \\ e_0 & e_1 & e_1 & e_0 \\ e_0 & e_2 & e_1 & e_3 \end{bmatrix}$$

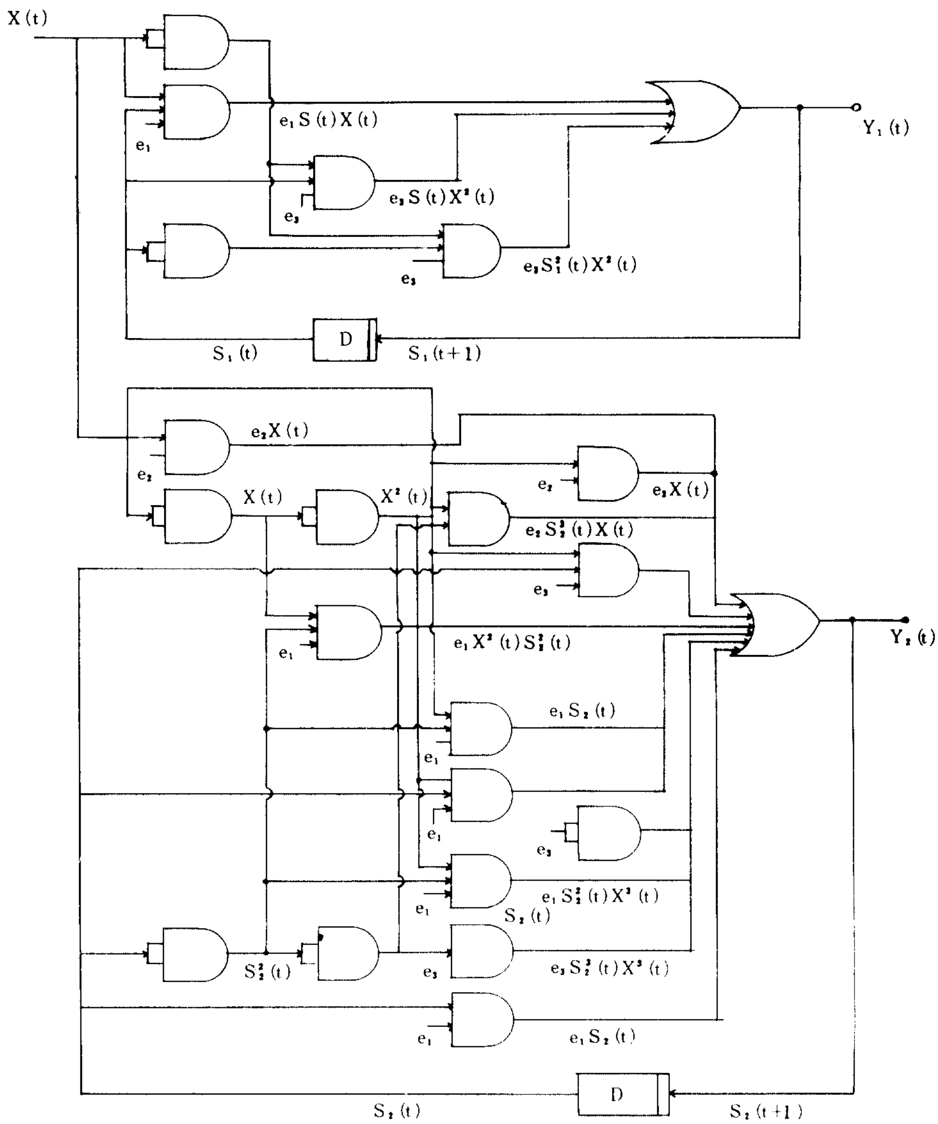

그림 8 表 7 의 順序多値論理回路의 實現
Implementation of the sequential logic function of table 7.

가 된다.

次狀態函数 $S_2(t+1)$은 式(60)으로부터 다음의 式을 얻게 된다. 즉,

$$
\begin{aligned}
S_2(t+1) &= e_3 + e_1 S_2(t) + e_2 X(t) \\
&\quad + e_3 S_2(t)X(t) + e_1 S_2^2(t)X(t) \\
&\quad + e_2 S_2^3(t)X(t) + e_1 S_2^2(t)X^2(t) \\
&\quad + e_1 S_2^3(t)X^2(t) + e_1 S_2(t)X^3(t) \\
&\quad + e_3 S_2^3(t)X^3(t) \\
&= e_3 + e_1 S_2(t) + \{e_2 + e_3 S_2(t) \\
&\quad + e_1 S_2^2(t) + e_2 S_2^3(t)\} X(t) \\
&\quad + \{e_1 S_2^2(t) + e_1 S_2^3(t)\} X^2(t) \\
&\quad + \{e_1 S_2(t) + e_3 S_2^3(t)\} X^3(t) \qquad (62)
\end{aligned}
$$

表 8 GF(3)에서의 2入力 1出力의 例
An example of dual input over GF(3).

$X_1(t)$	$X_2(t)$	$S(t)$: e_0	e_1	e_2
e_0	e_0	e_0	e_1	e_2
e_0	e_1	e_1	e_2	e_0
e_0	e_2	e_2	e_0	e_1
e_1	e_0	e_1	e_2	e_0
e_1	e_1	e_2	e_0	e_1
e_1	e_2	e_0	e_1	e_2
e_2	e_0	e_2	e_0	e_1
e_2	e_1	e_0	e_1	e_2
e_2	e_2	e_1	e_2	e_0

이 된다. 따라서 式(60)과 式(62)를 回路로 實現하면 그림 8과 같이 單一入力 2出力인 順序多値論理回路가 構成된다.

V-3. 2入力 1出力인 GF(3)의 경우

GF(3)의 狀態表가 表 8과 같이 주어진 경우 狀態函数 $S(t+1)$은 式(39)로 부터,

$$S(t+1)=\sum_{i=0}^{3-1}\sum_{j=0}^{3-1}\sum_{k=0}^{3-1} C_{ijk}[S(t)]^i [X_1(t)]^j [X_2(t)]^k \tag{63}$$

로 되고, 係数函数 C_{ij}는 式(42)로 부터 다음과 같다.

따라서 次狀態函数 $(S(t+1)$은 式(63)으로부터

$$S(t+1)=e_1X_1(t)+e_1X_2(t)+e_1s(t) \tag{64}$$

이 되고 이를 回路로 實現하면 그림 9와 같다.

V-4. 2入力 2出力인 GF(3)의 경우

次狀態函数는 式(43)과 式(45)로 부터 다음의 式들을 얻게된다. 즉,

$$S_1(t+1)=\sum_{i=0}^{2}\sum_{j=0}^{2}\sum_{k=0}^{2} C_{ijk}[S_1(t)]^i [X_1(t)]^j [X_2(t)]^k \tag{65}$$

$$S_2(t+1)=\sum_{i=0}^{2}\sum_{j=0}^{2}\sum_{k=0}^{2} C_{ijk}[S_2(t)]^i [X_1(t)]^j [X_2(t)]^k \tag{66}$$

$$[C_{ijk}]=\begin{pmatrix} e_1 & e_0 & e_0 & e_0 & e_0 & e_0 & e_0 & e_0 & e_0 \\ e_0 & e_2 & e_1 & e_0 & e_0 & e_0 & e_0 & e_0 & e_0 \\ e_2 & e_2 & e_2 & e_0 & e_0 & e_0 & e_0 & e_0 & e_0 \\ e_0 & e_0 & e_0 & e_2 & e_0 & e_0 & e_1 & e_0 & e_0 \\ e_0 & e_0 & e_0 & e_0 & e_1 & e_2 & e_0 & e_2 & e_1 \\ e_0 & e_0 & e_0 & e_1 & e_1 & e_1 & e_2 & e_2 & e_2 \\ e_2 & e_0 & e_0 & e_2 & e_0 & e_0 & e_2 & e_0 & e_0 \\ e_0 & e_1 & e_2 & e_0 & e_1 & e_2 & e_0 & e_1 & e_2 \\ e_1 & e_1 & e_1 & e_1 & e_1 & e_1 & e_1 & e_1 & e_1 \end{pmatrix} \begin{pmatrix} e_0 & e_1 & e_2 \\ e_1 & e_2 & e_0 \\ e_2 & e_0 & e_1 \\ e_1 & e_2 & e_0 \\ e_2 & e_0 & e_1 \\ e_0 & e_1 & e_2 \\ e_2 & e_0 & e_1 \\ e_0 & e_1 & e_2 \\ e_1 & e_0 & e_2 \end{pmatrix} \begin{pmatrix} e_1 & e_0 & e_2 \\ e_0 & e_2 & e_2 \\ e_0 & e_1 & e_2 \end{pmatrix} = \begin{pmatrix} e_0 & e_1 & e_0 \\ e_1 & e_0 & e_0 \\ e_0 & e_0 & e_0 \\ e_1 & e_0 & e_0 \\ e_0 & e_0 & e_0 \\ e_0 & e_0 & e_0 \\ e_0 & e_0 & e_0 \\ e_0 & e_0 & e_0 \\ e_0 & e_0 & e_0 \end{pmatrix}$$

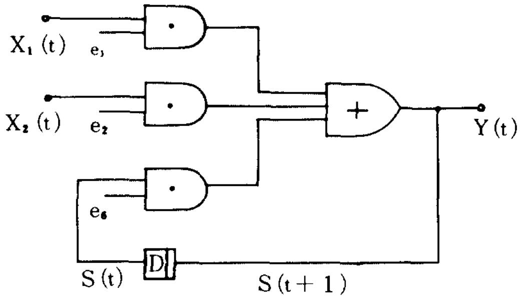

그림 9 表 8 의 順序多値論理函数의 實現回路
Implementation of the sequential logic function of table 8.

으로 되고 係数函数 C_{ijk}는 式(44), 式(46)으로부터 求하면 된다. 우선 式(44)로부터 $S_1(t)$에 對한 C_{ijk}를 求하면,

表 9 GF(3)에서의 2入力 2出力의 例
An example of dual input-dual output over GF(3).

$X_1(t)$	$X_2(t)$	$S_1(t)$: e_0	$S_1(t)$: e_1	$S_1(t)$: e_2	$S_2(t)$: e_0	$S_2(t)$: e_1	$S_2(t)$: e_2
e_0	e_0	e_0	e_0	e_0	e_0	e_1	e_2
e_0	e_1	e_1	e_1	e_1	e_1	e_2	e_0
e_0	e_2	e_2	e_2	e_2	e_2	e_0	e_1
e_1	e_0	e_0	e_0	e_0	e_1	e_2	e_0
e_1	e_1	e_0	e_0	e_0	e_2	e_0	e_1
e_1	e_2	e_0	e_0	e_0	e_0	e_1	e_2
e_2	e_0	e_0	e_1	e_2	e_0	e_0	e_1
e_2	e_1	e_0	e_1	e_2	e_2	e_1	e_2
e_2	e_2	e_0	e_1	e_2	e_0	e_2	e_0

$$[C_{ijk}]=\begin{pmatrix} e_1&e_0&e_0&e_0&e_0&e_0&e_0&e_0&e_0\\ e_0&e_2&e_1&e_0&e_0&e_0&e_0&e_0&e_0\\ e_2&e_2&e_2&e_0&e_0&e_0&e_0&e_0&e_0\\ e_0&e_0&e_0&e_2&e_0&e_0&e_1&e_0&e_0\\ e_0&e_0&e_0&e_0&e_1&e_2&e_0&e_2&e_1\\ e_0&e_0&e_0&e_1&e_1&e_1&e_2&e_2&e_2\\ e_2&e_0&e_0&e_2&e_0&e_0&e_2&e_0&e_0\\ e_0&e_1&e_2&e_2&e_1&e_2&e_0&e_1&e_2\\ e_1&e_1&e_1&e_1&e_1&e_1&e_1&e_1&e_1 \end{pmatrix}\begin{pmatrix} e_0&e_0&e_0\\ e_1&e_1&e_1\\ e_2&e_2&e_2\\ e_0&e_0&e_0\\ e_0&e_0&e_0\\ e_0&e_0&e_0\\ e_0&e_1&e_2\\ e_0&e_1&e_2\\ e_0&e_1&e_2 \end{pmatrix}\begin{pmatrix} e_1&e_0&e_2\\ e_0&e_2&e_2\\ e_0&e_1&e_2 \end{pmatrix}=\begin{pmatrix} e_0&e_0&e_0\\ e_1&e_0&e_0\\ e_0&e_0&e_0\\ e_0&e_1&e_0\\ e_0&e_0&e_0\\ e_0&e_0&e_0\\ e_0&e_2&e_0\\ e_2&e_2&e_2\\ e_0&e_0&e_0 \end{pmatrix}$$

가 된다.

次狀態 $S_1(t+1)$은 式(57)로 부터

$$\begin{aligned} S_1(t+1)=\ & e_1X_2(t)+e_1S_1(t)X_1(t)\\ & +e_2S_1(t)X_1^2(t)+e_2X_2(t)X_1^2(t)\\ & +e_2S_1(t)X_2(t)X_1^2(t)+\\ & +e_2S_1^2(t)X_2(t)X_1^2(t) \end{aligned} \tag{67}$$

가 되며, $S_2(t)$에 對한 係数函数 C_{ijk}를 求하면 式(46)으로 부터

가 된다.

次狀態函数 $S_2(t+1)$은 式(58)으로 부터 다음과 같다.

$$S_2(t+1)=e_1X_1(t)+e_1S_2(t)+e_1X_2(t) \tag{68}$$

따라서 式(59)과 式(60)를 合成하여 回路를 實現하면 2入力 2出力의 順序多値論理回路가 實現

$$
[C_{ijk}] = \begin{bmatrix}
e_1 & e_0 & e_0 & e_0 & e_0 & e_0 & e_0 & e_0 & e_0 \\
e_0 & e_2 & e_1 & e_0 & e_0 & e_0 & e_0 & e_0 & e_0 \\
e_2 & e_2 & e_2 & e_0 & e_0 & e_0 & e_0 & e_0 & e_0 \\
e_0 & e_0 & e_0 & e_2 & e_0 & e_0 & e_1 & e_0 & e_0 \\
e_0 & e_0 & e_0 & e_0 & e_1 & e_2 & e_0 & e_2 & e_1 \\
e_0 & e_0 & e_0 & e_1 & e_1 & e_1 & e_2 & e_2 & e_2 \\
e_2 & e_0 & e_0 & e_2 & e_0 & e_0 & e_2 & e_0 & e_0 \\
e_0 & e_1 & e_2 & e_0 & e_1 & e_2 & e_0 & e_1 & e_2 \\
e_1 & e_1 & e_1 & e_1 & e_1 & e_1 & e_1 & e_1 & e_1
\end{bmatrix}
\begin{bmatrix}
e_0 & e_1 & e_2 \\
e_1 & e_2 & e_0 \\
e_2 & e_0 & e_1 \\
e_1 & e_2 & e_0 \\
e_2 & e_0 & e_1 \\
e_0 & e_1 & e_2 \\
e_2 & e_0 & e_1 \\
e_0 & e_1 & e_2 \\
e_1 & e_2 & e_0
\end{bmatrix}
\begin{bmatrix}
e_1 & e_0 & e_2 \\
e_0 & e_2 & e_2 \\
e_0 & e_1 & e_2
\end{bmatrix}
=
\begin{bmatrix}
e_0 & e_1 & e_0 \\
e_1 & e_0 & e_0 \\
e_0 & e_0 & e_0 \\
e_1 & e_0 & e_0 \\
e_0 & e_0 & e_0 \\
e_0 & e_0 & e_0 \\
e_0 & e_0 & e_0 \\
e_0 & e_0 & e_0 \\
e_0 & e_0 & e_0
\end{bmatrix}
$$

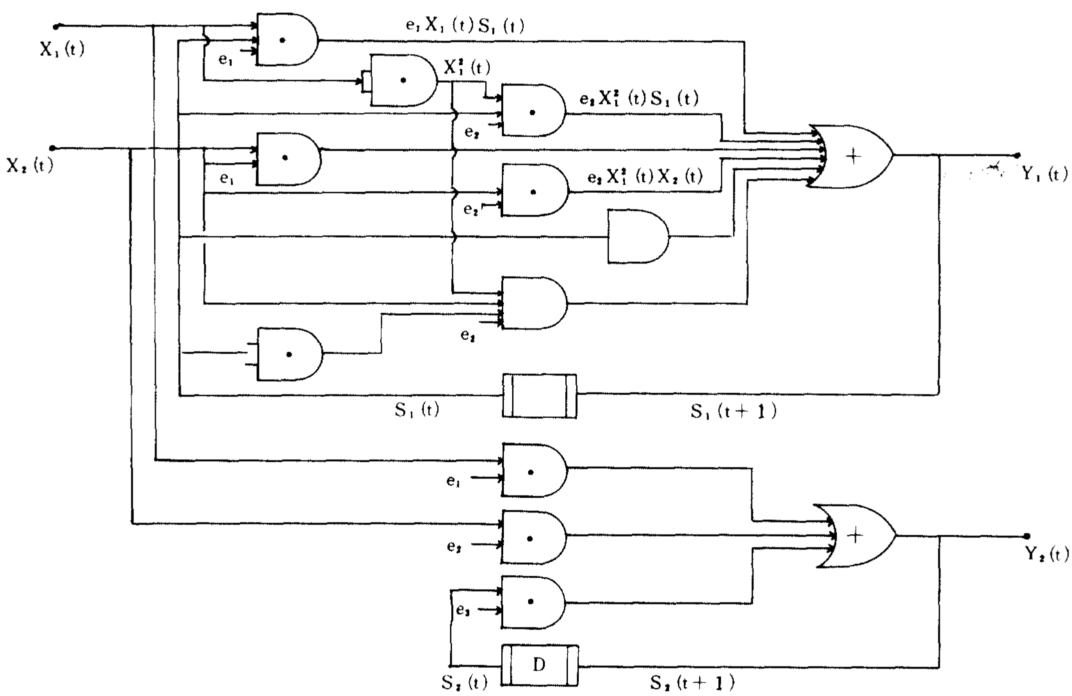

그림10 表 9 의 順序多値論理回路의 實現
Implementation of the sequential multiple-valued logic function of table 9.

된다. 그림10은 이를 나타낸 것이다.

Ⅵ. 結 論

Galois Field를 利用한 多値論理函数構成에관한 論文은 序論에서도 언급한 바와 같이 지금까지 여러 편이 発表되었지만 거의 大部分이 組合論理回路에 관한 構成理論이었고, 그나마 有限体에 관한 数学的인 定理에 置重한 나머지 論理函数의 構成과정이 복잡하였다.

本 論文에서는 組合論理回路에 관한 構成理論을 順序論理回路에 拡張적용하여 새로운 構成理論을 提示하였다. 먼저 單一入力인 경우에서 한 入力線X에 N値狀態가 入力되어 次期狀態函数와 合成된 狀態變数가 出力線Y에 N値의 出力函数를 結定짓는 것을 組合論理回路에서의 하나의 變数와 同一하게 취급할 수 있으므로 2變数인 構成方法으로 拡張한 狀態表를 作成하고 順序多値論理函数를 構成하였다. 또한 一般的인 m入力인 順序多値論理回路는 組合論理函数에서 m＋1 變数인 多値論理構成方法과 同一하게 拡張하여 構成하였다.

本 論文에서는 Taylor급수를 有限体上에서의 組合論理函数에 對應시켜 전개시킨 후 이를 順序論理函数로 拡張하여 單一入力 單一出力에서 多入力 多出力의 拡張이 可能하도록 順序多値論理函数의 拡張理論을 체계화시켰다.

本 論文의 特性은 여러 단이 복합하여 구성되어 있는 多出力인 경우에도 적용할 수 있도록 partition개념에 依하여 多値論理函数를 構成하였으므로 回路가 單一出力인 경우는 물론 多出力인 경우도 모두 回路를 實現할 수 있었다.

本 論文에서 順序多値論理函数의 多項式의 係数계산은 有限体를 構我하는 元素数에 따라 산출되는 行列을 使用하여 거의 기계적으로 求할 수 있었다. 그러나 變数가 많아지면 行列의 次数가 대단히 증가되므로 계산하는 量은 상당히 많아진다. 그러나 모든 연산을 行列처리하므로 Computer Programming을 爲한 Program도 쉽게 할 수 있었다.

부 록

GF (2^3)内 元素들의 乘法表

e	e_0	e_0	e_1	e_2	e_3	e_4	e_5	e_6
e_0	e_0	e_0	e_0	e_0	e_0	e_0	e_0	e_0
e_1	e_0	e_1	e_2	e_3	e_4	e_5	e_6	e_7
e_2	e_0	e_2	e_3	e_6	e_7	e_1	e_4	e_5
e_3	e_0	e_3	e_6	e_4	e_5	e_2	e_7	e_1
e_4	e_0	e_4	e_7	e_5	e_2	e_6	e_1	e_3
e_5	e_0	e_5	e_1	e_2	e_6	e_7	e_3	e_4
e_6	e_0	e_6	e_4	e_7	e_1	e_3	e_5	e_2
e_7	e_0	e_7	e_5	e_1	e_3	e_4	e_2	e_6

GF (2^3)内 元素들의 加法表

$+$	e_0	e_1	e_2	e_3	e_4	e_5	e_6	e_7
e_0	e_0	e_1	e_2	e_3	e_4	e_5	e_6	e_7
e_1	e_1	e_0	e_6	e_5	e_7	e_3	e_2	e_4
e_2	e_2	e_6	e_0	e_4	e_3	e_7	e_1	e_5
e_3	e_3	e_5	e_4	e_0	e_2	e_1	e_7	e_6
e_4	e_4	e_7	e_3	e_2	e_0	e_6	e_5	e_1
e_5	e_5	e_3	e_7	e_1	e_6	e_0	e_4	e_2
e_6	e_6	e_2	e_1	e_7	e_5	e_4	e_0	e_3
e_7	e_7	e_4	e_5	e_6	e_1	e_2	e_3	e_0

두入力인 경우의 〔Q〕값

1. GF(3)인 경우

$$
[S]_{9\times 9}=\left|\begin{array}{ccccccccc}
e_1 & e_0 & e_0 & e_0 & e_0 & e_0 & e_0 & e_0 & e_0 \\
e_0 & e_2 & e_1 & e_0 & e_0 & e_0 & e_0 & e_0 & e_0 \\
e_2 & e_2 & e_2 & e_0 & e_0 & e_0 & e_0 & e_0 & e_0 \\
e_0 & e_0 & e_0 & e_2 & e_0 & e_0 & e_1 & e_0 & e_0 \\
e_0 & e_0 & e_0 & e_0 & e_1 & e_2 & e_0 & e_2 & e_1 \\
e_0 & e_0 & e_0 & e_1 & e_1 & e_1 & e_2 & e_2 & e_2 \\
e_2 & e_0 & e_0 & e_2 & e_0 & e_0 & e_2 & e_0 & e_0 \\
e_0 & e_1 & e_2 & e_0 & e_1 & e_2 & e_0 & e_1 & e_2 \\
e_1 & e_1 & e_1 & e_1 & e_1 & e_1 & e_1 & e_1 & e_1
\end{array}\right|
$$

2. GF(4)인 경우

$$
[S]_{16\times16}=\left[\begin{array}{cccccccccccccccc}
e_1 & e_0 & e_0 & e_0 & & & & & & & & & & & & \\
e_0 & e_1 & e_3 & e_2 & & 0 & & & & 0 & & & & 0 & & \\
e_0 & e_1 & e_2 & e_3 & & & & & & & & & & & & \\
e_1 & e_1 & e_1 & e_1 & & & & & & & & & & & & \\
 & & & & e_1 & e_0 & e_0 & e_0 & e_3 & e_0 & e_0 & e_0 & e_2 & e_0 & e_0 & e_0 \\
 & 0 & & & e_0 & e_1 & e_3 & e_2 & e_0 & e_3 & e_2 & e_1 & e_0 & e_2 & e_1 & e_3 \\
 & & & & e_0 & e_1 & e_2 & e_3 & e_0 & e_3 & e_1 & e_2 & e_0 & e_2 & e_3 & e_1 \\
 & & & & e_1 & e_1 & e_1 & e_1 & e_3 & e_3 & e_3 & e_3 & e_2 & e_2 & e_2 & e_2 \\
 & & & & e_1 & e_0 & e_0 & e_0 & e_2 & e_0 & e_0 & e_0 & e_3 & e_0 & e_0 & e_0 \\
 & 0 & & & e_0 & e_1 & e_3 & e_2 & e_0 & e_2 & e_1 & e_3 & e_0 & e_3 & e_2 & e_1 \\
 & & & & e_0 & e_1 & e_2 & e_3 & e_0 & e_2 & e_3 & e_1 & e_0 & e_3 & e_1 & e_2 \\
 & & & & e_1 & e_1 & e_1 & e_1 & e_2 & e_2 & e_2 & e_2 & e_2 & e_3 & e_3 & e_3 \\
e_1 & e_0 & e_0 & e_0 & e_1 & e_0 & e_0 & e_0 & e_1 & e_0 & e_0 & e_0 & e_1 & e_0 & e_0 & e_0 \\
e_0 & e_1 & e_3 & e_2 & e_0 & e_1 & e_3 & e_2 & e_0 & e_1 & e_3 & e_2 & e_0 & e_1 & e_3 & e_2 \\
e_0 & e_1 & e_2 & e_3 & e_0 & e_1 & e_2 & e_3 & e_0 & e_1 & e_2 & e_3 & e_0 & e_1 & e_2 & e_3 \\
e_1 & e_1 & e_1 & e_1 & e_1 & e_1 & e_1 & e_1 & e_1 & e_1 & e_1 & e_1 & e_1 & e_1 & e_1 & e_1
\end{array}\right]
$$

3. GF(5)인 경우

$$
[Q]_{25\times25}=\left[\begin{array}{ccccccccccccccccccccccccc}
e_1 & e_0 & e_0 & e_0 & e_0 & & & & & & & & & & & & & & & & & & & & \\
e_0 & e_4 & e_2 & e_3 & e_1 & & & & & & & & & & & & & & & & & & & & \\
e_0 & e_4 & e_1 & e_1 & e_4 & & & 0 & & & & & 0 & & & & & 0 & & & & & 0 & & \\
e_0 & e_4 & e_3 & e_2 & e_1 & & & & & & & & & & & & & & & & & & & & \\
e_4 & e_4 & e_4 & e_4 & e_4 & & & & & & & & & & & & & & & & & & & & \\
 & & & & & e_4 & e_0 & e_0 & e_0 & e_0 & e_2 & e_0 & e_0 & e_0 & e_0 & e_3 & e_0 & e_0 & e_0 & e_0 & e_1 & e_0 & e_0 & e_0 & e_0 \\
 & & & & & e_0 & e_1 & e_3 & e_2 & e_4 & e_0 & e_3 & e_4 & e_1 & e_2 & e_0 & e_2 & e_1 & e_4 & e_3 & e_0 & e_4 & e_2 & e_3 & e_1 \\
 & & 0 & & & e_0 & e_1 & e_4 & e_4 & e_1 & e_0 & e_3 & e_2 & e_2 & e_3 & e_0 & e_2 & e_3 & e_3 & e_2 & e_0 & e_4 & e_1 & e_1 & e_4 \\
 & & & & & e_0 & e_1 & e_2 & e_3 & e_4 & e_0 & e_3 & e_1 & e_4 & e_2 & e_0 & e_2 & e_4 & e_1 & e_3 & e_0 & e_4 & e_3 & e_2 & e_1 \\
 & & & & & e_1 & e_1 & e_1 & e_1 & e_1 & e_3 & e_3 & e_3 & e_3 & e_3 & e_2 & e_2 & e_2 & e_2 & e_2 & e_4 & e_4 & e_4 & e_4 & e_4 \\
 & & & & & e_4 & e_0 & e_0 & e_0 & e_0 & e_1 & e_0 & e_0 & e_0 & e_0 & e_1 & e_0 & e_0 & e_0 & e_0 & e_4 & e_0 & e_0 & e_0 & e_0 \\
 & & & & & e_0 & e_1 & e_3 & e_2 & e_4 & e_0 & e_4 & e_2 & e_3 & e_1 & e_0 & e_4 & e_2 & e_3 & e_1 & e_0 & e_1 & e_3 & e_2 & e_4 \\
 & & 0 & & & e_0 & e_1 & e_4 & e_4 & e_1 & e_0 & e_4 & e_1 & e_1 & e_4 & e_0 & e_4 & e_1 & e_1 & e_4 & e_0 & e_1 & e_4 & e_4 & e_1 \\
 & & & & & e_0 & e_1 & e_2 & e_3 & e_4 & e_0 & e_4 & e_3 & e_2 & e_1 & e_0 & e_4 & e_3 & e_2 & e_1 & e_0 & e_1 & e_2 & e_3 & e_4 \\
 & & & & & e_1 & e_1 & e_1 & e_1 & e_1 & e_4 & e_4 & e_4 & e_4 & e_4 & e_4 & e_4 & e_4 & e_4 & e_4 & e_1 & e_1 & e_1 & e_1 & e_1 \\
 & & & & & e_4 & e_0 & e_0 & e_0 & e_0 & e_3 & e_0 & e_0 & e_0 & e_0 & e_2 & e_0 & e_0 & e_0 & e_0 & e_1 & e_0 & e_0 & e_0 & e_0 \\
 & & & & & e_0 & e_1 & e_3 & e_2 & e_4 & e_0 & e_2 & e_1 & e_4 & e_3 & e_0 & e_3 & e_4 & e_1 & e_2 & e_0 & e_4 & e_2 & e_3 & e_1 \\
 & & 0 & & & e_0 & e_1 & e_4 & e_4 & e_1 & e_0 & e_2 & e_3 & e_3 & e_2 & e_0 & e_3 & e_2 & e_2 & e_3 & e_0 & e_4 & e_1 & e_1 & e_4 \\
 & & & & & e_0 & e_1 & e_2 & e_3 & e_4 & e_0 & e_2 & e_4 & e_1 & e_3 & e_0 & e_3 & e_1 & e_4 & e_2 & e_0 & e_4 & e_3 & e_2 & e_1 \\
 & & & & & e_1 & e_1 & e_1 & e_1 & e_1 & e_2 & e_2 & e_2 & e_2 & e_2 & e_3 & e_3 & e_3 & e_3 & e_3 & e_4 & e_4 & e_4 & e_4 & e_4
\end{array}\right.
$$

$$\left.\begin{array}{ccccccccccccccccccccccccc}
e_4 & e_0 & e_0 & e_0 & e_0 & e_4 & e_0 & e_0 & e_0 & e_0 & e_4 & e_0 & e_0 & e_0 & e_0 & e_4 & e_0 & e_0 & e_0 & e_0 & e_4 & e_0 & e_0 & e_0 & e_0 \\
e_0 & e_1 & e_3 & e_2 & e_4 & e_0 & e_1 & e_3 & e_2 & e_4 & e_0 & e_1 & e_3 & e_2 & e_4 & e_0 & e_1 & e_3 & e_2 & e_4 & e_0 & e_1 & e_3 & e_2 & e_4 \\
e_0 & e_1 & e_4 & e_4 & e_1 & e_0 & e_1 & e_4 & e_4 & e_1 & e_0 & e_1 & e_4 & e_4 & e_1 & e_0 & e_1 & e_4 & e_4 & e_1 & e_0 & e_1 & e_4 & e_4 & e_1 \\
e_0 & e_1 & e_2 & e_3 & e_4 & e_0 & e_1 & e_2 & e_3 & e_4 & e_0 & e_1 & e_2 & e_3 & e_4 & e_0 & e_1 & e_2 & e_3 & e_4 & e_0 & e_1 & e_2 & e_3 & e_4 \\
e_1 & e_1
\end{array}\right)$$

參 考 文 獻

(1) Jon T. Butler and Anthony S. Wojcik, "Guest Editor's comments" IEEE Trans. Compt., vol. C-30, pp 617～618. Sept. 1982.

(2) Makoto Hatta, Itsuo Tahanami and Katsushi Inose, "A Realization of Ternary logic functions by using Cellular Arrays", in proc. 9th Int. Symp. Multiple-valued logic, Bath, England, pp45～64, May. 1979.

(3) Z. J. McClusky, "Logic Design of mult input Quad I²L circuits" in proc. 9th Int. sym. Multiple-valued logic, Bath, England, pp 121－127, May. 1979.

(4) Marc Davio and Jean Pierre Deschamps, "Synthesis of Discrete Functions using I²L Technology," IEEE Trans. Computer, vol. C-30, pp. 653－661, Sept. 1981.

(5) H. G. Kerkhoff and M. L. Tervoert, "Multiple-Valued Logic charge-coupled Devices," IEEE Trans. computer, vol. C-30, pp. 644－652, Sept. 1981.

(6) Y. Kambayashi, "Logic Design of programmable Logic Array," IEEE Trans on Compt., vol. C-28, pp. 607－617, Sept. 1979.

(7) R. S. Menger, "A Transform for Logic Network," IEEE Trans Compt., vol. c-18, pp. 241－250 Mar. 1969.

(8) B. Benjauthrit and I. S. Reed, "Galois Switching Functions and their Applications," IEEE Trans. Compt., vol. c-25, pp. 79－86, Jan. 1976

(9) T. C. Wesselkamper, "Divided Difference Method for Galois Swithing Functions," IEEE Trans Compt., vol. c-27, pp. 232－238, Mar, 1978.

(10) V. H. Tokmen, "Disjoint Decomposability of Multi-valued Functions by spectral Means," in proc. 10th Int. symp. Multiple-valued logic, Northwestern University, Evanston, IL., pp. 88－93, J. 1980.

(11) W. R. English, "Synthesis of Finite State Algorithms in a Galois Field GF(Pⁿ)," IEEE Trans. Compt., vol. c-30, pp. 225－229, Mar. 1981.

(12) 朴勝安, 現代代数學, 二友出版社 pp. 315－380

(13) William J. Gilvert, "Modern Algebra with Applications", A wiley-Interscience publication John wiley & sons, pp. 243－254. 1976.

(14) John B. FRALEIGH, "A First course in Abstract Algebra," Addison-wesley publishing company, pp. 462－463. 1982.

(15) G. Birkhoff and T. C. Bartee, "Modern Applied Algebra New York, McGraw-Hill, 1970.

(16) Erwin Kreyzig, "Advanced Engineering mathematics," New York John & sons, 1979.

(17) 姜聖珠, "Taylor 급수전개에 依한 Galois switching函数構成理論" 仁荷大學校大學院工學碩士學位論文 2月, 1982.

(18) W. A. Davis and J. A. Brzozowski, "On the Linearity of sequential Machines," IEEE Trans on Electronic computer, vol. EC-15, No. 1, pp. 21－29. Feb. 1966.

李 東 烈(Dong Lyul LEE) 正會員
1944年 7 月25日生
1964年 3 月～1971年 2 月：仁荷大學校工科大學電氣工學科(學士)
1981年 3 月～1983年 2 月：崇田大學校大學院電子工學科(碩士)
1984年 3 月～：崇田大學校大學院電子工學科(博士課程)
1971年 1 月～1974年12月：새한精密工業(株)開發室
1974年12月～1980年 1 月：오림프스電子工業(株)(次長)
1981年 3 月～1983年10月：富川工業 專門大學講師・京畿工業開放講師
1987年 3 月～現在：富川工業專門大學 助教授

崔 承 哲(Sung Chul CHOI) 正會員
1931年 6 月23日生
1954年10月：空軍士官學校 卒業(工學士)
1963年 1 月：美國텍사스A&M 大學校(工學碩士)
1963年 3 月～1973年 2 月：空軍士官學校電子工學科 教授
1973年 3 月～現在：崇實大學校電子工學科 學課長
1981年～1983年：獨逸Aachen Technische Hochschule 波見教授