

論 文
1-2-4

POWER MOS FET를 사용한 계단과 PWM 인버터에 관한 연구

A Study on Staircase PWM Inverter Using Power MOS FET

李 成 栢^{*} · 具 竜 會^{**} · 李 宗 圭^{***}

(Lee, Seong-Back · Ku, Yong-Hoe · Lee, Jong-Kue)

요 약

본 연구에서는 의사사인(Sine) 방식을 사용한 간단한 계단과 PWM을 소개하였다. 제어기의 구성은 기본과 성분인 Sine값을 계단 레벨로 분할하고 각각의 값을 디지털 합성하여 3상 PWM 인버터를 구성하였다. 3상 출력 펄스는 캐리어 주파수를 일정하게하고 기본과만 변화시켜 낮은 주파수에서 고조파 감소 효과를 얻어냈다. 실험으로는 스위칭 주파수가 20(KHz)일때 0.5마력 유도 전동기 구동을 실행하였다.

ABSTRACT

This paper introduces a simple stair-case PWM using the pseudo-sinusoidal method. In a configuration of controller, the value of sine as a fundamental factor divided into stair-case level and the three-phase PWM inverter is composed by digital compound for each value of stair-case level. The three-phase output pulse at a fixed carrier frequency and a variable reference frequency is obtained under the effect of reduced harmonics. In this experiment, using the power FET as the switching device, 0.5 H.P. induction motor operation is performed when the switching frequency is 20KHz.

1. 서 론

전력전자 분야에서 전력용 소자인 SCR이 발표된 이래 SCR을 이용한 전력변환 결과를 얻는 다양한 방법이 연구되었으나, 중단소자 제어시 전류(Com-

mutation) 문제가 어려워 제약 조건이 되어왔다. 이러한 문제점은 GTO, GTR, FET 등과 같은 자기소호 능력을 갖는 소자의 발달과 더불어 VLSI (Very Large Scale Integrated Circuit)의 진보로 다 이리스터 소자 제어의 문제점에서 탈피하여 원하는 전력변환을 행할수 있게 되었다.¹⁾²⁾ 특히, 인버터의 경우에 있어서, 정전류원 인버터와 더불어 1970년대 이후에 PWM 기법을 이용한 정전압형 인버터가 활발히 연구되고 있다.³⁾ 정전압

*正 會 員 : 光云大學 電子工學科 教授
 **正 會 員 : 仁荷工業專門大 副教授
 ***正 會 員 : 光元大學校 講師

형 인버터에서 PWM 기법은 제어기의 출력 패턴을 부하 조건에 알맞게 제어하면서 전력제어와 변환전력의 고조파량을 개선할 수 있는 방법으로 패턴태와 제어방법에 따라 매우 다양하다.⁴⁾

PWM 기법을 이용한 인버터를 구성할 때 고려해야 할 사항은 중단소자의 전력손실과 고조파 영향에 따른 전동기의 손실을 생각해야 하며 이러한 제약하에서 스위칭 횟수와 변조패턴 모양을 결정한다. 단점으로는 스위칭에 의하여 발생하는 소음이 문제가 되며 이러한 문제를 해결하기 위하여 스위칭 손실이 적고, 고속 스위칭이 가능한 이상적인 소자를 이용하여 캐리어 주파수를 높여서 시스템을 제어하는 것이 바람직할 것이다.^{5) 6)}

본 논문에서는 고속 스위칭 소자로서 MOS FET를 사용하여 패턴 제어시 Sine값에 따른 다중 레벨을 디지털 합성하므로써 간단한 일정 캐리어 주파수를 갖는 제어기를 실현한다. 특히, PWM 패턴 제어시 캐리어 주파수는 일정한 값으로 하고 기본 주파수만을 변화시키며 저속시 캐리어비를 증가하므로써 근접 고조파 성분을 낮출 수 있을 것이다.

실험으로는, 중단소자를 MOS FET로 사용하여 캐리어 주파수가 20[KHz]일때 0.5마력 유도 전동기를 개 루프 제어하였다. 캐리어 주파수가 20[KHz] 이상인 경우에, 가칭 주파수 영역을 벗어나며 PAM 방식과 마찬가지로 무소음 인버터를 실현할 수 있다.

2. 계단과 PWM 기법

앞서 논문에서 언급된 PWM 기법은 정현변조, 다중변조, 최적 패턴제어와 같은 방법이 대표적이거나 이들 PWM 기법은 시스템의 제어와 속도성등을 고려해야하고 부하의 특성에 따라 결정되어야 한다. 위의 사항을 고려하여 다중변조와 정현변조의 중간형태인 계단과 PWM은 논문(8)에서 다중 레벨을 최적화한 연구가 진행되었다.

본 논문에서는 다중레벨 최적화가 아닌 다중레벨을 Sine값에 따라 레벨화하고 출력 결과를 Sine값에 근사시켜 출력을 얻어내도록 한다.

그림1은 캐리어비가 10이고 M=1일때 의사 sine 레벨과 캐리어 파형을 나타낸다. 위의 PWM 방법은 앞서 연구된 여러 펄스 폭 변조 방법보다 제어기의 실현을 간단히 할 수 있고 캐리어 주파수를 일정하게 하고 기본파만을 변화시키도록 제어기를 실현한다.

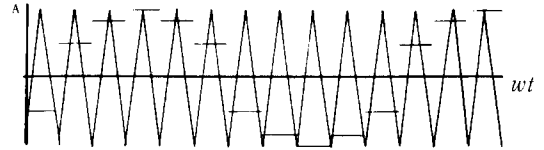


그림 1. 의사 sine레벨과 캐리어 파형

Fig. 1. Pseudo-sine level and carrier waveform.

3. 제어기의 실현

앞 절에서 논한 계단과 PWM을 실현하기 위해 본 절에서는 제어기의 구성 방법중 비교적 간단한 구성에 관하여 논한다.

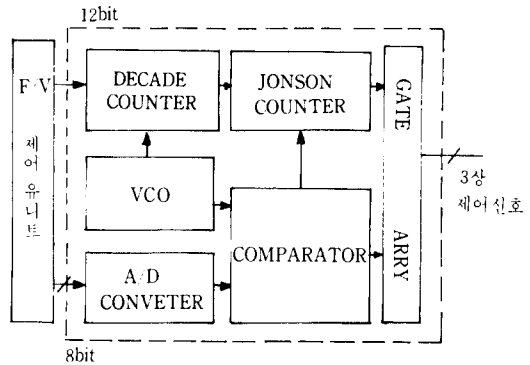


그림 2. 제어기 구성.

Fig. 2. configuration of controller

그림2는 제어기의 구성도이다. 위의 구성도에서 변조도와 주파수 명령을 발생하는 마이크로 프로세서 유니트부와 의사계단 패턴을 발생하는 변조기로 크게 대별된다. 마이크로 프로세서 유니트는 12비트의 주파수 지령과 8비트의 변조도 지령을 발생하며 시스템의 제어성을 고려하여 시간·기동, 토크 제어패턴을 메모리에 저장하여 원하는 정보들을 출력한다.

완전한 전력 시스템화를 이룰 경우에는 지령치의 디지털 표시 자기진단 등의 기능을 부과할 수 있다. 변조기의 구성은 VCO의 삼각파를 캐리어 파형으로 구형파를 1/N로 주파수를 분주하여 기본파 성분으로 사용하므로써 정확히 캐리어 파형과 기본파는 동기된다. 따라서, 주파수 변화시 캐리어 파형은 일정하고 기본파만 변화한다. 다중합성된 파형은 게이트 합성에 의하여 2레벨, 3레벨 출력을 만들어낸다.

4. POWER MOS FET 종단구성

그림3은 FET로 구성된 인버터 종단 구성이다.

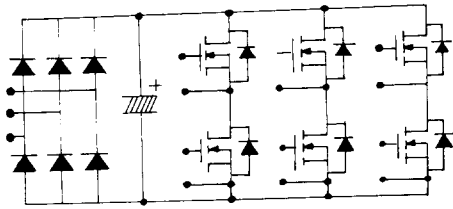


그림 3. 인버터 종단 구성
Fig. 3. Configuration of inverter.

3상 전원을 정류하여 일정 DC 전원으로 하고 대용량 콘덴서로 평활하여 정전압 전원으로 한다. 제어기의 제어신호에 따라 종단소자가 ON-OFF로 스위칭 동작을 하여 원하는 전압 및 주파수를 출력한다.

그림4는 FET를 구동하기 위한 구동부 부분으로서 고속 포토 커플러를 사용하고 오픈 콜렉터(Open collector)형 인버터(inverter) 게이트로 풀업하여 파워 MOS FET를 구동하도록 하였다.

포토 커플러를 사용할 경우, 펄스 트랜스를 사용했을때 보다 과변조(over modulation)시 스위칭의 불연속적인 문제점을 해결할 수 있다.

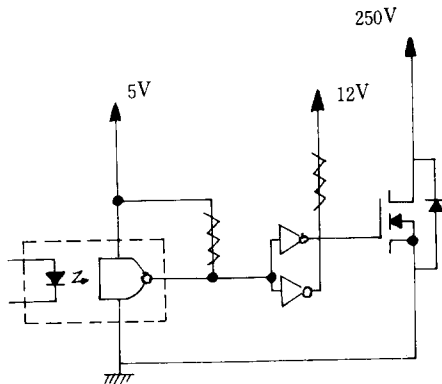


그림 4. FET 구동회로
Fig. 4. Driving circuit of FET.

5. 실험 및 실험 결과

2절에서 논한 의사sine 레벨에 따른 PWM 기법과 3절에서 논한 제어기의 실현을 4절의 종단 구성

으로 실험하여 결과를 얻도록 하였다. 제어기 및 부하정격은 다음과 같다.

캐리어 스위칭 주파수 : 20[KHz].

기본파 가변범위 : 0.05~100[Hz].

DC POWER supply : 250[V].

AC 모터의 정격 : 3φ 220V/0.5HP.

기본파의 레벨수 : 12스텝.

종단소자 : IRF840(N-CHANNEL POWER MOS FET)

마이크로 프로세서 유니트 : CRC-80.

사진1은 실험을 위한 제어 시스템을 보인다. 사진2는 제어기에 있어서 VCO 삼각파와 프로그래머블 1/N 카운터 출력 파형으로서 VCO 기본파에 의

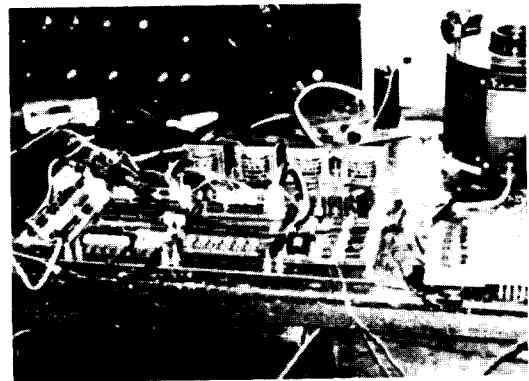


사진 1. 제어 시스템 구성.
Photo. 1. Configuration of control system.

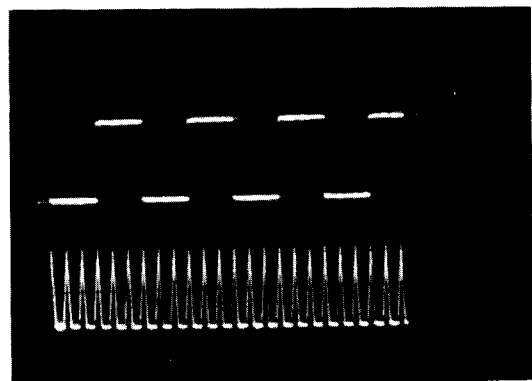


사진 2. VCO의 삼각파와 1/N 카운터 출력파형.
Photo. 2. Triangular wave of VCO and output waveform of 1/N counter.

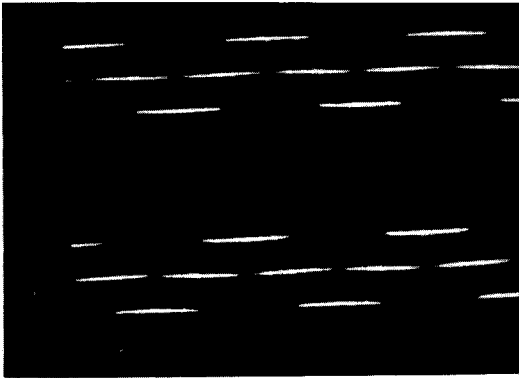


사진 3. M=1일때 R-T상의 상간 출력전압파형.
Photo. 3. Phase to phase output voltage waveform of R-T phase at M=1.

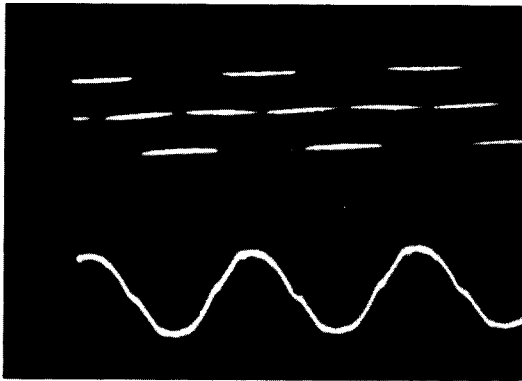


사진 4. M=1일때 R상 전압과 전류파형
Photo. 4. Voltage and current waveforms of R Phase at M=1

하여 1/6 분주된 것이다. 사진3은 R-T상의 상간 전압으로 상간 전압 한 주기당 캐리어 주파수는 20 [KHz]이다.

사진4는 R상의 전압파형과 전류파형으로 전류파형은 sine파형에 근사된 것을 알 수 있다.

6. 결 론

본 연구에서는 의사 sine 방식을 사용한 계단파

PWM을 논했다.

펄스 폭 변조를 실현하기 위한 제어기는 디지털과 아날로그 설계방법에 의하여 비교적 간단한 인버터 제어기를 구성하였다. 그때의 파형 제어는 일정 캐리어 주파수로 구성하여 캐리어 주파수를 20 [KHz]로 하여 0.5마력 유도 전동기로 개루프 제어하였다.

또한, 제어시 전압파형에 의한 유도 전동기 부하 전류파형은 sine파형에 근사된 것을 확인하였다.

위의 제어기는 하이브리드 IC, Gate Array, One Chip 마이크로 프로세서 등으로 시스템을 구성하면 3~4개의 칩으로 제어기를 실현할 수 있을 것이다.

참 고 문 헌

- 1) B.D Bedford and R.G. Hoft, "Principles of Inverter Circuit." New York : Wiley, 1964.
- 2) 박민호저, "전력전자 공학" 신흥출판사, 1967.
- 3) H.S Patel and R.O. Hoft, "Generalized techniques of harmonic elimination and voltage control in thyristor inverters." part 1 IEEE Trans. Ind.Appl., Vol. IA-9, No. 3, p.310, 1973
- 4) Alberto Pollmann, "A Digital Modulator Employing Advanced Modulation Techniques." IEEE Trans. Vol.IA-19, No.3, May / June, 1983.
- 5) K.Kawagishi M.Udaka M.Mori and M.Yano, "Accoustic Noissless Sinusoidal PWM Inverter Employing BI-MOS." IECON Trans, 1984.
- 6) V.R. Stefanovic, "Present Trends in Variable Speed AC Drives." IPEC Trans, 1983.
- 7) P.C.SEN. G.Premchandran "Improved PWM Control strategy for Inverters and Induction Motor Drives." IEEE Trans. Vol. IE-31, No. 1, February, 1984.
- 8) Kjelso Thorborg, "STAIRCASE PWM an uncomplicated and efficient modulation technique for AC motor drives." 17th Annval IEEE Power Electronics Specialists Conference, 1986.