

# 最近의 스위칭電源

金 熙 峻

漢陽大學校 電氣工學科 助教授

## 차례

- I. 서 론
- II. 스위칭레귤레이터
- III. 귀환회로
- IV. 전원의 문제점
  - 4. 1 잡음과 스위칭 Surge
  - 4. 2 小形化와 평활콘덴서
  - 4. 3 共振形 콘버터터
  - 4. 4 집적화와 Module化
- V. 결 론

## I. 서 론

最近 集積化技術의 발전에 따라 電子機器는 매우 빠른 속도로 小形化되고 동시에 電子機器의 低價格化가 이루어지고 그 機能에 대한 신뢰성이 비약적으로 향상됨으로서 電子機器는 日常的 社會생활의 거의 모든 分野에 보급되고 있다.

그러나 電子機器에 있어서 電源부분은 集積化기술을 적용시키는 것이 가장 곤란한 부분이고 따라서 小形化의 관점에서 볼 때 電源이 차지하는 비중은 매우 크다고 할 수 있다. 또한 省에너지의 관점으로부터도 이제까지 많은 에너지를 소비하고 있던 電源부분에 대하여 高效率化가 중요한 課題로 대두하게 되었다. 이러한 電源의 小形化 및 高效率化의 요구에 부응하기 위하여 電源回路에 스위칭프로세스가 도입되어 “스위칭電源”으로서 폭넓게 이용되고 있다.

스위칭電源은 그 入出力이 直流, 交流 어느쪽인가 하는 점에 의해서 다음과 같이 4종류로 大別할 수 있다.

- (1) AC→DC 변환: 整流장치
- (2) DC→AC 변환: 인버터터
- (3) DC→DC 변환: DC-DC 콘버터터
- (4) AC→AC 변환: AC-AC 콘버터터 또는 사이클로 콘버터터

여기서 특히 3번째의 DC-DC 콘버터터의 出力으로부터 負귀환을 걸어서 出力을 안정화시킨 直流電源을 ‘스위칭레귤레이터’ 또는 ‘스위칭파워서플라이’라고 하며 電子機器用直流電源으로서 널리 이용되고 있다. 따라서 本稿에서는 ‘스위칭레귤레이터’를 중심으로 그 基本特性 및 해석법을 概說하고 문제점 등을 論議하고자 한다.<sup>1)</sup>

## II. 스위칭레귤레이터

그림1은 DC-DC콘버터터의 原理를 說明해주고 있다. 직류入力を 스위치 Q를 가지고 고주파로 스위칭시켜서 일단 펄스狀의 전압  $V_F$ 로 변환시킨 후 필터를 통하여 원하는 직류출력전압  $V_o$ 를 얻는 것으로 되어 있다. 이때  $V_o$ 는 펄스전압  $V_F$ 의 펄스幅에 의해 제어된다.

스위칭레귤레이터는 이 DC-DC컨버터의 출력  $V_o$ 로 부터 부하를 걸어서 출력전압의 안정화를 꾀하는 장치로서 그 대표적인 구성인 PWM방식의 스위칭레귤레이터의 블록圖를 그림2에 나타낸다. 이 그림에서 가장 핵심적인 부분은 DC-DC컨버터이며 반도체스위치, 다이오드, 변압기, 리액터, 평활콘덴서 등으로 구성된다.

이 경우 前述한 바와같이 출력전압은 반도체스위치의 ON시간의 時比率에 의해 결정된다. 또 전원전압 또는 부하의 변동에 의하여 나타나는 출력전압의 변동을 보상하여 안정화를 꾀하기 위하여 부하를 걸어주는데 그림2의 점선부분이 이를 나타내고 있다.

이 귀환회로에서는 出力전압 $V_o$ 를 기준전압 $V_r$ 과 비교하여 그 전압差에 의해서 時比率를 변화시켜 출력전압을 일정하게 해준다. 반도체스위치로서는 中·小 전력用 機器인 경우에 BJT 또는 FET가, 大電力用인 경우에는 다이리스터 또는 GTO가 이용된다. 또 스위칭주파수는

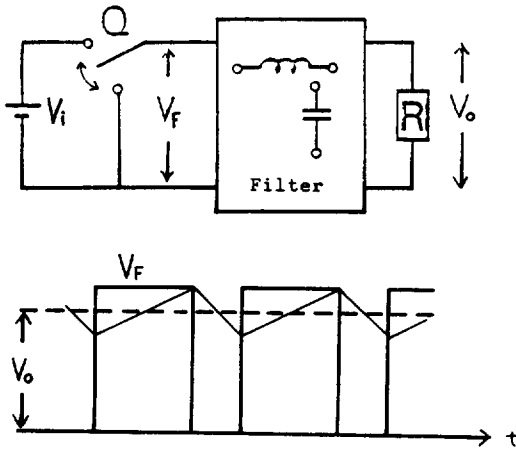


그림1. DC-DC 컨버터의 원리도

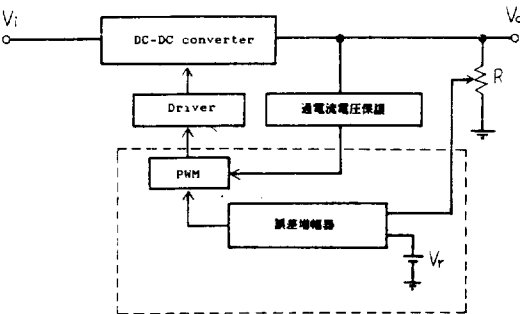
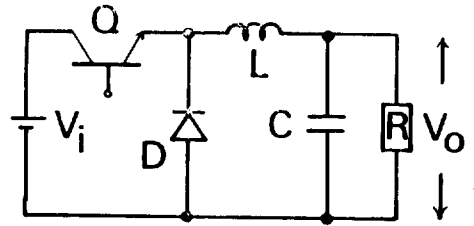
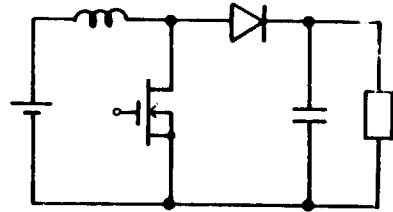


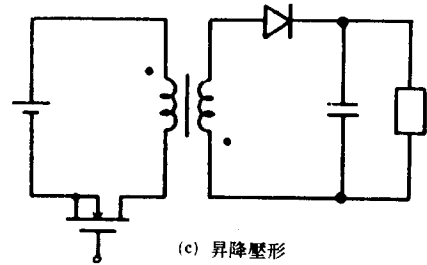
그림2. 스위칭 레귤레이터의 블록도



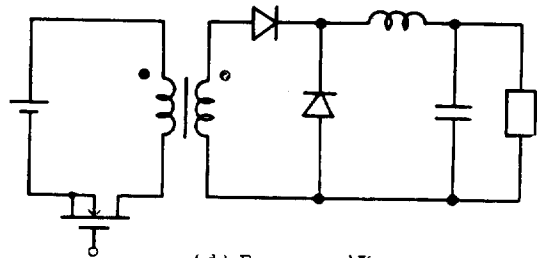
(a) 降壓形



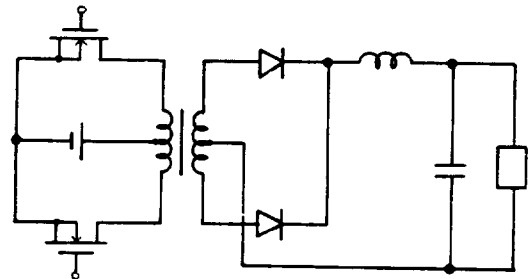
(b) 昇壓形



(c) 昇降壓形



(d) Forward形



(e) Push-pull形

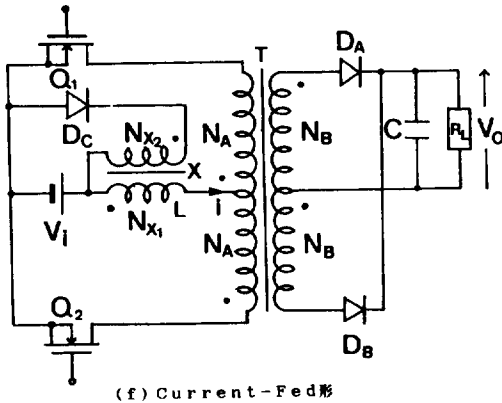


그림3. DC-DC 컨버터 회로

小 전력用일수록 높아서 수백W이하의 電源에서, BJT인 경우 500KHz, FET인 경우는 1MHz 정도가 上限으로 생각되어지고 있다.

그림2에서 귀환회로, 보호회로 등은 集積化가 가능하지만 電力을 供給하는 컨버터의 부분은 아직도 집적

化가 곤란한 부분으로 小形化에 많은 문제점을 제기하고 있다.

그림3은 DC-DC컨버터의 回路를 나타내고 있다. (a)는 降壓形, (b)는 昇壓形, (c)는 昇降壓形회로를 나타낸다. (d), (e)의 출력회로의 부분은 (a)의 강압형회로와 동일하며 출력전압을 변압기의 권선비로서 조정할 수 있다는 이점이 있다. (f)는 전류환류형회로이며 多出力用회로로서 여러 方面으로 검토되고 있는 회로이다.

DC-DC컨버터회로는 스위치와 정류기를 포함하는 비선형회로이기 때문에 通常의 線形회로의 해석법을 가지고 特性을 구하는 일은 그리 쉬운 일이 아니다. 이에 최근 狀態平均化法을 이용한 解析法이 定着하는 단계에 있어서 기본특성이 비교적 손쉽게 해석되게끔 되었다.<sup>2)</sup>

이 방법은 리액터전류, 콘덴서전압등 컨버터의 연속하는 量의 평균치를 변수로 선택하고 스위칭 주파수가 회로의 고유주파수보다 충분히 높다는 가정하에 線形근사를 하여 해석을 수행하는 방법이다. 一例로서 昇降壓形회로에 적용시켜보기로 한다. 우선 스위치가 ON, OFF상태의 등가회로를 그림4에 나타낸다.

스위치 ON상태에서 회로방정식은 다음과 같다.

$$\frac{di}{dt} = -\frac{n^2 r_1}{L} i + \frac{nV_i}{L} \tag{1}$$

$$\frac{dv_o}{dt} = -\frac{1}{CR} v_o \tag{2}$$

스위치 OFF상태에서 회로방정식은 다음과 같다.

$$\frac{di}{dt} = -\frac{r_2}{L} i - \frac{1}{L} v_o \tag{3}$$

$$\frac{dv_o}{dt} = \frac{1}{C} i - \frac{1}{CR} v_o \tag{4}$$

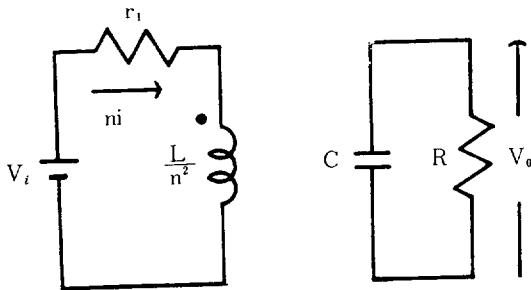
위 식들에 상태평균화법을 적용하여 평균화된 방정식을 구하면 다음과 같게 된다.

$$\frac{d\hat{i}}{dt} = -\frac{r^*}{L} \hat{i} - \frac{D'}{L} \hat{v}_o - \frac{nD}{L} V_i \tag{5}$$

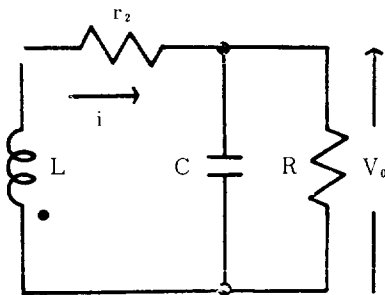
$$\frac{d\hat{v}_o}{dt} = \frac{D}{C} \hat{i} - \frac{1}{CR} \hat{v}_o \tag{6}$$

여기서 D는 스위치ON시간의 時比率,  $D=1-D$ ,  $r^*=Dn^2 r_1 + D' r_2$ 이다.

정상상태에서는  $d\hat{i}/dt=0$ ,  $d\hat{v}_o/dt=0$ 가 되므로 이를 (5), (6)식에 적용하여 리액터전류 및 출력전압의 정상値를 구하면 다음과 같이 된다.



(a) Q on state



(b) Q off state

그림4. 승강압형 회로의 등가회로

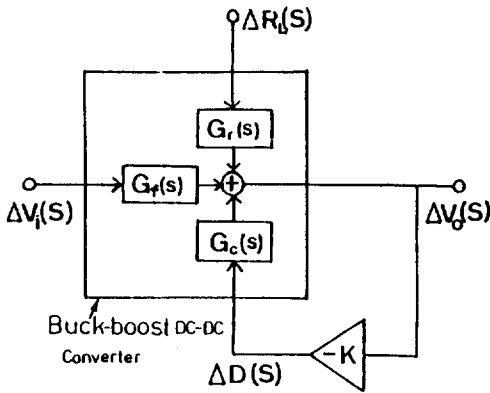


그림5. 동특성의 블록도

$$I = \frac{nDV_i}{D^2R} \cdot \frac{1}{1 + \frac{r^*}{D^2R}} \quad (7)$$

$$V_o = \frac{nDV_i}{D^2} \cdot \frac{1}{1 + \frac{r^*}{D^2R}} \quad (8)$$

그림5는 전원전압  $V_i$ , 부하저항  $R$  및 時比率  $D$ 에 미소변동을 고려했을 때 동특성을 나타내는 블록선圖이다. 여기서  $K$ 는 귀환회로의 전달함수를 나타내며 보통 1차 위상지연을 가정한다.<sup>3)</sup> 승강압형회로에서 식(5), (6)에 미소변동을 고려해서 구한 그림4의 각 전달함수는 다음과 같다.

$$G_c(s) = \frac{\Delta V_o(s)}{\Delta D(s)} = \frac{G_{co}(1-s/\omega_c)}{P(s)} \quad (9)$$

$$G_r(s) = \frac{\Delta V_o(s)}{\Delta V_i(s)} = \frac{G_{ro}}{P(s)} \quad (10)$$

$$G_r(s) = \frac{\Delta V_o(s)}{\Delta R(s)} = \frac{G_{ro}(1+s/\omega_r)}{P(s)} \quad (11)$$

여기서

$$P(s) = 1 + \frac{2\delta}{\omega_o} s + \frac{1}{\omega_o^2} s^2 \quad (12)$$

$$\omega_o = \frac{D^2R + r^*}{LCR}$$

$$\delta = \frac{1}{2\omega_o} \left( \frac{1}{CR} + \frac{r^*}{L} \right)$$

$$G_{co} = \frac{V_o}{DD'} \cdot \frac{1 - (D/D')^2 n^2 r_1 / R + r_2 / R}{1 + r^* / D^2 R}$$

$$\omega_c = \frac{D' G_{co}}{L V_o} (D^2 R + r^*) \quad (13)$$

$$G_{ro} = \frac{nD}{D'} \cdot \frac{R}{R + r^* / D^2}$$

$$G_{ro} = \frac{rV_o}{D^2 R + r^*}$$

$$\omega_r = \frac{r^*}{L}$$

여기서 특히  $\omega_c$ 는 안정성에 있어서 중요한 요인이 된다. 식(13)으로부터 승강압형회로에서는  $\omega_c > 0$ 가 된다.

또 앞서의 여러 컨버터에 대해서 위의 해석법을 적용해서 구한  $\omega_c$ 의 결과를 보면, 승압형회로에서  $\omega_c$ , 강압형에서  $\omega_c = \infty$ , 전류환류형에서  $\omega_c < 0$ 가 되어서 이 결과 전류환류형회로가 안정성에서 제일 우수한 回路임을 알 수 있게 된다.

상태평균화법을 적용하는 데 있어서 곤란한 것에는 共振形컨버터, 스위칭 Surge와 잡음, 스위칭손실 등이 있다. 따라서 이러한 특성은 스위칭레귤레이터를 설계하는 데 있어서 일종의 노우하우가 된다고 할 수 있겠다.<sup>4)</sup>

### III. 귀환회로

그림6에 귀환회로의 구성의 一例를 나타낸다. 오차증폭기(Error Amp.)에서 출력전압과 기준전압을 비교하여, 그 差를 증폭하여 제어신호를 만든다. 이 제어신호는 비교기(comparator)에서 삼각파와 비교되어서 스위치의 드라이브신호인 구형파가 만들어지며, 이 제어신호전압의 크기에 의해 구형파의 펄스폭이 제어되게 된다. 여기서 이 귀환회로는 負귀환이란 점에 유념해야 할 필요성이 있다.<sup>5)</sup>

즉, 만약에 출력전압이 증가하면 오차증폭기에서 제

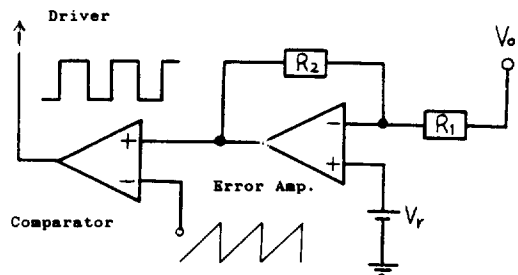


그림6. 귀환회로

어신호전압이 감소하게 되고, 이 감소된 전압이 비교기를 통하여 구형파의 펄스폭을 좁게 해주므로서 출력전압이 낮아져서 증가분을 상쇄하게 된다. 또 출력전압이 낮아지면 이와 반대로 감소분을 보상해주게 된다. 집적회로의 발달로 현재 이 귀환회로의 구성 등을 하나의 IC로 대신할 수 있게 되어 널리 이용되고 있다.

## IV. 電源의 문제점

### 4.1 잡음과 스위칭 Surge

DC-DC 컨버터의 사이즈를 작게 하기 위해서는 스위칭주파수를 높이는 일이 필요하게 된다. 그러나 스위칭손실이 주파수에 비례하기 때문에 사이클당 손실을 감소시켜 스위칭소자의 발열을 억제하지 않으면 안된다. 이를 위하여 分布에미터형 BJT나 FET가 이용되기도 한다. 그러나 스위칭속도가 빨라지면 스위칭에 따른 잡음대책이 중요한 과제로 떠오르게 된다.

스위칭Surge에는 스위치가 ON에서 OFF로 될때 생기는 전압 Surge와 OFF에서 ON으로 될때 생기는 전류 Surge가 있다. 이것들은 잡음으로서 출력에 나타나고 일부는 電源라인에 逆流하기도 하며, 또 放射잡음이 되어 전파되기도 한다. 잡음을 억제하기 위해서는 회로의 기생인덕턴스를 가능한한 작게 할 필요가 있으며 이러한 의미로부터도 회로의 집적화가 고려되어야 할 필요성을 느끼게 된다.

또 전류 Surge 및 이것에 의한 잡음의 억제에는 축적시간이 짧고 또 소프트 recovery 특성을 갖는 다이오드가 필요하고 또 ESL(Equivalent series Inductance)이 작은 평활콘덴서의 개발이 필요하게 된다.

방사잡음의 이론적 고찰에 관해서는 아직 거의 손을 대지 못하는 상황이며 단지 잡음전류가 흐르는 폐회로를 가능한 한 작게 할 것, 가법고 유효한 차폐방법을 검토할 것 등 오로지 實裝기술에 의한 문제해결에 의존하는 상태이다.

### 4.2 小形化和 평활콘덴서

DC-DC컨버터에 있어서 스위칭주파수를 높이면 리액터, 변압기 등 磁氣素子를 소형화 할 수 있다. 그러나 입력측의 평활콘덴서는 商用주파수 전압의 평활에 이용되기 때문에 스위칭주파수를 높여도 그 용량은 변

하지 않는다. 한편 출력측의 평활콘덴서는 출력전압의 리플성분만 着目하면 高周波化에 의해 그 용량을 작게 할 수 있다. 그러나 스위칭주파수가 현저하게 높아지면 콘덴서의 기생요소의 영향이 뚜렷이 나타나게 되어 소형화에 많은 지장을 주게 된다.

이 중에서도 특히 ESL의 영향은 크다고 할 수 있다. ESL은 잡음의 발생을 조장하는 역할을 하며 따라서 이 값은 충분히 작지 않으면 안된다. 이러한 기생요소가 충분히 작으면 高周波化에 의해 콘덴서의 용량을 감소시킬 수 있게 생각되지만 안정성을 또한 고려하지 않으면 안된다. 콘덴서의 용량을 작게 하면 레귤레이터의 동특성과 안정성이 저해된다. 또 기생요소의 하나인 ESR(Equivalent Series Resistor)을 감소시키면 또 그만큼 안정성이 낮아지게 된다.

따라서 高周波化하여 콘덴서의 용량을 작게 하기 위해서는 기생요소가 적은 良質의 콘덴서를 사용하면 되지만 안정성을 보장하기 위해서는 컨버터회로 자체가 충분히 안정하지 않으면 안된다는 결론을 얻게 된다.

그림3-(f)에 나타난 電流환류형컨버터는 현재의 여러 컨버터 중에 가장 안정한 회로이며 高周波化에 의한 사이즈의 감소에 매우 흥미있는 회로방식으로 생각되어진다.

평활콘덴서에는 통상 小形이고 값싼 전해콘덴서가 이용되지만 전해콘덴서에는 그 자체 本質의인 劣化가 있어서 이것이 컨버터의 수명을 결정하는 요인의 하나로 되어 있다. 전해콘덴서에 관해서는 今後 더욱 더 연구를 진행할 필요가 있다고 사료된다.

### 4.3 共振形컨버터

스위칭레귤레이터에 있어서 스위칭에 따른 잡음의 발생을 억제하고 스위칭손실을 低減시키는 회로방식에 공진형컨버터가 있다. 이 회로는 스위칭소자에 걸리는 전압 또는 素子를 흐르는 전류를 공진회로를 이용하여 정현파狀으로 하여 반도체스위치에서 能動영역에서의 동작기간의 전압·전류의 積을 작게하므로써 스위칭손실을 감소시키는 것이다. 그 原理의 一例를 그림7에, 또 공진형컨버터의 회로예를 그림8에 나타낸다.

그림8의 회로예에서 부하와 직렬로 공진회로가 삽입되어 전류를 정현파狀으로 하고 있다. 이 방식에 의하면 스위치가 ON 및 OFF에 대한 전압 또는 전류파형이 정현파상태로 되기 때문에 이것에 의한 잡음의 발생도 경

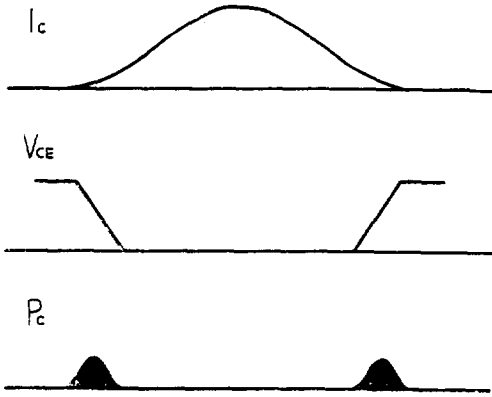


그림7. 공진형 컨버터의 스위칭손실

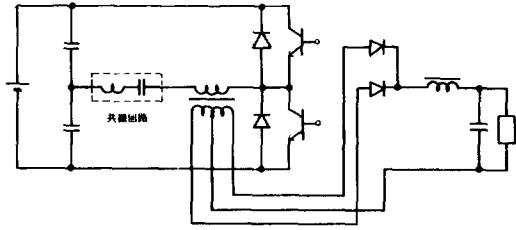


그림8. 공진형 컨버터 회로

감된다.

그러나 출력전압의 조정을 행하기 위해서는 스위치의 ON시간을 제어할 필요가 있으나 이 방식에서는 주파수의 변화에 따라 공진조건이 변함으로써 손실을 증대시키는 결과가 되어버린다. 따라서 이 회로는 조정가능한 전압의 범위가 좁음으로써 전압조정의 방법에 관해서 좀 더 검토가 필요하다고 할 수 있다.

#### 4.4 集積化와 Module化

스위칭레귤레이터에서 集積化에 가장 곤란한 부분은 앞서도 지적했던 바와 같이 DC-DC컨버터라고 할 수 있다.

그 중요한 원인으로서는

- (1) 변압기, 리액터 등 磁氣素子가 존재한다.
  - (2) 大용량의 평활콘덴서가 필요하다.
  - (3) 大전력용반도체스위치가 필요하다.
- 등을 들 수 있다.

이중에서 (3)은 스위칭손실이 주파수와 동시에 콜렉터전류에도 비례하기 때문에 高周波化의 조건에서 집적화하면 단위면적당 손실이 증가하여 온도상승을 초래하게 된다. 이러한 문제를 해결하는 것은 현재의 기술로서는 곤란하며 소형의 개별부품을 Module化하는 방법이 일반적으로 행해지고 있다.

電源을 가능한 한 小形으로 하고 배선 등을 짧게하는 일은 스위칭의 고주파화에 따른 잡음발생을 억제하는 면에 있어서도 좋은 일이라고 할 수 있다. 변압기 등 磁氣素子는 고주파영역에 있어서 表皮효과, 近接효과 등의 영향이 나타나서 손실증대의 원인이 되고 있다. 권선에 의하지 않고 미세가공기술에 의해서 磁氣소자를 구성하는 일은 電源을 소형화하는데 남겨진 큰 과제라고 할 수 있다.

## V. 결 론

以上 電子機器用直流電源으로 널리 이용되고 있는 스위칭레귤레이터의 기본특성, 문제점 등을 論議하였다. 특히 장래의 중요한 과제로서 남게 되는 小形化 및 잡음 문제의 해결에는 새로운 材料의 개발 및 回路의 兩面으로부터 적절한 approach가 필요할 것으로 생각된다.

### 참 고 문 헌

- 1) K.Harada: "State of the Art in DC-to-DC Converters", IEEE INTELEC '83, pp.35-42 (Oct. 1983)
- 2) R.D.Middlebrook and S. Cuk: "A General Unified Approach to Modelling Switching-Converter Power Stage", IEEE PESC '76 Record, pp.18-34(June,1976)
- 3) K.Harada and H.J.Kim: "Analysis of the push-pull Current-fed DC-DC Converter", IPEC Record, pp.493-503(Mar. 1983)
- 4) T.Ninomiya and K.Harada: "Common-Mode Noise Generation in a DC-to-DC Converter", IEEE Trans., AES-16,2,pp. 130-137(Mar.1980)
- 5) G.W.Wester and R.D. Middlebrook: "Low frequency characterization of switched DC-DC converters", IEEE Trans. AES-9, NO.3, pp. 376-385(May. 1973)