

論 文
36 ~ 3 ~ 2

電力用 MOSFET INVERTER에 의한 無効電力補償에 관한 研究

A Study on the Compensation of Reactive Power by Power MOSFET INVERTER

李 啓 浩* . 金 東 弼**
(Kea-Ho Lee · Dong-Pil Kim)

Abstract

It is known that the reactive component of AC power in the power system gives no energy to outside and causes enlargement of power apparatus, voltage fluctuation and unstability of power system.

The power conversion system and control system which are composed of power semiconductor devices such as thyristor, transistor, GTO and so on have been appeared as new sources of reactive power. So the compensation of reactive power in power semiconductor systems is one of impending problems on the point of energy conservation and improvement of power factor.

This paper treats the fundamental review of the current type power compensation system that compensates the reactive power by MOSFET inverter. This inverter detects not only the reactive power of fundamental wave but also that of all harmonics created in the power semiconductor system and is scheduled to control by sampled value.

1. 序 論

최근 Thyristor와 같은 大電力用 半導體素子の 개발로 이것을 使用한 電力變換裝置 및 制御裝置등이 실용화 되고 있다.

그러나 이러한 電力變換負荷裝置는 電力系統의 力率을 減少시키고 系統의 電壓變動, Flicker, 誘導 障害等으로 인해 無効電力이 發生하게 된다. 即, 基本波電流의 앞섬과 뒤짐이 존재하고 高調波電流가 發生한다.^{1)~3)}

그래서 종래에는 基本波電流의 뒤짐을 補償하기 위해서 並列畜電器가 많이 使用되어 왔고 高調波無

効電流를 減少시키기 위해서 L-C 필터가 使用되어 왔으나 이러한 方法은 특별한 주파수성분에 대해서만 無効電力을 감소시켰다.⁴⁾

그리고 병렬저항⁵⁾ 또는 Thyristor⁶⁾를 이용하는 方法이 연구되었는데 이것들은 負荷가 일정한 경우에만 국한되었고 더구나 無効電力補償의 精確도가 충분하지 못하였다.

負荷의 變動에 따라 無効電力이 변화하므로 과정의 관측에 의한 無効電力補償기술이 필요하게 되었다. 그래서 Thyristor converter^{7)~9)} 無効電力補償裝置에 관한 研究가 시도되었는데 이方式은 Thyristor의 使用으로 인해 높은 주파수에서 轉流손실이 증가하고 스윛칭시간이 길어서 高速스윛칭에는 부적당하였다. 또, Thyristor의 dv/dt와 di/dt 특성으로 인해 보호회로의 構成이 요구되고 損失이 發生되었다.

따라서 본 論文에서는 이러한 문제점을 해결하기

*正 會員 : 全南大 工大 電氣工學科 教授 · 工博
*正 會員 : 全北大 工大 電氣工學科 副教授 · 工博
1次修正 : 1986年 7月 16日
2次修正 : 1986年 9月 13日

위하여 高速스윗칭特性을 갖고 있으며, 轉流補助回路가 필요없는 電力用 MOSFET를 使用하였다.^{10), 11)} 그리고 無効電流瞬時值的 檢出回路, 閉루우프制御回路 및 可制御 無効電力源으로 構成된 보상기를 設計하므로서 基本波에서 高次·高調波까지의 無効電力을 補償하고 負荷의 變動에 대한 速應性을 향상시키고자 한다.

即, 瞬時無効成分은 基本波電流의 相變位와 高調波歪形으로 電力變換負荷裝置사이 電力用 MOSFET Inverter를 並列로 接續하여 無効電力을 補償하고자 한다.

2. 理論 및 시스템의 構成

2.1 基本原理

그림 1은 無効電力補償시스템의 主回路를 나타낸다. 電源電壓을 e_s , 負荷電流를 i_l 라 하면 이것들은 다음과 같이 주어진다.

$$\left. \begin{aligned} e_s &= A \sin \omega t \\ i_l &= B_1 \sin \omega t + C_1 \cos \omega t + \sum_{n=2}^{\infty} B_n \sin(n\omega t) \sum_{n=2}^{\infty} C_n \cos(n\omega t) \end{aligned} \right\} \quad (1)$$

負荷電流 i_l 는 基本波의 有効 및 無効電流와 그리고 高調波電流로 되어있다. 이때 無効電流의 瞬時值는 다음式과 같이 定義된다. 即,

$$i_{cr} = B_1 \sin \omega t - i_l \quad (2)$$

만일 無効電力補償裝置가 (2)式에서의 i_{cr} 符號를 反轉한 電流를 發生하여 이 電流를 負荷電流에 加算하면 電源電流 i_s 는 有効電流 即 $B_1 \sin \omega t$ 만으로

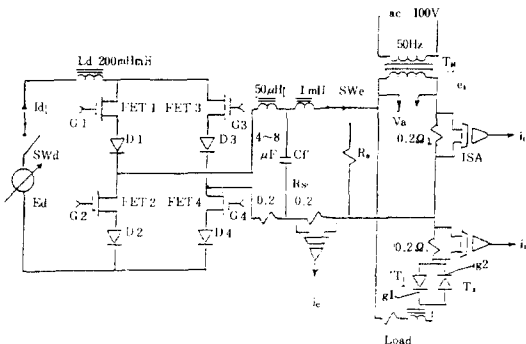


그림 1. 主 補償回路

Fig. 1. Main Circuit for Compensation

ISA : AD5980 FET₁~FET₄ : 日立2SK176

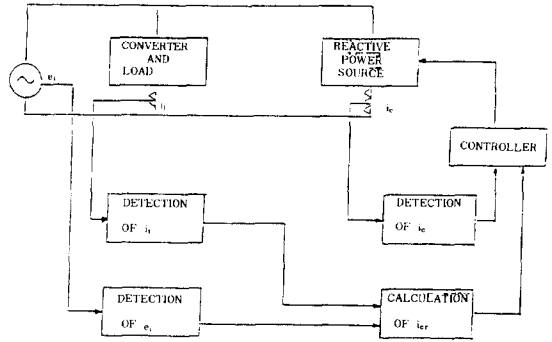


그림 2. 제어계통의 블럭선도

Fig. 2. Block Diagram of Control System

된다.

이 補償電流 i_{cr} 를 發生하기 爲해서 閉루우프 制御系를 構成한 것을 그림 2에 나타냈다.

2.2 시스템의 構成

本 研究에서 提案된 補償시스템은 다음 3가지 部分으로 되어있다.

i) 無効電流瞬時值的 檢出回路

이 回路는 變換器로 흘러들어가는 入力電流와 差異로서 無効電流의 瞬時值를 算出한다. 有効電流의 檢出을 爲해서는 入力電流를 푸리에級數로 展開하여 電源電壓과 同相의 成分을 分類해 내고 있다. 이 回路에 의하여 電源周波數의 半사이클 以內의 檢出時間으로 必要한 成分을 얻고 있다.

ii) 閉루우프 制御回路

檢出된 無効電流의 瞬時值波形的 符號를 反轉한 波形을 갖는 電流가 이 閉루우프 制御回路에 의하여 發生되어 變換器의 入力에 加算된다. 이 閉루우프 制御回路는 0~500Hz까지의 帶域을 가지고 있으며 이것에 의하여 負荷變動時에 빠른 速度로 應答하며 基本波成分에서 高次의 高調波成分까지의 無効電流를 補償할 수 있다.

iii) 可制御 無効電力源

이 無効電力源은 強制轉流形인 버터와 直流리액터로 構成되었으며 인버터의 게이트制御에 의하여 任意의 無効電流를 發生할 수가 있다.

2.3 無効電流瞬時值的 計算

無効電流瞬時值 i_{cr} 의 計算은 (2)式에 의하여 하면 된다. 有効電流의 振幅 B_1 은 負荷電流 i_l 와 電源電壓 e_s 에서 計算된다.

그림 3은 無効電力의 瞬時值的 計算을 爲하여 實

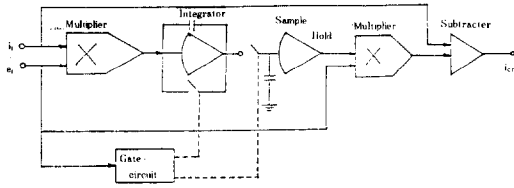


그림 3. 보상기준 전류 계산회로

Fig. 3. Calculation Circuit of Compensating Reference Current'

驗에 사용되는 회로構成을 나타낸다. 卽, 負荷電流의 有效分 振幅은 負荷電流 i_L 와 電源電壓 e_r 를 乘算器로 乘算하고나서 積分器에 걸린 값을 電源周期과 半周期마다 리셋트와 샘플 홀드하여 구한다.

이 B_1 에 電源電壓 e_r 를 利用하여 $\sin\omega t$ 를 곱하면 (2)式의 第1項이 구해진다. 이 값에서 負荷電流 i_L 를 減하면 補償電流 i_{cr} 가 구해진다. 이와같이하여 구한 i_{cr} 를 無効電力補償裝置에 있는 制御回路의 目標値로 해서 入力하여 補償電流 i_c 가 追從하도록 制御한다. 補償電流의 目標値 i_{cr} 는 이와같이 電源周波數의 半周期마다 變化되므로 負荷의 急變動에 對하여도 本 補償裝置의 制御回路는 半周期에서 應答할 수가 있다. 例컨데 그림4 에서 나타낸 바와 같이 i_L 가 急變하면 i_{cr} 는 이것에 신속하게 應答하여 새로운 設定値를 制御系에 提供한다.

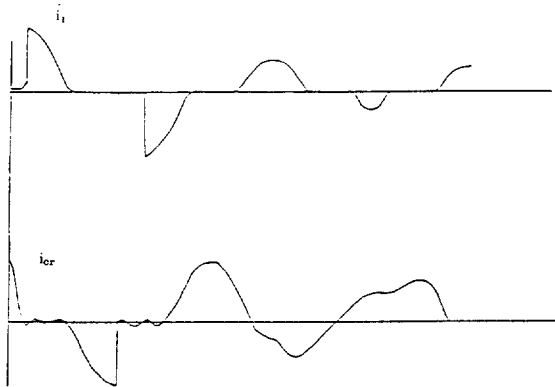


그림 4. i_L 變動에 대한 i_{cr} 應答

Fig. 4. Response of i_{cr} for i_L variation.

2.4 可制御 無効電力源

그림1에서 이미 나타낸 바와 같이 可制御 無効電力源은 리액터와 電力用 MOSFET 인버터 및 필터로 構成되어 있다.

直流 리액터는 無効電力을 蓄積 또는 放出하며 이 無効電力흐름의 制御는 電力用MOSFET 인버터가 펄스幅을 變調함으로써 이루어진다. PWM의 變調波는 三角波比較에 의하여 만들어지며 變調周波數는 補償해야 할 高調波의 最大周波數보다 더 높게 選擇할 必要가 있다. 이 회로에 使用되고 있는 필터는 出力電流의 變調周波數成分을 除去하기 위한 것이다.

變調周波數는 最大 10KHz로서 大端히 높게 하였으므로 필터의 크기는 적어도 된다. 인버터의 게이트制御에 의하여 動作되고 있는 이 無効電力源은 任意 波形의 電流를 發生하는 電流源으로서 動作한다.

直流 리액터에 흐르는 電流의 크기를 일정하게 維持하기 爲해서는 直流 리액터와 인버터내에서의 損失에 該當하는 電力을 電源에서 供給할 必要가 있어서 여기에 에너지源을 挿入했다. 즉 I_d 는 FET1 ~ FET 4의 動作에 의하여 補償電流의 크기에 따라 變化되고, 이 無効電力源의 補償電流 目標値는 前述한 無効電力瞬時値의 檢出器에서 주어진다.

2.5 피이드 백 制御系の 應答

그림5는 制御系の 블럭圖이다. 그림에서 補償電流의 目標値 i_{cr} 와 實際의 補償電流 i_c 와의 差가 PWM 變調器의 入力로서 주어진다. 變調器는 히스테리시스를 갖는 比較器와 1次 늦음要素 및 케환루우프로서 構成되며 變調器의 出力은 인버터의 게이트制御에 使用된다.

인버터出力電流의 變調周波數成分은 필터를 써서 除去되며 그 結果 補償電流가 얻어지는 것이다.

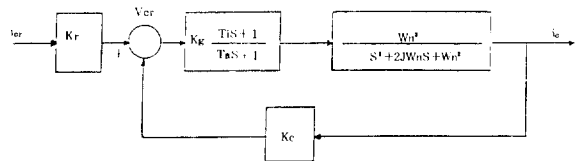


그림 5. 補償電流에 대한 閉루우프制御系統

Fig. 5. Closed Loop Control system for Compensation Current.

3. 實驗 및 考察

本 實驗에서는 無効電力을 補償하기 爲해서 可制御 電力源으로 5~10KHz PWM 電流形 MOSFET 인버터를 採用하였다. 自己消弧能力이 없는 半導體

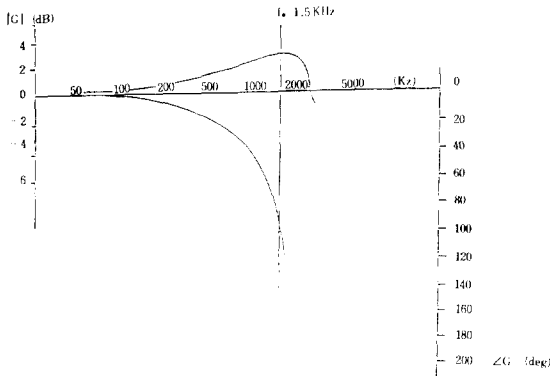


그림 6. Isolation Amp. 의 보드線圖

Fig. 6. Bode Diagram for Isolation Amp.

$L_1 : 50\mu H, L_2 : 1mH, C : 8\mu F, R_s : 1.4\Omega,$
 PWM : 10KHz

素子(싸이리스터)를 사용하여 無効電力補償裝置를 構成할때는 轉流補助回路와 半導體素子の 보호장치의 構成으로 인해 電力損失이 發生할 것이며 특히 높은 주파수에서는 인버터의 轉流損失이 增大하므로 이러한 문제점을 解決하기 위하여 電力用 MOS-FET 인버터를 使用하였다.

그림 6의 보드線圖는 電流檢出用 - 아이소레이션 앰프의 周波數特性을 實驗한 것이며 -3dB의 차단 周波數는 750Hz程度이므로 이 影響을 完全히 除去

하기 爲해서 R_c 의 電壓降下에서 電流換算한 것을 使用하였다.

따라서 그림6은 인버터出力回路의 L-C 필터의 特性으로 생각할 수 있다.

그림8-1과 그림8-2는 그림7의 블럭圖에서 나타내져 있는 SW_r 를 (B)側에 넣어 인버터出力 SW_a (그림1. 참조)를 R_s 쪽으로 닫은 狀態에서 測定한 것이다.

그림8-1에 있어서 50Hz正弦波入力에 對하여 出力波形的 零 附近에서의 찌그러짐은 그림9의 게이트 패턴 極性判別信號의 切換時點에서 發生하고 있다. 이것은 交流端이 열려져 있는 狀態이기 때문이라고 생각된다.

그림8-2에서 계단應答의 振動은 交流回路의 L-C 필터에 依한 것이다.

그림9.는 實驗모델에 使用한 게이트 패턴이다. FET1, FET3의 게이트 G_1, G_3 에 信號를 가하며 FET2, FET4의 게이트 G_2, G_4 에는 制御信號를 極性判別한 矩形波信號를 印加하므로써 短絡모-드가 發生하여 補償電流의 目標值인 인버터出力電流를 制御하고 있다.

인버터의 게이트 패턴周波數가 매우 높기 때문에 스위칭시간이 짧은 半導體素子가 要求되므로 電力用 MOSFET素子를 使用하였다.

그림 1에 SW_a 를 交流電源側으로 切換하고 또 그림 6의 스위치 SW_r 를 (A)側으로 넣어서 無効電力을 補償하였다. 그의 結果를 그림10, 그림11, 그림

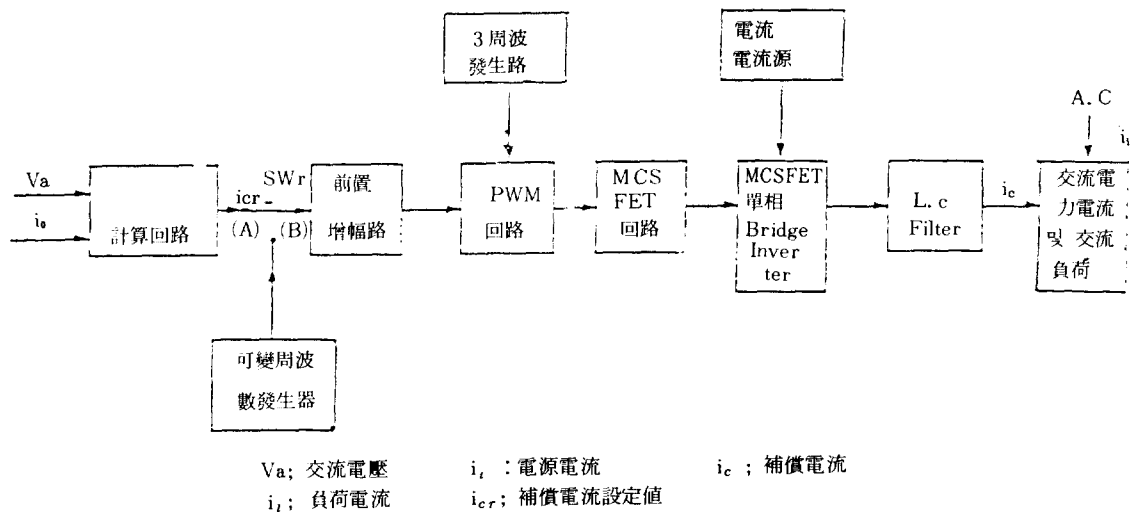
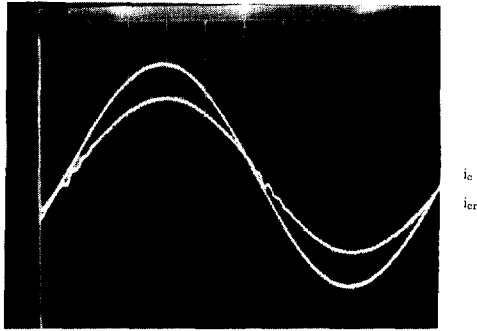
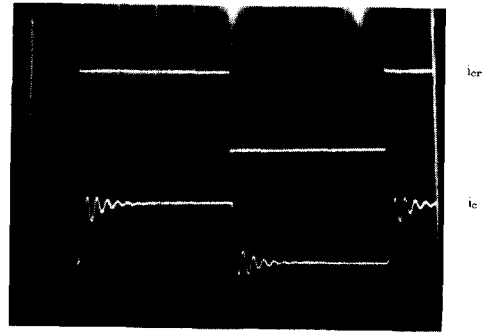


그림 7. 電流形 MOSFET 인버터에 의한 補償裝置

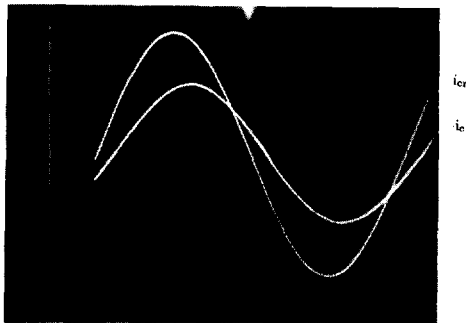
Fig. 7. Compensation Device by Current type MOSFET Inverter.



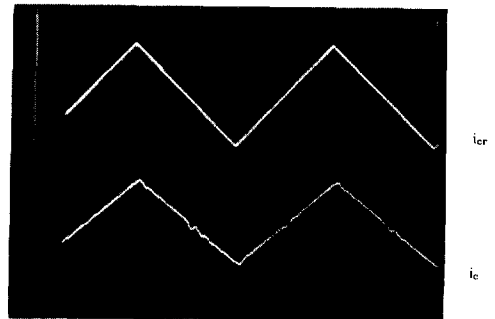
(a) I_{cr} ; 50Hz PWM; 5KHz
10V/div, 2ms/div



(a) Step Response I_{cr} ; 62.5Hz PWM; 10KHz
10V/div, 2ms/div



(b) I_{cr} ; 250Hz PWM; 10KHz
10V/div 0.5ms/div,



(b) Triangle Response I_{cr} ; 100Hz PWM; 5KHz
10V/div, 2ms/div

그림8-1. MOSFET인버터特性(正弦波의 주파수特性)

그림8-2. MOSFET인버터特性

Fig.8-1. Characteristics of MOSFET Inverter (Frequency characteristics of Sine Wave)

Fig.8-2. Characteristics of MOSFET Inverter

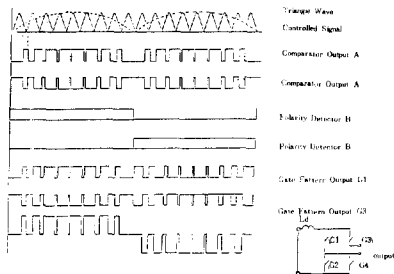


그림9. 電流形인버터(1φ)의 出力波形과 스위칭 패턴

Fig.9. Output wave and switching-pattern of current type Inverter (1φ)

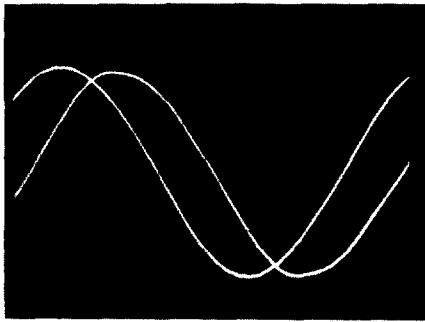
12에 나타내었다. 그림10은 基本波無効成分(뒤짐)의 補償이며, 그림11은 그림1에서 나타난 交流負荷에서 T_1 , T_2 로서 表示된 싸이리스터에 依하여位相制御를 한 경우의 補償 結果를 記錄한 것이다. 또 이때의 周波數分析 結果는 그림12이다.

1KHz미만의 高調波를 포함한 無効電力을 감소시켰으며 補償度는 양호하였다.

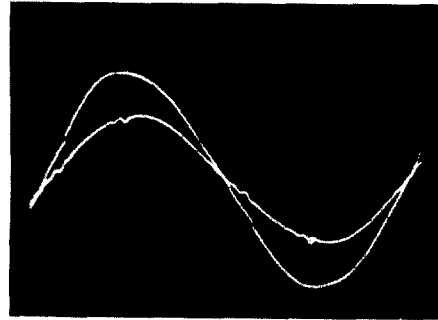
그러나 어느것이나 1~1.2KHz 程度의 찌그러짐이 發生하고 있다. 이것은 前記의 FET게이트 패턴에 依한것과 아이소레이션 앰프의 帶域制限에 依한 補償誤差에 基因한것이라 생각된다.

그림13의 (a) (b)는 싸이리스터 負荷를 0.9에서 1.15A 사이를 계단형태로 變化시켰을때이고 거의 半싸이클에서 整定되어 있으며 負荷變動에 대하여 無効電力補償의 速應性이 양호하였다.

負荷電流의 波形은 그림13의 (C)에서 表示한 바



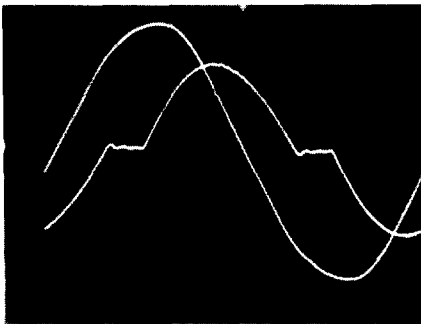
(a) Without Compensation Power Factor; 0.6
10V/div, 2ms/div



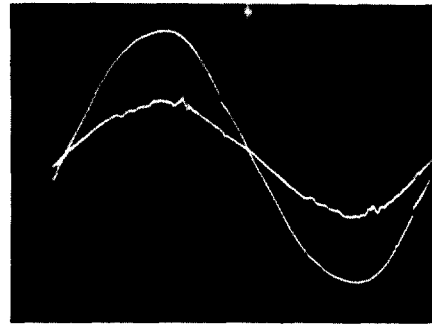
(b) With Compensation power factor; 1.0
10V/div, 2ms/div

그림10. 基本波 無効成分의 補償에 대한 考察 結果 (50Hz)

Fig. 10. Result of observation on compensation of Fundamental Reactive component load of AC side; 50mH, 15Ω, 31.2V, Load current; 1.2A; D.C Side; 200mH, D.C current; 2.8A.; MOSFET Inverter; PWM 10 KHz, Filler of main circuit; $L_1=50\mu\text{H}$ $L_2=1\text{mH}$, $C_1=\mu\text{F}$.



(a) Without compensation
10V/div, 2ms/div



(b) With compensation
10V/div, 2ms/div

그림11. 싸이리스터負荷의 無効分補償에 대한 考察 (50Hz)

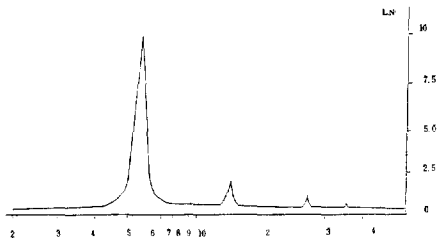
Fig. 11. Result of observation on compensation of Reactive component of Thyristor load(50Hz). Thyristor load; 50mH, 15Ω. Terminal voltage; $V_a=31.4\text{V}$, Load current; 0.86A, PWM; 10KHz, $L_1: 4\mu\text{H}$, $L_2: 1\text{mH}$, $R_c: 0.4\Omega$.

와같이 싸이리스터의 位相制御를 제단형태로 變化시킨 것이다.

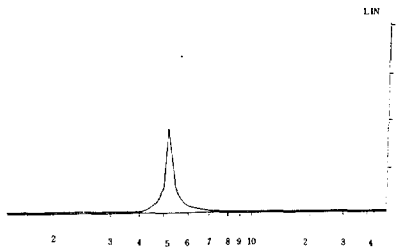
그림14는 그림1에 있어서 直流側 스위치 SW_a 를 닫았을때의 過度特性이다.

運轉時에 SW_a 를 여는것은 L_a 에 의한 過電壓에 의하여 素子가 破壞될 境遇가 있으므로 危險하다.

거의 60ms(3 사이클)程度에서 補償時의 定常狀態로 되는 것을 볼 수 있다. 卽 V_a 와 i_1 의 位相差 約 60 deg가 SW_a 를 닫고난 후 3 사이클에서 同相으로 된다. 이 늦음은 주로 直流側 리액터인 L_a 에 의한 것이라고 생각된다.



a) 보상하지 않은 경우
without compensation



b) 보상한 경우
with compensation

그림12. 스펙트럼분석결과 (SM-2200)
Fig.12. Result of spectrum analysis (SM-2200)

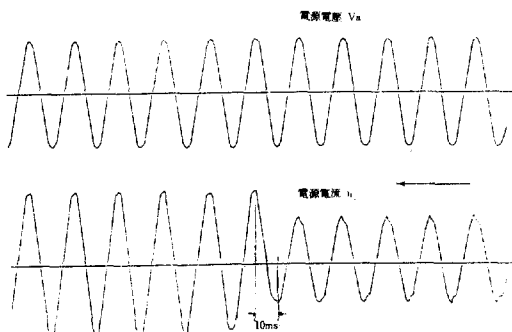


그림13. (a) 負荷電流 i_L 가 0.9A에서 1.15A로 增加時 사이리스터 負荷位相制御에 對한 應答.

Fig.13(a). Response as increasing the load current i_L from 0.9A to 1.15A instantaneously by phase control with respect to the Thyristor load.

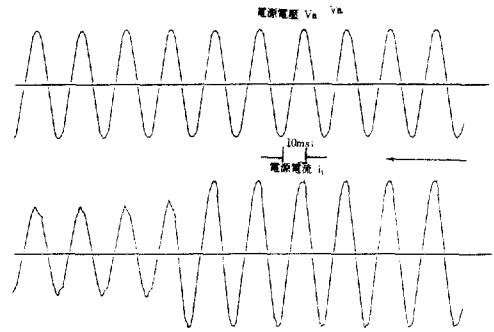


그림13(b). 負荷電流 i_L 이 1.15A에서 0.9A로 減少時 사이리스터 負荷位相制御에 對한 應答

Fig.13(b). Response as decreasing the load current i_L from 1.15A to 0.9A by phase control with respect to the thyristor load.

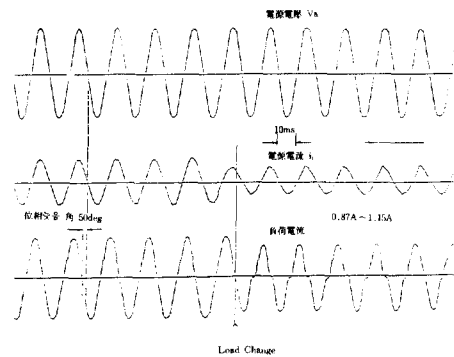


그림13(c). 負荷變化에 對한 應答

Fig.13(c). Response with respect to the load change.

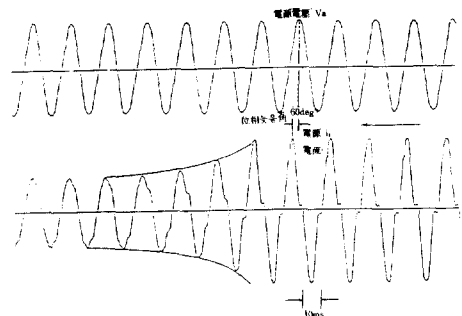


그림14. DC側 스위치를 閉할때 電源電流의 過渡 應答

Fig.14. Transient Response of source current when DC switch is on.

4. 結 論

本 研究에서는 電力用 MOSFET 인버터를 使用 하여 無効電力補償에 대해 實驗한 結果 다음과 같은 結論을 얻었다.

1. 基本波電流의 位相補償과 1 KHz 이하의 高調波電流가 제거되므로 양호한 無効電力補償特性을 얻을 수 있었다.

2. MOSFET는 Thyristor보다 di/dt特性이 좋고 스위칭시간이 짧으므로 高周波스위칭이 가능하고 負荷變動에 대한 無効電力補償의 速應性이 개선된다.

3. MOSFET를 使用함으로써 인버터의 轉流補助回路가 필요없기때문에 損失을 減少시킬 수 있고 電力變換裝置의 構成이 간단해진다.

4. 無効電力補償裝置가 電源과 並列로 연결되어 있기때문에 補償裝置로 인한 電壓變動이 발생하지 않는다.

5. 本 論文에서는 單相回路에 적용하였으나 三相인버터를 構成한다면 三相回路에서의 無効電力補償도 쉽게 할 수 있다.

參考文獻

- 1) H.S. Patel and R.G. Hoft, "Generalized techniques of harmonic elimination and Voltage control in thyristor inverters," IEEE Trans., Vol.IA-9, pp. 310-317, 1973.
- 2) S.B. Dewan and A. Straughen, "Power Semiconductor Circuits", Wiley Press, 1975.
- 3) S.B. Dewan, et al., "Harmonic analysis of ac-to-ac frequency converter", IEEE Trans., Vol.IGA-5, pp.29-33, 1969.
- 4) B.D. Bedford, R.G. Hoft, "Principles of Inverter Circuits", Wiley Press, 1974.
- 5) S. Williamson, "Reduction of the Voltage and Current Harmonics Introduced by a single-Phase Triac AC Controller, by Means of Shunt Resistance", IEEE Trans., Vol.IECI-28, No.4, pp.266-272, 1981.
- 6) A. Emauel Eagles and M.S. Erlicki, "New aspects of power factor improvement, PartII-Practical circuits", IEEE Trans., Vol.IGA-4, pp.447-455, 1968.
- 7) D.E. Steeper and R.P. Stratford, "Reactive Compensation and Harmonic Suppression for Industrial Power Systems Using Thyristor Converters", IEEE Trans., Vol.IA-12, No.3, pp.232-254, 1976.
- 8) F. Harashima, et al., "Power factor Improvement of Thyristor Load by Follow-up Control", Inst. of Ind. Science, University of Tokyo, Vol.27, No.4, pp.166-168, 1975.
- 9) F. Harashima, et al., "A Closed Loop Control System for the Reduction of Reactive Power Required by Electronic Converters", IEEE Trans., Vol.IECI-23, No.2, pp.162-166, 1976.
- 10) B.R. Pelly, "Power MOS FET—a Status review", IPEC-Tokyo, pp.19-32, 1983.
- 11) Y. Yoshida, et al., "PWM Inverter Using High-Gain Pulse Triggered Power Transistors and a New PWM Control Method", IEEE Trans., Vol.IE-33, No.3, pp. 132-137, 1986.