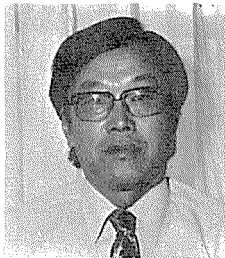


半導体産業의 Nanometer化와 우리의 課題



成 英 權

高麗大 電氣工学科 教授/工博

반도체산업은 대규모의 집적도와 더불어 회로 내의 미세한 패턴치수로 이른바 Nanometer 시대로 접어들고 있다. 이에 대처하기 위하여 앞으로도 새로운 기술 개발이 시급하게 요구되고 있다. 즉 미세가공 정밀제조 프로세스 회로구조의 단순자동설계화, 시험법 등의 연구개발을 통해 대처해야 한다.

I. 半導体 工業의 세계적 추세와 우리나라의 現況

오늘날 향간의 新聞紙上에 자주 떠들썩 하게 관심을 집중시키며 記事化된 것 중의 하나가 Si 을 中心으로한 첨단기술인 VLSI를 비롯한 半導体 技術開發 云云이라는 것이다.

돌이켜 보건대 과거 20年 동안 單結晶 技術을 基盤으로한 Si-IC를 비롯한 半導体工業은 IC →LSI→VLSI로 發展을 거듭하여 集積規模의 大容量化와 集積回路內에서 사용되는 패턴 치수의 微細化는 눈부신 發展을 이루어 그 加工 精度가 0.1 μ m에서 0.01 μ m 즉, 10nm에 접근하여 Submicron이라는 말은 Nanometer로 대체 되어야 할 처지에 이르기 시작하였다. 이와 같은 발전의 數量的 表現으로서는 하나의 Si 칩에 삽입된 素子數 즉, 集積度의 年次變化를 들 수 있다. 그림 1은 그 一例를 나타낸 것으로 集積度는 거의 매년 2倍의 증가를 나타내고 패턴의 치수는 1.1~1.2의 率로 微細化되어 集積度의 증가 傾向보다는 완만하게 발전해 왔다.

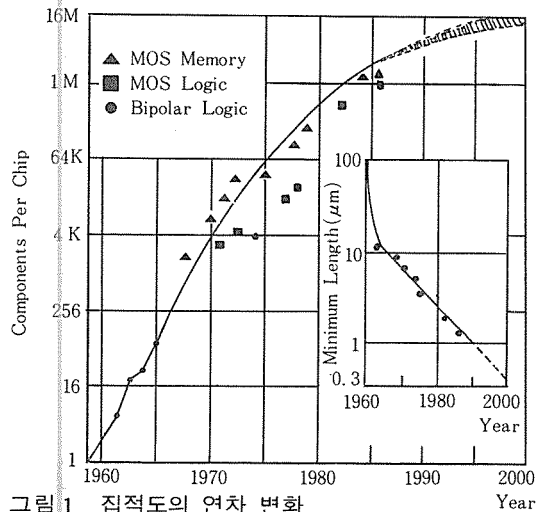
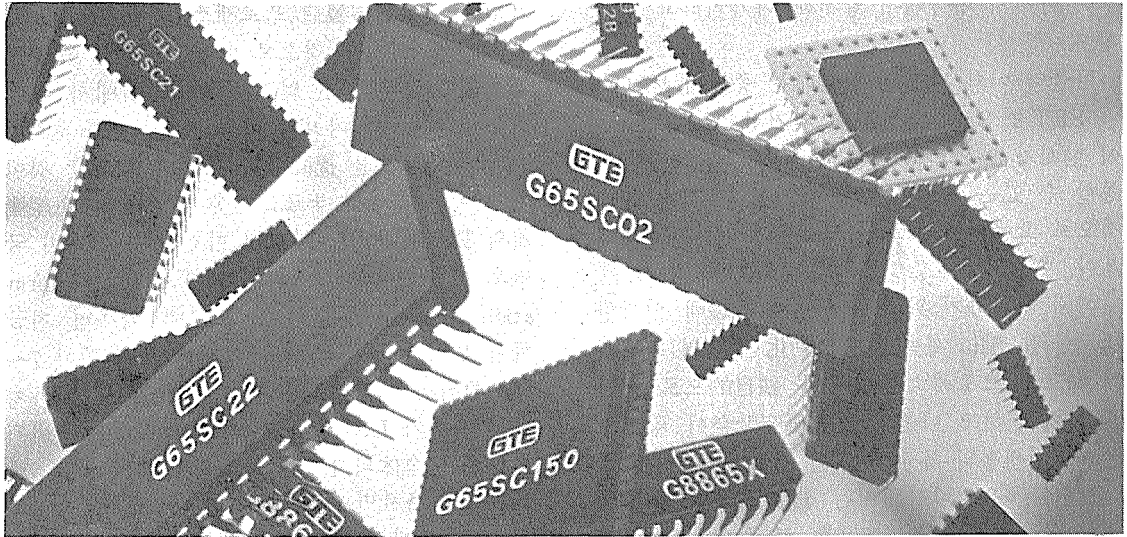


그림 1 집적도의 연차 변화

이와 같이 경험적으로 集積度가 매년 2 배로 증가된 原因 成分에는 그림 2에 나타낸 바와 같이 치수의 微細化에 의한 것과 Si의 칩 面積을



반도체산업은 미·일·유럽 지향성에서 탈피, 좀 더 독자적인 연구개발이 요구된다.

크게한 것 등의 두가지 主因中 그림 3에 나타낸 바와 같이 칩 면적을 크게 해왔던 것으로 1960년부터 1985년까지 Wafer의 径과 더불어 약 10배로 증가하였으나 集積度는 약 20배의 증가를 나타내고 있다.

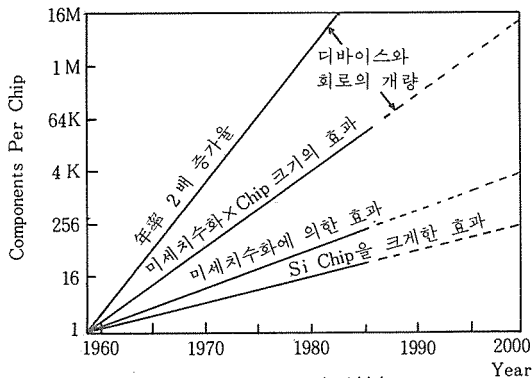


그림 2 칩집도 증가의 요인 성분

한편 微細化에 의해 密度는 같은 기간 동안에 32배로 증가되어 두 성분 効果의 果은 現實의 매년 2배의 증가율에 비해 약 100배의 罅이 생기고 있다. 이러한 罅은 半導體 프로세스에서의 改良, 예컨대 絶緣分離方式 또는 디바이스 자체나 回路의 改良 등에 의거한 것이다.

그러나 이들의 改善이나 簡單化 추세는 그 限界性때문에 앞으로는 별로 크게 기대되지 않을 것이다.

따라서 앞으로는 치수의 微細化에 따른 加工

精度의 向上 与否가 主役이 되어 Nanometer 시대로 돌입하여 더욱 高集積化될 것으로 본다.

10nm란 原子數로 환산하면 50개 정도의 原子數에 해당하므로 Nanometer 加工으로 하나의 Cell이 1分子에 대응하는데 까지 小型化가 이루어지고 필요에 따라 分子構成를 設計하고 그 分子를 우리들이 원하는 위치에 배열시켜 나가는 소위 더욱 심오한 物性論에 입각한 分子工

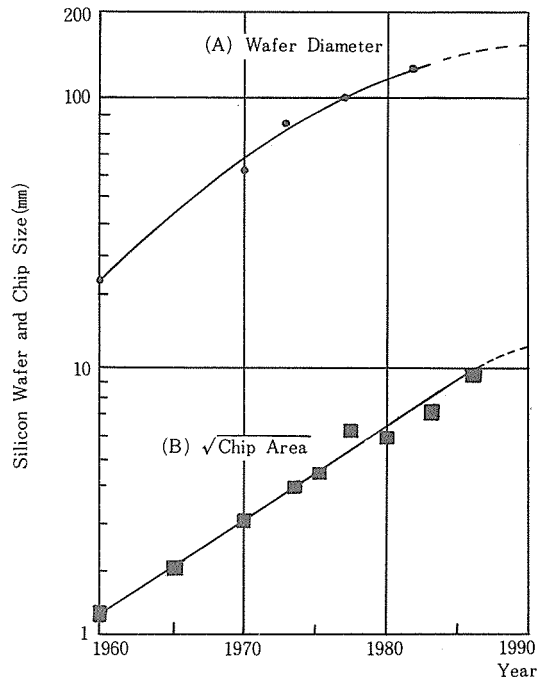


그림 3 Si 칩 径과 면적의 연차 변화

학 분야까지 연속해서 발전해 나가리라고 생각 된다.

아울러 이와 같은 小型化에는 종래의 BJT 이나 FET는 Scaling 理論에 의거한 Scale down 이 한계가 있으므로 대단히 적은 에너지로 작동할 수 있는 새로운 디바이스의 開發이 필수적으로 요구되어 새로운 단계에 들어가리라고 본다.

이에 대비하기 위해 우리는 物性論에 입각한 새로운 In Situ 관측법과 自動化 生産의 최적화 및 새로운 프로세스 技術들을 獨自적으로 개발해 나가야 하고 이들의 技術研究開發이 앞으로 世界舞臺에서의 競争場이 될 것으로 본다.

그러나, 우리나라에서는 政策当局과 企業체間的 半導体工業 育成策에는 큰 갭이 現存하고 있는 듯 하다. 물론 技術을 넘어선 오리엔테이션에는 그 나름대로의 의미가 있겠으나 技術的인 認識위에서는 그 갭을 어떻게 대처해 나갈 것인지? 현재 매우 큰 난관에 봉착하고 있는 듯 하다.

우선 半導体工業은 設備産業이라고 할 수 있을 정도로 막대한 製造設備가 갖추어져야 한다.

그림 4는 半導体製造 프로세스별 所要裝備一覽을 참고로 나타낸 것으로 이들 막대한 製造設備들은 國産은 전연 없고 주로 美·日에서 輸入하는 실정이다. 따라서 이들 製造設備를 들여와서 半導体産業을 提高한들 利潤은 微微할 것이며 결국 우리나라 半導体工業은 이들의 生産機器의 製造國에 뒤떨어지게 마련이다. 더우기 금년도 미국 LA에서 개최된 제 9 회 ISS (Information Service Seminar) 보고에 의하면 지금까지 우리나라의 半導体工業에의 投資額이 7~8 億弗이었으나 売上高는 단지 3 億弗에 지나지 않고 게다가 LSI, VLSI 등의 尖端技術에의 投資額은 全體의 1/5에 불과하며 앞으로의 設備投資는 各社마다 再檢討中이라는 展望이 흐린 것처럼 제시되었던 바 이것이 바로 우리나라 半導体工業의 現實인 것 같다.

원래 半導体工業 自体가 소프트웨어에 重點을 둔 하드웨어 産業이기 때문에 各種 高價機器들이 必須不可欠한 것이다.

즉, 設計製造技術에 많은 Know How의 축적과 이들을 具體化시키기 위한 복잡하면서도 보다 精確한 프로세스 制御가 필수적이므로 製造

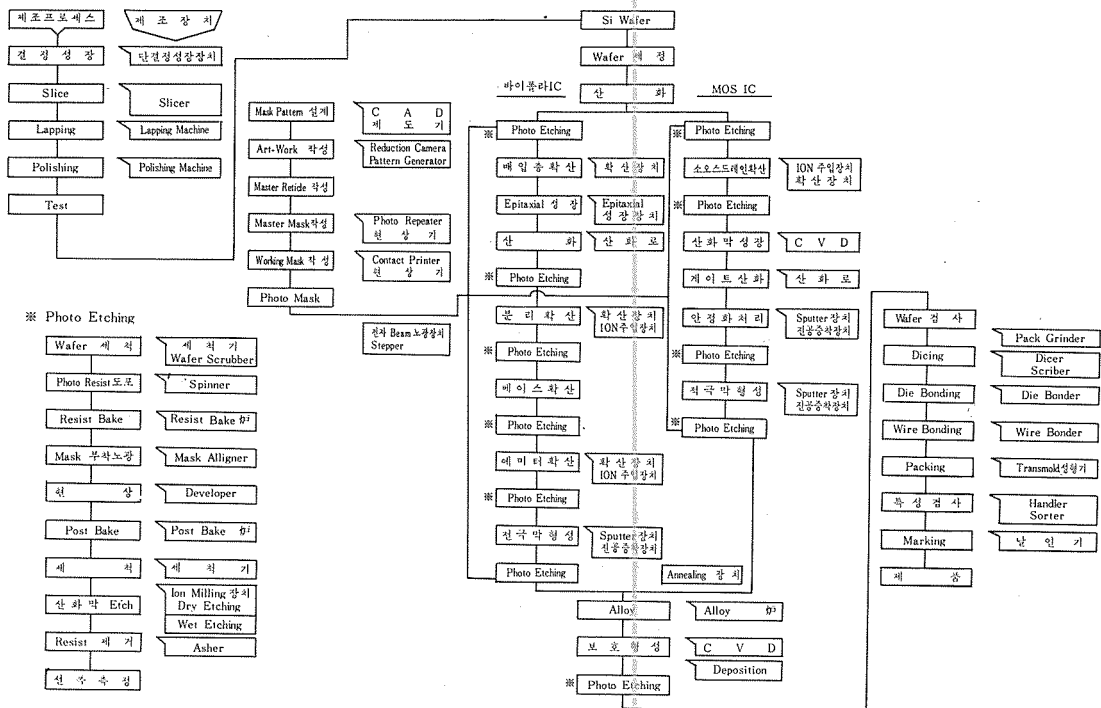


그림 4 반도체 제조 프로세스별 장치 일람

裝備는 高度의 센서로된 測定器와 아키텍처로 된 프로세스制御機器를 활용하여야 한다. 따라서 앞으로 더욱 더 高價機器産業의 색소가 濃厚해 가는 이때 政策当局이나 企業체는 어떻게 생각하고 있는지 궁금하다.

한편 半導体 科学技術面에서 보면 우리나라의 獨自의인 自体技術이 없어 先進外國으로부터의 特許나 技術導入에만 血眼이 되어 있고 이들 導入技術(대부분은 落後된 것)로 生産하고 있으니 대단히 한심하다. 물론, 우수한 技術은 적극적으로 導入하여 国内 半導体工業 發展에 기여하여야 하나 이와 더불어 우리 나름대로의 독특한 技術開發과 活用이 병행되어야만 美·日 先發者들을 추종하고 있다는 초조감이 해소되고 그들의 눈총을 받지 않게 되지 않을까,

원래 우리나라 科学者, 技術者는 우리나라 社会 一般에 澎湃해 있는 認識과 같이 美·日을 비롯한 歐·美·日 志向型이다. 歐·美·日에서 무엇이든지 시작하였다 하면 研究를 시작하여 歐·美·日의 論文을 모방하고 추종에만 급급하는 현실에서는 獨創性이 전연 싹트지 않을 것이다. 왜 좀더 獨自의인 發想아래 研究開發을 시작하여 獨步의인 技術을 발휘하지 못하는 것인지? 물론 이러한 관습은 개개인의 소관일 지라도 政策当局과 企業에도 큰 責任이 있다. 一例로 企業은 5~10年 이내의 短期研究開發에만 忙殺되어 20~30年 後의 長期研究와 이를 위한 人材 養成에 대한 배려가 전연 없다.

하루 빨리 模倣, 追從의 급류속에서 벗어나 생각하는 갈대가 되어 조용한 흐름속에서 獨創的인 研究를 할 수 있는 環境造成이 이루어지기를 단순한 夢想에 지나지 않도록 간절히 바라는 바이다.

특히 앞으로의 半導体工業은 종래의 경험적인 技術축적만으로는 대처하지 못하므로 반드시 獨創的인 着想아래 研究開發을 試圖하여 그 결과가 半導体工業에 連繫되도록 노력을 傾注하여야 할 것이다.

II. 우리의 課題

前述한바와 같이 앞으로의 半導体産業은 Nanometer 時代로 접어들기 때문에 이에 対処하

기 위한 새로운 技術開發이 시급하다. 즉, 半導体産業에 수반되는 微細加工 精密製造프로세스 回路構造의 單純化 設計自動化(CAD), 試驗法 등 모든 關聯分野에 걸쳐 새로운 技術들의 研究開發을 통해 대처해 나아가야 한다.

以下 Nanometer 時代에 대처할 Si를 中心으로 한 半導体 프로세스 技術 中 우리가 다루어야 할 問題點들을 전반적으로 다루기는 무리이므로 注目해야할 몇가지 技術의 改良開發의 포인트와 問題點을 略述해 보기로 한다.

1. 微細加工技術

IC를 비롯하여 LSI, VLSI 製造技術은 요건에 한 Si 칩내에 部品를 삽입시키는 高度의 技術集約的인 対象이지만 그 核心技術이 바로 微細加工技術이다.

이에는 紫外線을 비롯하여 電子線 또는 X線으로 Resist에 微細 패턴을 形成하는 Lithography 技術과 그 Resist 패턴에 따라 基板表面에 패턴을 形成하는 Etching 프로세스 技術이 있다.

1-1 微細 Lithography 技術

오늘날의 微細 Lithography 技術로서 실시 또는 檢討되고 있는 여러 方式의 相互關係를 나타내면 그림 5와 같다. 그림에서 알 수 있는 바와 같이 線源은 紫外線, 電子線, X線의 세가지로서 이들의 技術改良의 포인트와 問題點을 略述하면 다음과 같다.

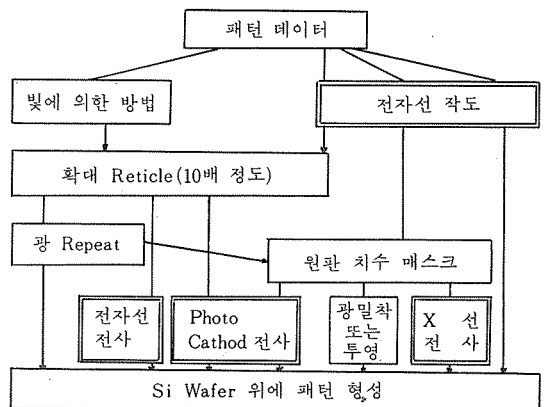


그림 5 미세가공 방식의 분류

1) 紫外線 露光技術

LSI, VLSI 등의 量産 라인에서는 종래의 紫外線(波長 약 0.4 μ m) 露光 方式의 경우, 光干

渉 등에 의해 마스크 自体를 정밀하게 제작하는 것이 곤란하여 $2\mu\text{m}$ 前後의 패턴 치수가 實用限界라고 알려져 있으나 遠紫外線(波長 約 $0.2\mu\text{m}$)을 利用하므로써 Sub-Micro 精度를 충분히 실현시키고 있으므로 電子線에 비해 安定하고 帶電問題가 없고 쉽게 Filing 시킬 수 있는 등의 長점이 있어 아직도 유리한 점이 많다. Submicron에 사용하지 못한다는 인식은 잘못된 듯하다.

단지 주의할 것은 紫外線이 空氣中の 酸素에 흡수되므로 光線의 通路를 窒素로 치환해 두어야 한다는 것이다.

사실은 高解像度の 感光劑인 Photo Resist 精度와 Etching時的 被保護能力 등을 고려하여 비교하여야 하나 앞으로도 有効적절하게 活用될 수 있는 方式이며 충분히 發展할 余地를 지니고 있음에 주목하여야 한다.

2) 電子線 露光技術

LSI, VLSI 등의 大規模化, 高集積化 및 高性能化에 따라 그 基幹技術의 하나로 台頭된 것이 電子線 露光으로서 300\AA 정도까지 조일 수 있기 때문에 Sub-Micron 영역의 微細化 패턴의 作図를 高速 高精度 특성으로, 아울러 回路 패턴의 變更이나 Wafer의 變更 등에 신속하게 대응할 수 있는 유연성을 지니고 있으며 또 종래의 濕式現像에서 乾式으로 바뀌지므로써 分子量이 작은 高分子로서 解像도를 높이며 加工精度 $0.1\mu\text{m}$ 를 上廻하여 Nanometer 加工 이라는 말도 사용하기에 이르는 등의 대단한 利점이 있다.

그러나, 여러 欠點도 내포되고 있어 克服해야 할 問題점이 많다. 그 중에서도 우선 帶電되지 않는 Resist의 開發이 급선무이다. 현재 電子線露光用 Resist로서는 Posi型的의 경우 電子線 照射에 의해 高分子 重合體의 架橋가 절단되면서 現像液에 可溶되는 PMMA, PBS 등이 있고 Nega의 경우는 電子線 照射에 의해 Epoxi基가 架橋를 통해 不溶化되는 Cop 등이 있으나 感度, Contrast, 解像度, 基板의 密着性 및 耐 Etching性 등 해결할 점이 많다.

3) X線 露光技術

주로 軟X線(波長 $0.4\sim 1.4\text{nm}$)을 사용하나 位置 맞춤에 곤란하고 線巾에 비례하여 精度를

올릴 수 없고 縮寫 등이 곤란한 결점을 지니고 있으나 電子線에 비해 먼지 등에 인한 帶電 영향이 없고 Resist 내부에서의 散乱도 없으며 아울러 波長이 짧으므로 두꺼운 Resist를 露光시키거나 精度가 높은 複製 등에 알맞는다.

따라서 마스타 乾板을 實用乾板에 轉寫하거나 半導體 表面의 Photo Resist의 感光에는 理想的이다.

問題點으로는 放射線 損傷에 대한 대책이 講究되어야 하고 아울러 겹쳐서 露光시킬때 마스크 接觸을 어떻게 할 것인가이나 이에 는 아주 얇고 Wafer에 密着하기 쉬운 Conformable Mask로 하면 된다. 따라서 무엇보다도 Self Align의 技術開發이 急先務이다.

1-2 Dry Etching Process

상술한 紫外線, 電子線 또는 X線의 露光法 등에 의해 微細 패턴을 Resist에 形成시킨후 이것을 保護 Mask로 하고 그 아래의 Si 基板 또는 絶緣膜, 結晶 Si膜, 酸化膜, 金屬膜 등을 같은 치수 精度로 에칭시키는 수단으로 종래에는 水溶液을 利用했다. 그러나 水溶液의 경우 반드시 OH基 등에 인한 특유한 不安定現象이나 에칭液에 의한 Under Cutting 등이 수반되고 아울러 廢液處理가 規制를 받는다.

따라서 이들을 피하기 위하여 프라즈마 에칭이나 이온 에칭 등의, 濕式 아닌 소위 Dry Process가 Signetics社 등에 의해 개발되어 널리 보급되기 시작하여 無汚染이라는 매력에 추가되어 오늘날에는 主流를 이루어가고 있다.

이와 같은 Dry process는 加速電圧이나 氣壓에 따라 變化하는 指向性이 당연히 나타나 이것이 Sharp Etching이나 Circular Etching 形狀을 정하게 되는 것이다. 이것은 물론 一種의 이온 Milling이지만 이온 Milling에서부터 시작하여 Plasma Etching 나아가 이온注入法까지 연속적으로 연결된 것이라고 할 수 있다.

그러나 이와 같은 Dry Process에도 補完해야 할 欠點이 있다. 즉, 放電空間에 被加工物을 두면 上述한 制御가 충분히 용이하지 못하다는 점과 加工廢棄物이 氣體分子와 충돌하여 충분히 제거되지 않는 점, 아울러 제거시켜야 할 Resist의 문제 또는 酸化膜, 窒化膜 등의 対象物의 변경에 따라 이온을 바꾸어야 하는 등의

결점이 있다. 이들의 해결을 위해서는 이온만을 보낼 수 있는 방법이 講究되어야 하며 일례를 들면, 한가지 방식으로는 이온注入法과 같이 質量分析器에 걸어서 필요한 活性化 이온만을 선택하여 表面에 공급시키는 것인데 멀지않아 實用化되리라고 본다.

그러나, 아직도 플라즈마의 基本的인 性質이나 反應機構가 확실히 究明되고 있지 않아 앞으로의 研究가 기대된다.

2. 無欠陷 結晶과 無欠陷 프로세스

아주 微細한 構造를 실현시키기 위해서는 無欠陷 材料로서 無欠陷 加工을 할 필요가 있다. 특히 Sub-Micron技術에 대해서는 無欠陷 結晶의 實用化가 急先務이다. 半導體産業의 注流를 이루는 Si 내의 不純物과 결합은 긴 세월의 研究結果에 의해 어느 정도까지는 制御할 수 있게 되었다.

그러나, 디바이스의 微細化에 수반하여 보다 微量($10^{-10} \sim 10^{-15} \text{cm}^3$)의 炭素, 酸素, 重金屬 등의 不純物이 Swirl 등의 微小欠陷을 일으켜 이들 欠陷이 Sub-Micron에서는 무시하지 못할

정도의 不均一性을 초래하여 微細化 디바이스 特性에 劣影響을 미치게 된다.

따라서 마땅히 露光工程을 비롯하여 Plasma Etching 이온 注入 등의 Dry Process를 포함한 제조 프로세스에 의한 欠陷發生을 보다 精密한 分析手段에 의한 解明과 그 除去方策을 講究하여 適用시켜야 한다. 이들의 技術도 최근에 와서 겨우 注目하기 시작한 것으로 앞으로 집중적인 연구개발이 요망된다.

III. 結 論

이상 두서없이 概念論만 펼쳐 왔으나 國際的인 Si를 中心으로한 半導體工業의 變遷과 경쟁에 대처해 나아가기 위해서는 요컨대 海外의 導入技術에만 追從치 말고 國內에 흐트러져 있는 英智를 集約시켜 충분히 활용토록 하되 各 研究開發 및 그 Orientation의 有効性을 事後에 分析評價하고 다음 계획 분배에 반영시켜 나아가는 태도를 취하지 않는 限 半導體工業 振興에의 큰 成果는 기대할 수 없다고 생각한다.

