論文 86-23-4-7

行列演算에 依한 順序多値論理回路 構成理論

(A Construction Theory of Sequential Multiple-Valued Logic Circuit by Matrices Operations)

金 興 壽*, 姜 聖 洙*

(Heung Soo Kim and Sung Su Kang)

要 約

本 論文은 順序多値論理回路를 實現하는 構成方法을 提示하였다.

먼저 Taylor 級數를 有限體上에서 成立하는 多項式에 對應되도록 展開한 후 有限體 要素數에 따라 固有하게 算出되는 行列을 多値論理回路에 對하여 求하였으며 이 行列을 토대로 順序多値論理回路를 實現하였다.

이 方法에 의하여 多値論理回路를 實現하면 종래의 多項式 展開에 필요한 방대한 계산과정을 줄일 수 있으며 單一入出力인 경우는 물론 多入力單一出力인 경우에도 容易하게 回路를 實現할 수 있다.

Abstract

In this paper, a method for constructing of the sequential multiple-valued logic circuits over Galois field GF (pχ) is proposed. First, we derive the Talyor series over Galois field and the unique matrices which accords with the number of the element over the finite field, and we construct sequential multiple-valued logic circuits using these matrices. Computational procedure for traditional polynomial expansion can be reduced by using this method. Also, single and multi-input circuits can be easily implemented.

I. 序 論

集積回路技術에 있어서 가장 문제가 되는 것 중의 하나는 端子數의 제한 문제이다. 이와같은 端子數 및 端子間連結에 대한 제한문제를 해결하려는 한 방안으로 多値論理回路에 관한 연구가 지난 10여년 사이에 많이 이루어지고 있다.[1] 또한 多値論理回路는 2進論理回路에 비하여 크기가 커지지만 同一情報量을 처리하는데 端子相互間 連結문제의 복잡성을 경감시켜 주므로 單位面積當데이타 처리능력이 향상되는 장점이 있다.[2]

이러한 多値論理回路를 有限體上에서 解析하여 構成하고자 하는 연구는 여러사람에 의해 시도되었다. 즉 K. S. Menger,[3] B. Benjauthrit와 I. S. Reed,[4] V. H. Tokmen[5] 등이 有限體上에서 多項式으로 전개시켰다. 또한 W. R. English[6]는 有限狀態 알고리즘에 의하여 多項式을 構成하였다.

이상의 論文에서는 多項式의 係數를 결정하는데 방대한 계산을 요하는 것이 공통점이다.

本 論文에서는 먼저 組合多値論理回路인 경우에 대

*正會員, 仁荷大學校 電子工學科

(Dept. of Elec. Eng., Inha Univ.)

接受日字：1985年 10月 18日

하여 Taylor級數를 有限體上에서 전개시킨 후 行列형태로 정리하여 有限體의 構成要素에 대응하는 行列을 算出하였고, 이를 順序多値論理回路인 경우로 확장하여 單一變數는 물론 일반적인 多變數 順序多値論理函數를 構成하였다.

Ⅱ. 有限體 要素數에 따른 行列의 算出

1. 有限體의 기본적 성질

P를 素數로 하고 n를 陽의 整數라 할때 $p^n = N$ 인 有限個의 元素로 體를 形成하는 有限體를 一名 Galois體라 하며 이와같은 Galois體 GF(N)에는 加法(+), 乘法(·)이 唯一하게 존재한다.

本 論文에서 사용된 GF(N)의 중요한 성질은 다음과 같다.[3,4,7,8]

1) $a^N = a$, $a^{N-1} = 1$ ($\forall a \in GF(N)$, $a \neq 0$)

2) $(a+b)^N = a^N + b^N$ ($\forall a, b \in GF(N)$)

3) 逆元의 存在 : $a + (-a) = 0$인 a의 加法에 관한 逆元 $-a$가 존재한다. $a \cdot a^{-1} = 1$인 a의 乘法에 관한 逆元a^{-1}이 존재한다($\forall a \in GF(N)$, $a \neq 0$)

4) $\sum_{i=1}^{N-1} e^i = \begin{cases} -1 & (e = 1 \text{ 일 때}) \\ 0 & (\text{그외}) \quad (\forall a \in GF(N)) \end{cases}$

5) GF(N)의 元素들은

$$f(\alpha) = \sum_{i=0}^{N-1} a_i \alpha^i \qquad (1)$$

으로 一義的으로 表記된다. 단 α는 P를 法으로 하는 整數體Z_p의 元素를 係數로 하는 n次既約多項式 $x^N - x$의 既約因子의 根이고, $a_i \in Z_p$ ($i = 0, 1, 2, \cdots, N-1$)이다.

6) GF(3)에서 各元素들의 加法과 乘法은 Mod 3 으로 演算된다.

7) GF(4)는 $x(x^3-1) = x(x-1)(x^2+x+1)$로 分解되고 x^2+x+1은 Z_2上에서 既約인 2次多項式이다. 따라서 $x^2+x+1 = 0$의 한 根을 α라 하면 GF(4)의 元素는 $a_0 + a_1\alpha$의 形으로 표시된다. 이때 $a_0, a_1 \in Z_2$ {0, 1}이므로 GF(4)의 元素를 本 論文에서는 다음과 같이 素記한다.

$0 + 0\alpha = 0 \triangleq e_0$, $1 + 0\alpha = 1 \triangleq e_1$

$0 + \alpha = \alpha \triangleq e_2$, $1 + \alpha \triangleq e_3$

단 $\alpha^2 + \alpha + 1 = 0$, 즉 $\alpha^2 = -(\alpha+1)$, $-1 \equiv 1$

이러한 GF((4)의 元素들의 加法과 乘法은 다음 表1, 2와 같다.

2. Taylor級數展開

이 節에서는 Taylor級數의 一般式을 有限體의 모든 성질을 만족하도록 전개하여 單一變數에 대한 多値組合論理函數를 構成하였다.

表 1. GF(4)内 元素들의 加法

Table 1. Addition in GF(4).

+	e_0	e_1	e_2	e_3
e_0	e_0	e_1	e_2	e_3
e_1	e_1	e_0	e_3	e_2
e_2	e_2	e_3	e_0	e_1
e_3	e_3	e_2	e_1	e_0

表 2. GF(4)内 元素들의 乘法

Table 2. Product in GF(4).

•	e_0	e_1	e_2	e_3
e_0	e_0	e_0	e_0	e_0
e_1	e_0	e_1	e_2	e_3
e_2	e_0	e_2	e_3	e_1
e_3	e_0	e_3	e_1	e_2

Taylor 級數[9]

$$F(x) = \sum f(k) \cdot (x - x_i)^k \quad 但 (\forall x_i \in GF(N)) \qquad (2)$$

에 係數函數[9]

$$f(k) = \frac{1}{k!} f^{(k)}(x_i) \quad 但 (k = 0, 1, 2 \cdots, N-1) \qquad (3)$$

을 代入 整理하면 다음과 같이 展開된다.

$$F(x) = \sum_{i=0}^{N-1} \sum_{k=0}^{N-1} (-e_1)^{N-(k+1)} \cdot e_i^{N-(k+1)} \cdot f(e_i) \cdot x^k \qquad (4)$$

式(4)의 係數函數를 行列形態로 整理한 후 이를[C]로 表記하면 다음과 같다.

$$[C] = \begin{bmatrix} -e_1 & e_0 & e_0 & \cdots & e_0 & e_0 \\ e_0 & e_1 & e_2^{N-2} & \cdots & e_{N-2}^{N-2} & e_{N-1}^{N-2} \\ e_0 & e_1 & e_2^{N-3} & \cdots & e_{N-2}^{N-3} & e_{N-1}^{N-3} \\ \vdots & \vdots & \vdots & \cdots & \vdots & \vdots \\ e_0 & e_1 & e_2 & \cdots & e_{N-2} & e_{N-1} \\ e_1 & e_1 & e_1 & \cdots & e_1 & e_1 \end{bmatrix} \begin{bmatrix} f(e_0) \\ f(e_1) \\ f(e_2) \\ \vdots \\ f(e_{N-2}) \\ f(e_{N-1}) \end{bmatrix} (-e_1)^N \qquad (5)$$

式(5)는 간단히

$$[C]_{N\times1} = [Q]_{N\times N} \cdot [S] \cdot (-e_1)^N \qquad (6)$$

로 表記할 수 있으며, 여기서

$$[Q]_{N\times N} = \begin{bmatrix} -e_1 & e_0 & e_0 & \cdots & e_0 & e_0 \\ e_0 & e_1 & e_2^{N-2} & \cdots & e_{N-2}^{N-2} & e_{N-1}^{N-2} \\ e_0 & e_1 & e_2^{N-3} & \cdots & e_{N-2}^{N-3} & e_{N-1}^{N-3} \\ \vdots & \vdots & \vdots & \vdots & \vdots & \vdots \\ e_0 & e_1 & e_2 & \cdots & e_{N-2} & e_{N-1} \\ e_1 & e_1 & e_1 & \cdots & e_1 & e_1 \end{bmatrix} \qquad (7)$$

$$[S]_{N\times1} = [f(e_0), f(e_1), f(e_2), \cdots, f(e_{N-1})]^T \qquad (8)$$

이다. 또한 式(6)에서 N의 値에 따라

$$N = 偶數인 경우 ; [C]_{N\times1} = [Q]_{N\times N} \cdot [S]_{N\times1} \qquad (9)$$

$$N = 奇數인 경우 ; [C]_{N\times1} = [Q]_{N\times N} \cdot [S]_{N\times1} \cdot (-e_1) \qquad (10)$$

로 된다.

式(7)에서 列만의 行列은 有限體内에서의 元素數인 N値에 따라 그 行列의 列要素가 定해지며 [Q]行列의 마지막 列은 定數項에 對應하는 項이므로 [Q]行列을 構成할 때 이 項은 반드시 포함시켜야 한다.

例로서

N = 3인 경우 N = 4인 경우

$$[Q]_{3\times 3}=\begin{bmatrix} e_2 & e_0 & e_0 \\ e_0 & e_1 & e_2 \\ e_1 & e_1 & e_1 \end{bmatrix} \quad [Q]_{4\times 4}=\begin{bmatrix} e_1 & e_0 & e_0 & e_0 \\ e_0 & e_1 & e_3 & e_2 \\ e_0 & e_1 & e_2 & e_3 \\ e_1 & e_1 & e_1 & e_1 \end{bmatrix}$$

이다.

Ⅲ. 順序多値論理函數

1. 單一入出力

有限體上에서의 順序回路를 다음과 같이 정의한다.

〔정의 1〕[6] 順序論理回路는 X, Y, S의 3集合과 두 函數f, g로 構成되며 <X, Y, S, f, g>로 表示한다.

여기서,

1) $X=\{X_1, X_2, X_3, \cdots, X_p\}$는 入力信號의 有限集合이다. ($\forall x\in GF(N)$)

2) $Y=\{Y_1, Y_2, Y_3, \cdots, Y_q\}$는 出力信號의 有限集合이다. ($\forall Y\in GF(N)$)

3) $S=\{S_1, S_2, \cdots, S_n\}$는 狀態의 有限集合이다. ($\forall S\in GF(N)$)

4) $f: S\times X\rightarrow Y$는 出力函數이다.

5) $g: S\times X\rightarrow S$는 次期狀態函數이다.

이들 두 函數 f와 g는 一名 入出力狀態方程式이라 부르며 시간에 종속되는 관계를 나타내는 式으로 표시하면 出力函數 f는

$$Y(t)=f[S(t), X(t)],\ (S(t), X(t), Y(t)\in GF(N)) \tag{11}$$

이고, 次期狀態S(t+1)는 現狀態S(t)와 現入力 X(t)와의 函數이므로 次期狀態函數 g는

$$S(t+1)=g[S(t), X(t)],\ (S(t+1)\in GF(N)) \tag{12}$$

으로 표시된다. 이상의 내용을 Block선도로 나타내면 그림 1과 같이 된다.

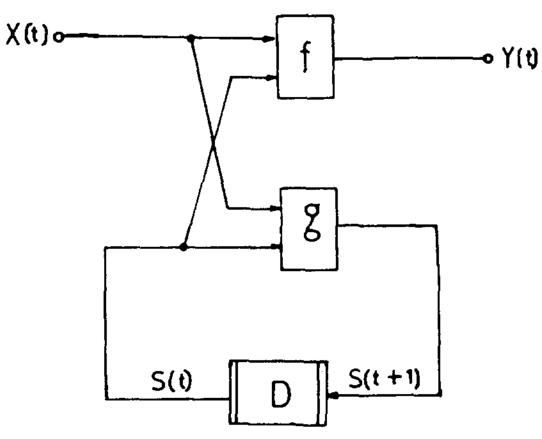

그림 1. 單一入出力 順序多値論理回路
Fig. 1. Sequential multiple-valued logic circuit for single input-output.

그림 1과 같은 順序多値論理回路에 $e_0, e_1, e_2, \cdots, e_{N-1}$인 N値 變數가 入力되어 出力變數가 결정되는 狀態가 다음 表 3과 같을때 順序多値論理函數는 組合多値論理函數構成方法으로 구한 狀態函數 S(t+1)가 궤환되어 결국 2變數組合多値論理인 경우와 같게되므로 式(4)를 적용 확장하여 정리하면 다음과 같다.

$$S(t+1)=\sum_{i=0}^{N-1}\sum_{j=0}^{N-1} C_{ij}\cdot S(t)^i\cdot X(t)^j \tag{13}$$

또한 式(5)를 적용하여 係數C_{ij}를 行列로 구하면

$$[C_{ij}]_{N\times N}=[Q]_{N\times N}\cdot[S]_{N\times N}\cdot[Q]^T_{N\times N} \tag{14}$$

로 되며, 여기서

$$[Q]^T_{N\times N}=[Q]_{N\times N}\text{의 轉置行列} \tag{15}$$

$$[S]_{N\times N}=\begin{bmatrix} S_{00}(t+1)/Y_{00}(t) & S_{01}(t+1)/Y_{01}(t) & \cdots & S_{0N-1}(t+1)/Y_{0N-1}(t) \\ S_{10}(t+1)/Y_{10}(t) & S_{11}(t+1)/Y_{11}(t) & \cdots & S_{1N-1}(t+1)/Y_{1N-1}(t) \\ \vdots & \vdots & \vdots & \vdots \\ S_{N-10}(t+1)/Y_{N-10}(t) & S_{N-11}(t+1)/ & \cdots & S_{N-1N-1}(t+1)/Y_{N-1N-1}(t) \end{bmatrix} \tag{16}$$

이다. 式(16)에서 $S_{ij}(t+1)/Y_{ij}(t)$는 次期狀態를 구할 때는 $S_{ij}(t+1)$만을 선택하고 函數Y(t)를 구할 때는 $Y_{ij}(t)$만을 선택한다.

表 3. 狀態表
Table 3. Flow Table.

Y(t) \ X(t)	入力 X(t): $e_0(t)$	$e_1(t)$	$\cdots$ $e_{N-1}(t)$
現狀態 $S_0(t)$	$S_{00}(t+1)/Y_{00}(t)$	$S_{01}(t+1)/Y_{01}(t)$	$\cdots$ $S_{0N-1}(t+1)/Y_{0N-1}(t)$
$S_1(t)$	$S_{10}(t+1)/Y_{10}(t)$	$S_{11}(t+1)/Y_{11}(t)$	$\cdots$ $S_{1N-1}(t+1)/Y_{1N-1}(t)$
$S_2(t)$	$S_{20}(t+1)/Y_{20}(t)$	$S_{21}(t+1)/Y_{21}(t)$	$\cdots$ $S_{2N-1}(t+1)/Y_{2N-1}(t)$
$\vdots$	$\vdots$	$\vdots$	$\vdots$ $\vdots$
$S_{N-1}(t)$	$S_{N-10}(t+1)/Y_{N-10}(t)$	$S_{N-11}(t+1)/Y_{N-11}(t)$	$\cdots$ $S_{N-1N-1}(t+1)/Y_{N-1N-1}(t)$

2. 2入力 單一出力인 경우

單一入出力 順序多値論理函數 構成理論을 2入力 單一出力인 경우로 적용하기 위하여 式(13)을 확장 정리하면

$$S(t+1)=\sum_{i=0}^{N-1}\sum_{j=0}^{N-1}\sum_{k=0}^{N-1} C_{ijk}\, S(t)^i\, X_1(t)^j\, X_2(t)^k \tag{17}$$

이 된다. 여기서 係數C_{ijk}를 行列로 표기하면

1) N이 偶數인 경우

$$[(C_{ijk}]=[Q]_{N^2\times N^2}\cdot[S]_{N^2\times N}\cdot[Q]^T_{N\times N} \tag{18}$$

2) N이 奇數인 경우

$$[C_{ijk}]=[Q]_{N^2\times N^2}[S]_{N^2\times N}[Q]^T_{N\times N}(-e_1) \tag{19}$$

이며

$$[Q]^{T}_{N\times N} = [Q]_{N\times N}\text{의 轉置行列} \tag{20}$$

$$[Q]_{N^2\times N^2} = \begin{bmatrix} -[Q]_{N\times N} & [e_0]_{N\times N} & \cdots & & [e_0]_{N\times N} \\ [e_0]_{N\times N} & [Q]_{N\times N} & \cdots & e^{N-2}_{N-1} & [Q]_{N\times N} \\ \vdots & \vdots & \vdots & & \vdots \\ [e_0]_{N\times N} & [Q]_{N\times N} & \cdots & e_{N-1} & [Q]_{N\times N} \\ [Q]_{N\times N} & [Q]_{N\times N} & \cdots & & [Q]_{N\times N} \end{bmatrix} \tag{21}$$

이다.

3. m入力 單一出力인 경우

지금까지의 構成理論을 토대로하여 m入力인 일반적인 경우의 構成理論을 展開 정리하면 다음과 같다.

$$S(t+1) = \sum_{i=0}^{N-1}\sum_{j=0}^{N-1}\cdots\sum_{q=0}^{N-1} C_{ij\cdots q}\, S(t)^{i} X_1(t)^{j}\cdots X_m(t)^{q} \tag{22}$$

여기서 m가 奇數인 경우에는 N의 값에 관계없이 係數行列은

$$[C_{ij\cdots q}] = [Q]_{a\times a}\cdot[S]_{a\times a}\cdot[Q]^{T}_{a\times a} \tag{23}$$

가 된다. 여기서 $a = N^{\frac{m+1}{2}}$ 이다. 반면에 m가 偶數인 경우 N가 偶數이면

$$[C_{ij\cdots q}] = [Q]_{a\times a}\cdot[S]_{a\times b}\cdot[Q]^{T}_{b\times b} \tag{24}$$

이고, N이 奇數이면

$$[C_{ij\cdots q}] = [Q]_{a\times a}\cdot[S]_{a\times b}\cdot[Q]^{T}_{b\times b}\cdot(-e_1) \tag{25}$$

이다.

4. 行列의 擴張

變數m이 증가됨에 따라 行列의 次元도 증가되므로 m變數인 일반적인 경우로 式(7)을 擴張하면 다음과 같다.

$$[Q]_{a\times a} = \begin{bmatrix} -[I]_{b\times b} & [e_0]_{b\times b} & [e_0]_{b\times b} & \cdots & [e_0]_{b\times b} & {}_{b}[e_0]_{b\times} \\ [e_0]_{b\times b} & [I]_{b\times b} & e_2^{N-2}[I]_{b\times b} & \cdots & e^{N-2}_{N-2}[I]_{b\times b} & e^{N-2}_{N-1}[I]_{b\times b} \\ \vdots & \vdots & \vdots & \cdots & \vdots & \vdots \\ [e_0]_{b\times b} & [I]_{b\times b} & e_2[I]_{b\times b} & \cdots & e_{N-2}[I]_{b\times b} & e_{N-1}[I]_{b\times b} \\ [I]_{b\times b} & [I]_{b\times b} & [I]_{b\times b} & \cdots & [I]_{b\times b} & [I]_{b\times b} \end{bmatrix} \begin{bmatrix} [Q]_{b\times b} & & & \\ & [Q]_{b\times b} & 0 & \\ & & \cdot & \\ & 0 & \cdot & \\ & & & \cdot\ [Q]_{b\times b} \end{bmatrix} \tag{26}$$

여기서 m이 偶數인 경우 $a = N^{\frac{m+2}{2}}$, $b = N^{\frac{m}{2}}$ 이고, m이 奇數인 경우 $a = N^{\frac{m+1}{2}}$, $b = N^{\frac{m-1}{2}}$ 이다.

제 3 장에서 취급한 順序多値論理函數 構成理論의 係數函數를 산출하기 위한 行列演算의 유통도는 그림 2와 같다.

Ⅳ. 適用例 및 比較 檢討

3 장에서 다룬 順序多値論理函數 構成理論이 어떻게 적용되는지를 他 論文에서 다룬 例에 적용하면 다음과 같다.

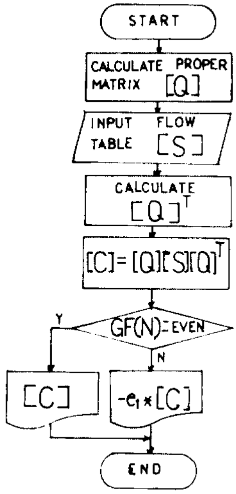

그림 2. 係數演算의 순서도

Fig. 2. Flow chart of coefficients operation.

表 4. GF(4)에서의 狀態表

Table 4. Flow table of GF(4)

S(t) \ X(t)	e_0	e_1	e_2	e_3
e_0	e_0	e_0	e_1	e_1
e_1	e_0	e_1	e_3	e_2
e_2	e_1	e_2	e_1	e_2
e_3	e_1	e_3	e_3	e_1

〔예제 1〕[10] 單一入出力인 경우

次期狀態函數 S(t+1)은 式(13)으로부터

$$S(t+1) = \sum_{i=0}^{3}\sum_{j=0}^{3} C_{ij}\cdot S(t)^{i}\cdot X(t)^{j} \tag{27}$$

로 되고 係數C_{ij}는 式(14)으로부터

$$[C_{ij}] = \begin{bmatrix} e_1 & e_0 & e_0 & e_0 \\ e_0 & e_1 & e_3 & e_2 \\ e_0 & e_1 & e_2 & e_3 \\ e_1 & e_1 & e_1 & e_1 \end{bmatrix} \begin{bmatrix} e_0 & e_0 & e_1 & e_1 \\ e_0 & e_1 & e_3 & e_2 \\ e_1 & e_2 & e_1 & e_2 \\ e_1 & e_3 & e_3 & e_1 \end{bmatrix} \begin{bmatrix} e_1 & e_0 & e_0 & e_1 \\ e_0 & e_1 & e_1 & e_1 \\ e_0 & e_3 & e_2 & e_1 \\ e_0 & e_2 & e_3 & e_1 \end{bmatrix} = \begin{bmatrix} e_0 & e_1 & e_1 & e_0 \\ e_1 & e_0 & e_0 & e_0 \\ e_1 & e_1 & e_0 & e_0 \\ e_0 & e_0 & e_0 & e_0 \end{bmatrix} \tag{28}$$

이다. 여기서 위의 演算은 제 2 장에서 언급한 GF(N)에서의 성질(7)에 의하여 산출된 表 1, 表 2 의 GF(4)에 관한 演算表를 이용한 것은 물론이다. 그러므로 次期狀態函數 S(t+1)은 式(27)로 부터 다음과 같다.

$$S(t+1) = e_1S(t) + e_1S(t)^2 + e_1x(t) + e_1S(t)^2x(t)^2 + e_1x(t)^2 \tag{29}$$

式(29)을 順序多値論理回路로 實現하면 그림 3 과 같다.

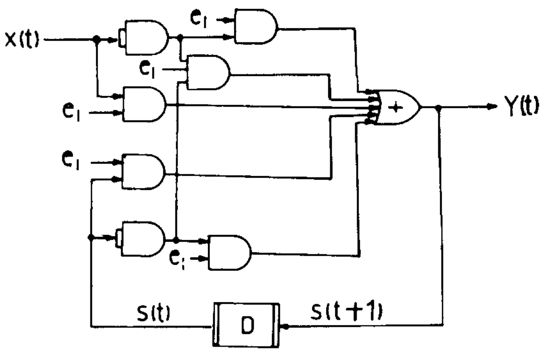

그림 3. 表 4 의 順序多値論理函數의 實現回路
Fig. 3. Implementation of the sequential multiple-valued logic function of table 4.

〔예제 2〕[11] 2入力 單一出力인 경우

표 5. GF(3)에서의 狀態表
Table 5. Flow table of GF(3).

$X_1(t)$	$X_2(t)$ \ $S(t)$	e_0	e_1	e_2
e_0	e_0	e_0	e_1	e_2
e_0	e_1	e_1	e_2	e_0
e_0	e_2	e_2	e_0	e_1
e_1	e_0	e_1	e_2	e_0
e_1	e_1	e_2	e_0	e_1
e_1	e_2	e_0	e_1	e_2
e_2	e_0	e_2	e_0	e_1
e_2	e_1	e_0	e_1	e_2
e_2	e_2	e_1	e_2	e_0

GF(3)의 狀態表가 표 5와 같이 주어진 경우 係數 $C_{i,jk}$는 式(18)으로 부터 式(30)으로 된다.

$$[C_{i,jk}]=\begin{bmatrix} e_1 & e_0 & e_0 & e_0 & e_0 & e_0 & e_0 & e_0 & e_0 \\ e_0 & e_2 & e_1 & e_0 & e_0 & e_0 & e_0 & e_0 & e_0 \\ e_2 & e_2 & e_2 & e_0 & e_0 & e_0 & e_0 & e_0 & e_0 \\ e_0 & e_0 & e_0 & e_2 & e_0 & e_0 & e_1 & e_0 & e_0 \\ e_0 & e_0 & e_0 & e_0 & e_1 & e_2 & e_0 & e_2 & e_1 \\ e_0 & e_0 & e_0 & e_1 & e_1 & e_1 & e_2 & e_2 & e_2 \\ e_2 & e_0 & e_0 & e_2 & e_0 & e_0 & e_2 & e_0 & e_0 \\ e_0 & e_1 & e_2 & e_0 & e_1 & e_2 & e_0 & e_1 & e_2 \\ e_1 & e_1 & e_1 & e_1 & e_1 & e_1 & e_1 & e_1 & e_1 \end{bmatrix} \begin{bmatrix} e_0 & e_1 & e_2 \\ e_1 & e_2 & e_0 \\ e_2 & e_0 & e_1 \\ e_1 & e_2 & e_0 \\ e_2 & e_0 & e_1 \\ e_0 & e_1 & e_2 \\ e_2 & e_0 & e_1 \\ e_0 & e_1 & e_2 \\ e_1 & e_2 & e_0 \end{bmatrix} \begin{bmatrix} e_1 & e_0 & e_2 \\ e_0 & e_2 & e_2 \\ e_0 & e_1 & e_2 \end{bmatrix} \tag{30}$$

이때 加法과 乘法은 GF(N)의 성질(6)에 의하여 Mod3으로 演算되므로 式(30)으로 부터

$$[C_{i,jk}]=\begin{bmatrix} e_0 & e_1 & e_0 \\ e_1 & e_0 & e_0 \\ e_0 & e_0 & e_0 \\ e_1 & e_0 & e_0 \\ e_0 & e_0 & e_0 \\ e_0 & e_0 & e_0 \\ e_0 & e_0 & e_0 \\ e_0 & e_0 & e_0 \\ e_0 & e_0 & e_0 \end{bmatrix} \tag{31}$$

으로 된다. 次期狀態方程式은 式(17)으로부터

$$S(t+1)=e_1x_1(t)+e_1x_2(t)+e_1S(t) \tag{32}$$

이며, 이를 回路로 實現하면 그림 4와 같다.

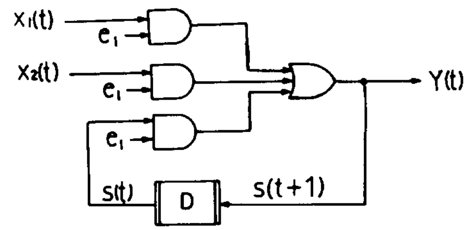

그림 4. 예제 2의 實現圖
Fig. 4. Implementation of EX2.

〔예제1〕, 〔예제 2〕에 대하여 본 논문에서 제시한 多値論理函數構成理論과 Menger,[3] Benjauthrit[4]의 방법을 비교하면 다음과 같다.

Menger[3]는 GF(N)에서 函數 $F: GF(N)\rightarrow GF(N)$인 $F(x)$를

$$f(o)=F(o)$$

$$f(k)=\sum_{\gamma\neq 0}^{N-1}[F(o)-F(\gamma)]\gamma^{-k},\ (0<k<N) \tag{33}$$

인 係數函數를 만족하는 多項式

$$F(x)=\sum_{k=0}^{N-1}f(k)x^k$$

으로 구하였고, Benjauthrit[4]는 이를 多變數인 경우로 확장하여 係數函數를

$$f(0)=F(0)$$

$$f(k_1,0,\cdots,0)=\sum_{\gamma_1=1}^{N-1}[F(0)-F(\gamma,0,\cdots,0)]\gamma_1^{-k}$$

$$\begin{aligned} f(k_1,k_2,\cdots,0)=\sum_{\gamma_1=1}^{N-1}\sum_{\gamma_2=1}^{N-1}[F(0)-F(0,\gamma_2,0,\cdots,0)-\\ F(\gamma_1,0,0,\cdots,0)+F(\gamma_1,\gamma_2,0,\cdots,0)\\ F(\gamma_1,\gamma_2,0,\cdots,0)]\gamma_1^{-k_{11}}\gamma_2^{-k_2} \end{aligned} \tag{34}$$

$$\vdots$$

$$\begin{aligned} f(k_1,\cdots,k_m)=\sum_{\gamma_1=1}^{N-1}\cdots\sum_{\gamma_m=1}^{N-1}[F(0)-F(0,,\cdots,0,\gamma_m)-\cdots\\ +F(\gamma_1,0,\cdots,0)+F(0,\cdots,0,\gamma_{m-1}\gamma_m)\\ +\cdots+F(\gamma_1,\gamma_2,0,\cdots,0)-\cdots*F\\ *F(\gamma_1,\cdots,\gamma_m)]\gamma_1^{-k_1}\cdots\gamma_m^{-k_m} \end{aligned}$$

로 구성하였다. 여기서 *표시는 變數m이 홀수면 — 이고 짝수면 + 이다.

이들이 제시한 방법인 式(33), (34)에 의하여 組合論理回路를 構成하기 위한 函數構成에 필요한 係數계산에는 방대한 계산이 요구됨은 자명한 사실이며, 이를 다시 順序多値論理回路로 전개시킬 경우 수반되는 係數 계산은 더 복잡해 진다.

한편 W.R. English[6]는 GF(N)에서 函數Z : GF(N) → GF(N)인 有限狀態函數式

$$Z(t)=\sum_{k=0}^{N-2}\sum_{\ell=0}^{N-2} b(k,\ell)\,[X(t)]^k[Y(t)]^\ell$$

에 대한 係數를

$$b(k,\ell)=\sum_{i=0}^{N-2}\sum_{j=0}^{N-2} C(k,i)\;Z(i,j)\;C(\ell,j)$$

으로 계산하였으므로 單一入出力인 경우에만 函數를 構成할 수 있다.

本 論文에서는 單一入出力인 경우는 물론 多入力 單一出力인 경우까지 函數構成理論을 제시하였으므로 多入力 單一出力인 경우의 어떠한 函數도 구할 수 있다.

V. 結 論

本 論文에서 順序多値論理函數構成은 多項式의 係數를 有限體 要素數에 따라 固有하게 算出되는 行列를 토대로 계산하여 構成하였다.

먼저 單一入出力인 경우 入力된 N值變數와 궤환 入力되는 次期狀態函數가 合成되어 出力函數를 결정짓게 되므로 2變數로 順序多値論理函數를 構成 하였고 이를 토대로 하여 m入力 單一出力인 경우 m+1 變數로 擴張하여 順序多値論理函數를 構成하였다.

제 4 장에서 적용하여 본바와 같이 他 論文에서 취급한 例題을 대상으로 하여 他 論文에서 제시한 函數構成節次와 비교하여 볼 때 本 論文에서 제시한 函數構成方法이 GF(N)의 N數와 變數가 증가할수록 그 처리과정은 더욱 간편하였다. 또한 係數算出은 GF(N)에서 N의 元素에 따라 固有하게 산출되는 行列演算으로 처리하였으므로 컴퓨터 프로그램 작성도 쉽게 할 수 있었다.

그러나 變數가 증가함에 따라 行列 構成이 커지므로 비록 전산처리 일지라도 처리시간은 길어짐을 피할 수 없는 것이 문제점이다.

參 考 文 獻

[1] Jon T. Butler and Anthony S. Wojcik, "Guest Editor's Comments," *IEEE Trans. Compt.*, vol. c-30, pp. 617-618, Sept. 1982.

[2] Stanley L. Hurst, "Multiple-Valued Logic-Its Status and Its Future," *IEEE Trans. Compt.*, vol. c-33, pp. 1160-1179, Dec. 1984.

[3] K.S. Menger, "A Transform for Logic Network," *IEEE Trans. Compt.*, vol. c-18, pp. 241-250, Mar. 1969.

[4] B. Benjauthrit and I.S. Reed, "Galois Switching Functions and Their Applications," *IEEE Trans. Compt.*, vol. c-25, pp. 79-86, Jan. 1976.

[5] V.H. Tokmen, *Disjoint Decomposability of Multi-Valued Functions by Spectral Means.* in Proc. 10th Int. Symp. Multiple-Valued Logic, pp. 88-93, 1980.

[6] W.R. English, "Synthesis of Finite Algorithm in a Galois Field GF (p^n)," *IEEE Trans. Compt.*, vol. c-30, pp. 225-229, Mar. 1981.

[7] Richard E. Blahut, *Theory and Practice of Error Control Codes,* Addision Wesley, 1983.

[8] G. Birkhoff and T.C. Bartee, *Modern Applied Algebra,* McGraw-Hill, New York, 1970.

[9] Erwin Kreyszig, *Advanced Engineering Mathematics,* John & Son, New York, 1979.

[10] 金興壽, "Galois스윗칭函數의 構成理論", 대한전자공학회지, 제17권 3호, pp. 45-51, 6월 1980.

[11] Michitaka Kameyama and Tatsuo Higuchi, "Synthesis of Multiple-Valued Logic Networks Based on Tree-Type Universal Logic Module," *IEEE Trans. Compt.*, vol. c-26, pp. 1297-1302, Dec. 1977.