

액정을 이용한 32×32 평판표시기의 제작

(Fabrication of 32×32 Flat Panel Display Using Liquid Crystal)

金正圭*, 金忠基*, 慶宗旻*

(Jeong Gyoo Kim, Choong Ki Kim and Chong Min Kyung)

要約

2 차원의 PMOS 스위치와 capacitor array로 구성된 32×32 액정 평판표시기를 설계, 제작하였다. Standard PMOS 제작공정으로 실리콘에 PMOS 스위치와 capacitor array를 제작하고 이위에 전기 광학적 물질로 guest-host 효과 액정을 사용하며, 위판의 common 전극은 ITO가 coating된 유리를 사용했다. 외부 구동회로로 동작되는 액정 표시기의 제작은 기본적인 성공을 거두었으나 contrast의 향상, 양호한 표면처리, 균일성의 문제를 제시했다.

Abstract

A 32 × 32 liquid crystal (LC) flat panel display using two-dimensional array of PMOS switches and capacitors is designed and fabricated. Standard PMOS process was followed to fabricate the switch and capacitor array on silicon wafer, on the top of which guest-host effect liquid crystal was employed as an electro-optical material for optical switching and ITO coated glass as an upper common electrode. The operation of experimental prototype liquid crystal display (LCD) with its external drive circuitry was basically successful. Remaining problems to be solved are improvement of contrast ratio, good surface alignment and uniformity.

I. 序 論

영상신호의 display를 위하여 사용되는 대표적인 소자에는 brown관이 있는데 화질은 좋으나 부피와 전력 소모가 크고 강한 빛이 정면에 입사되면 화면의 상이 보이지 않는 단점이 있다. 최근 10년간 이 같은 단점

을 없애기 위한 노력으로 여러가지 방식의 평판표시기(flat panel display)가 연구되고 있는데, 그중 액정을 이용한 display 소자는 직접 빛을 내지 않고 외부의 빛의 진로변화나 광밀도의 변화등을 통해 화면에 상을 나타내는 수동소자로서 소형이 가능하고 전력소모가 적으며 강한 빛이 화면에 입사되어도 화면의 상이 사라지지 않는 장점이 있다.*1

일반적으로 액정을 이용한 display에는 넓은 시각, 적은 소비전력과 적은 임계전압의 특성을 가진 TNLC (Twisted Nematic Liquid Crystal)가 주로 사용되며 2개의 polarizer를 필요로 하는 투과형 표시기가 제작된다. 그러나 본 논문에서는 silicon기판을 사용한

*正會員, 韓國科學技術院 電氣 및 電子工學科
(Dept. of Elec. Eng., KAIST)

接受日字: 1985年 4月 1日

(※ 본 연구는 과학기술처의 후원을 받아 특정연구과제로 수행되었음.)

반사형 표시기를 제작하므로 하나의 polarizer를 사용해야 한다. 따라서 TNLC에 pleochroic dye를 섞은 guest-host 효과의 액정을 사용했다. 길쭉한 모양의 pleochroic dye는 입사하는 빛과 수직방향, 수평방향이 됨에 따라 흡수 spectrum이 달라지며, TNLC에 섞이면 TNLC의 분자와 나란히 배열 되려는 성질을 가진다. 따라서 TNLC가 전압에 따라 분자 배열이 바뀌므로 guest-host 효과의 액정에서는 흡수 spectrum이 달라지게 된다.²⁾ 이 논문에서는 silicon 기판의 MOS switch와 capacitor array를 이용하여 32×32 평판 표시기를 제작하였다. 제작된 소자는 silicon chip, ITO 투명전극 막이 있는 유리판, guest-host 효과의 액정과 discrete IC로 구성되는 외부회로로 구성된다. 2 절에서는 32×32 액정 평판표시기의 구조와 동작 원리를, 3 절에서는 MOS switch와 capacitor의 layout과 32×32의 array 제작과 LCD 전체의 제작공정을, 4 절에서는 액정의 주입과 봉합을, 5 절에서는 결과 및 검토를, 6 절에서는 결론을 기술하였다.

II. 32×32 액정 평판표시기의 구조와 동작원리

각 picture element는 MOS switch와 capacitor로 구성되고 32×32의 matrix는 32개의 data line과 32개의 gate line에 의해 외부와 연결된다. Addressing 방법에는 line addressing과 dot addressing의 두가지가 있는데 여기서는 line addressing 방식을 사용하였다.

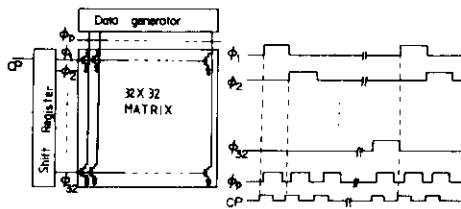


그림 1. Cell의 구성과 timing diagram
Fig. 1. Construction of cell and timing diagram.

그림 1은 line addressing 방식에서 $\phi_1, \phi_2, \dots, \phi_{32}$ 의 각 address 단과 ϕ_p 의 pass transistor에 가해지는 pulse의 timing diagram이다. 여기서 $\phi_1, \phi_2, \dots, \phi_{32}$ 의 pulse는 standard IC로 구성된 외부 shift register에 의해 만들어지며, data generator는 program된 EPROM을 사용했다. 그림 2에는 packaging된 상태의 전체 표시기의 구조를 나타내는데 silicon wafer의 bonding pad와 외부회로와의 전기적인 연결은 elastomeric connector를 사용하였다. 아래기판(PCB2)에는 shift register와 data generator 등의 주변회로가 만들어

지며 PCB 1과 PCB 2의 연결은 pin으로 이루어진다.

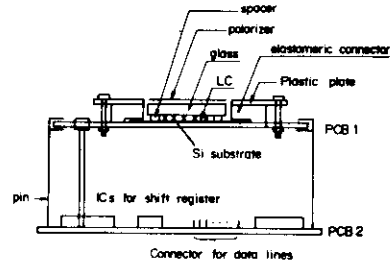


그림 2. 완성된 측면도
Fig. 2. Side view of completely assembled LCD.

III. 32×32 Switch와 Capacitor Array 설계와 LCD제작

그림 3에는 하나의 picture element에 대한 layout을 보인다. 만약 액정에 전계를 가하는 capacitor가 방전되면 액정에 가해지는 전계가 줄어들어 원하는 display 소자를 제작할 수 없다. 따라서 빛에 의해 생긴 electron-hole pair에 의해 capacitor가 방전되는 영향을 줄이기 위해 빛을 직접받는 부분은 p-n 접합을 역 bias나 zero bias가 되게 설계했다. 또한 capacitor에 음의 전하가 인가되면 capacitor 밑의 substrate 부분에 hole이 빨리 생겨야 deep depletion에 의한 capacitance의 감소를 막을 수 있다. 이를 위해 capacitor의 밑부분에 p⁺를 diffusion했다. 이 layout에서 data line으로는 diffusion을 사용했고 gate line으로는 poly silicon을 사용했다.

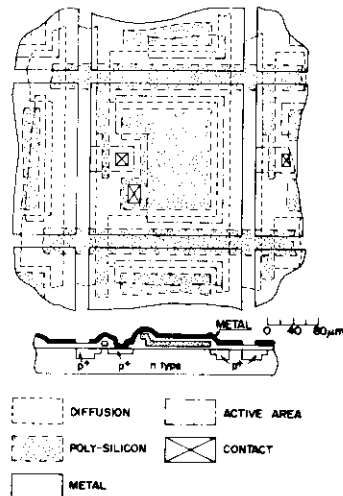


그림 3. 하나의 picture element의 layout
Fig. 3. Layout of a picture element.

32×32 matrix의 제작공정은 PMOS polysilicon gate process에다 data line으로 사용되는 diffusion을 위하여 1 번의 확산공정이 추가된 것으로서 전체 제조공정을 설명하면 다음과 같다.

약 7000Å 두께의 field oxide를 기르고 boron 확산을 통하여 sheet 저항이 20ohm/sq. 정도인 data line을 형성한다.

그 다음은 보통의 PMOS 제작공정으로 transistor와 capacitor 형성을 위한 active 영역 정의, 1000Å의 gate 및 capacitance oxidation, 5300Å의 polysilicon layer deposition, source와 drain 영역 정의 및 boron diffusion, contact cut, metalization과 alloy를 하여 silicon process를 마친다. LCD의 common 전극으로 사용되는 ITO coated glass에 초음파 drill로 0.5~1mm의 구멍을 뚫고 액정의 표면 분자배열을 위하여 silicon 기판과 구멍뚫은 유리판에 SiO를 사각 열증착한다.

Sealing하려는 가장자리를 epoxy로 얇게 바르고 10μm의 mylar sheet spacer를 사용하여 sealing 한다. 주사기를 사용하여 유리에 뚫은 구멍을 통해 액정을 주입한다. 최종적으로 외부의 data 신호와 gate 신호를 silicon 기판의 pad에 연결하기 위해 PCB에 조립한다.

IV. 액정의 주입과 봉합

본 논문에서 사용된 액정은 영국 BDH사의 D106E-63이며 이는 guest-host 효과의 액정으로 임계전압은 1~2(V/10μm)이고 두판 사이에 10μm의 spacer를 쓰고 5V rms의 1KHz의 신호를 인가하면 rise time은 50msec 정도이고 fall time은 100msec 정도이다.

D106E63은 E63이라는 TNLC에 D106이라는 검은색 염료를 섞은 것으로 E63은 nematic에서 isotropic 한 상태로 변하는 온도가 87.5°C이다.^[1] 액정을 silicon 기판과 ITO가 coating 된 유리의 표면에 일정한 방향으로 평행하게 배열시키기 위해 SiO를 경사각으로 evaporation 했다.^[1] 이때 evaporation되는 거리는 60cm정도이고 evaporation 방향과 silicon 기판이나 유리판의 수직과의 각도는 78° 정도였다. 액정의 주입은 먼저 주입되려는 가장자리를 epoxy로 얇게 바르고 200°C 정도의 온도를 가하며 압력을 가해 붙인 뒤 뒷판의 대각선 방향으로 있는 두개의 구멍중 하나를 통해 주사기로 액정을 90°C 정도에서 주입한다. 이때 봉해지는 뒷판과 아랫판의 간격을 균일하게 하기 위해 spacer로는 10μm의 mylar sheet가 사용된다. 뒷판으로 사용되는 ITO coated glass의 구멍은 초음파 drill을 사용해서 뚫었다. Silicon 밑판과 common 전극으로 사

용되는 ITO coated glass와의 전기적 접촉은 silver epoxy를 사용했으며 뒷판의 구멍은 indium을 썩기모양으로 만들어 막았다.

V. 결과 및 검토

Silicon 기판의 설계에서 고려한 capacitor의 방전 현상은 빛에 의한 것과 MOS switch의 off 시 전류에 의한 것으로 구분된다. 빛에 의한 capacitor 방전현상은 빛에 의해 생긴 electron-hole pair 중 hole이 capacitor의 electron과 중화 하면서 생긴다. 빛에 의한 영향을 간단히 생각하면 p-n 접합을 solar cell로 가정하고 p-n 접합의 전압을 0.3V라 가정하면 전류밀도(J)는 0.034amp/cm²이 된다.

Layout상 빛을 받는 p-n 접합의 면적이 10⁻⁴cm²이고 capacitor에 충전된 전하량이 30PC이면 방전시간은 8.8/p[μsec]이다. 이때 p는 실제 p-n 접합이 solar cell과 같이 사용되지 않고 외부 bias에 의해 capacitor를 방전시키지 못하게 되어 나타나는 감쇄상수이다. Solar cell의 p-n 접합과 외부의 역 bias가 인가된 p-n 접합의 energy band diagram을 비교하면 p는 exp(-0.3/0.0259)으로 10⁻⁵이하가 됨을 알수있다.^[5]

이 경우 방전시간은 880[msec] 이상이 되어 30Hz display의 경우 빛에 의한 방전현상은 무시할 수 있다. 따라서 본 논문에서는 빛을 받는 p-n 접합에 역방향 bias가 인가되거나 외부의 단락된 경로가 형성 되도록 설계했다. MOS switch의 off 전류는 10³×J×A_s^[5]로 A_s는 MOS switch의 p-n 접합의 면적이며 A_s는 1.6×10⁻⁵cm²이고 T_n을 10⁻¹⁰sec으로 가정하면 off전류는 34PA가 된다. 이 전류에 의해 방전되는 전하량(Q)는 Q=I_{off}×t_{off}=34PA×32msec=1.088PC으로 data 신호에 의해 capacitor에 충전되는 전하량 30.35PC에 비해 무시할 수 있다. 여기서 t_{off}는 32개의 gate를 가지고 1초에 30번 화면이 변하는 display의 하나의 gate off 시간이다. Passive matrix의 경우 주사전극 수가 증가하면 화소에 가해지는 전압이 줄어들게 되나 active matrix의 경우는 화소의 수가 증가해도 gate (switch) ON 시간과 이때의 전류가 capacitor에 data 신호를 충분히 인가할 수 있으면 display의 동작에는 영향이 없다. 본 논문의 경우에는 switch와 capacitor를 이용한 active matrix를 이용하여 화소를 구성했으며 capacitor를 gate의 ON 시간에 충전, 방전 시키기 위해 MOS transistor switch의 Z/L을 결정했다.^[5] Gate와 data line의 저항과 capacitance 성분에도 의한 지연 현상으로 외부의 신호가 실제 cell의 gate와 drain에 지연되어 인가 되는데 설계한 gate와 data line의

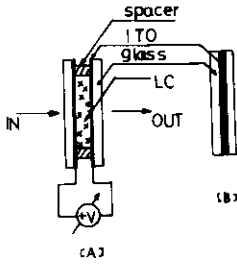


그림 4. 비교 측정되는 두 sample
Fig. 4. Measured samples.

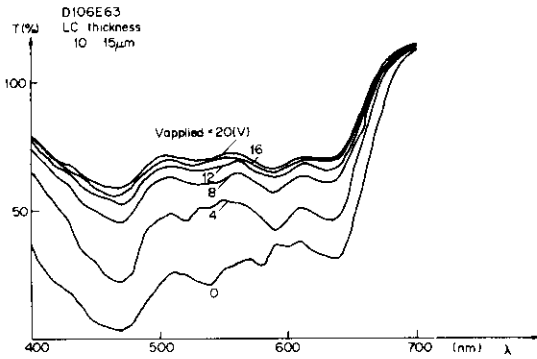


그림 5. D106E63 액정의 전압에 따른 transmittance
Fig. 5. Transmittance of D106E63 liquid crystal with applied voltages.

RC 시정수는 수 μsec 로 gate 신호의 폭(약 1msec)에 비해 매우적다. Data로 인가된 신호는 DC 전압이며, cross talk를 줄이기 위한 data 신호의 전압 특성은 고려하지 않았다. 세삭된 LCD에서는 data 신호의 전압이 증가 함에 따라 fringing 전계가 커져 화면의 상이 퍼지는 것을 볼 수 있었다. 그러나 양호하지 못한 액정의 표면처리로 인해 contrast가 좋지 않았다. 그림 4와 그림 5에는 각각 비교 측정되는 두 sample과 D106E63 액정의 전압에 따른 transmittance spectrum을 보이는데 파장에 따라 transmittance의 전압에 따른 변화 정도가 달라짐을 볼 수 있다. 따라서 회색의 정도를 나타내기 위해서는 인가전압과 투과율의 비직선성을 고려하여야 함을 알 수 있다. 또한 여기서 전압에 따라 transmittance가 많이 변하는 파장만 통과

시키고 나머지 파장은 제거하는 color filter를 사용하면 contrast를 높일 수 있을 것으로 생각된다.

VI. 結 論

액정을 이용한 display 소자의 개발은 기존의 display system에 새로운 display system을 도입시키는 계기가 된다. 현재의 TV와 같은 질의 화면을 갖는 display system을 만들기 위해서는 응답시간이 빠른 액정이 사용되어야 하고 화소의 수도 최소한 100×100 이상이 되어야 할 것이다. 보다 큰 화면을 만들기 위해서는 단결정 silicon wafer 보다 유리판에 증착된 amorphous silicon film을 이용하여 switch나 capacitor array를 만드는 것이 바람직하다. contrast를 높이기 위해서는 액정의 표면 배열에 대한 연구와 polarizer를 2개 사용하는 투과형 표시기를 사용하는 것이 바람직하다. 또한 LC를 구동하기 위한 data 신호에 대한 연구나 TV 신호를 LCD에 사용할 수 있게 바꾸어 주는 구동 회로에 대한 연구도 병행해야 할 것이다.

參 考 文 獻

- [1] E.B. Priestley, Peter J. Wojtowicz, and Ping Sheng, *Introduction to Liquid Crystals*. Plenum Press, New York and London 1974.
- [2] G. Meier, E. Sackmann, J.G. Grabmaier, *Application of Liquid Crystals*. Springer Verlag, Berlin Heidelberg New York 1975.
- [3] BDH Catalog *Liquid Crystal Materials*. 1984.
- [4] Technical Staff Hughes Aircraft Co. HPD Carlsbad, CA 92008 *LIQUID CRYSTAL VIDEO DISPLAY*. ELECTRO-OPTICAL SYSTEMS DESIGN, SEPTEMBER 1976.
- [5] S.M. SZE *PHYSICS OF SEMICONDUCTOR DEVICES*. John Wiley and Sons, Inc., 1981.
- [6] G.D. Dixon, T.P. Brody, and W.A. Hester *Alignment Mechanism in Twisted Nematic Layers*. Appl. Phys. Lett., vol. 24, no. 2, 15 January 1974.