

C-Band 저잡음 증폭기 설계 및 제작

南宇春, 金鎬成, 金大中
(正會員) (非會員) (正會員)
金星電氣(株) 技術研究所

I. 序 論

1945년 10월 Wireless World지에 클라크(A. C. Clark)가 3개의 정지위성에 의한 전세계의 통신과 방송을 우주 중계할 수 있겠다는 논문 발표후 전자통신기술의 발달로 위성을 이용한 TV방송의 이용도가 점점 확대됨에 따라 TV 프로그램의 다양화로 시청자의 증대가 필연적 사항으로, 폭발적인 위성방송 수신장치의 수요를 불러왔다.

이 수신장치는, 지상으로부터 약 3만 8천km의 위성에서 보내오는 신호를 모으는 접시형 안테나, 이 미약한 신호를 증폭하는 저잡음 증폭기, 증폭된 높은 주파수(4GHz대)의 신호를 낮은 주파수(1GHz)대로 변환하는 주파수 변환기, 주파수 변환된 신호를 음성과 영상으로 복조하는 수신기로 구성되어 있다.

수신장치중 가장 중요한 부분은 접시형 안테나에 부착되는 저잡음 증폭기로서 영상과 음성의 질을 좌우하는데, 이 증폭기는 저잡음 및 고이득 특성을 요구한다. 잡음 지수가 작고 이득이 높은 증폭기를 신호가 약한 지역에서 사용하면 선명한 영상과 음성을 시청할 수 있다는 의미이며, 이와 같은 저잡음 증폭기에 사용하는 저잡음 반도체소자로는 현재 가장 많이 사용되는 GaAs FET가 있다.

일반적으로 GaAs FET의 이득과 잡음 지수는 bias 상태와 driving source 임피던스에 따라 변화하며 최대이득과 저잡음 특성을 얻기 위해서는 입력 전송선과 능동소자 사이에 정합회로(matching network)를 구성하여 실현한다. 반도체소자에서 최소잡음지수를 얻기 위한 정합조건과 최대유효이득(maximum available gain)을 얻기 위한 조건은 서로 같지 않으므로 이를 최적화하는 기술이 저잡음 증폭기 설계의 know-how가 된다.

본 논문에서는 위와 같은 사항을 최대한 고려하여

실제 TVRO 시스템에 사용될 수 있는 저잡음 증폭기 설계를 위해 잡음지수와 이득을 절충하고 평탄한 이득 특성을 갖도록 staggered 정합 방법을 이용하여 대역내(3.7~4.2GHz)에서 이득 50dB 이상, 잡음지수 1dB (75°K) 이하인 4단 저잡음 증폭기 설계에 대해 설명하였으며, 보다 정확한 설계치 산출을 위해 컴퓨터(VAX/11/750)를 이용하였고, 실제 설계에 사용한 소프트웨어는 자체 개발한 MASAP(microwave amplifier synthesis and analysis program)과 최적화를 위한 기본 프로그램인 DEMON(diminishing error method of optimization for network)에 대해서도 간단히 설명을 했다.

II. 4단 저잡음 증폭기 설계

4단 저잡음 증폭기의 구성은 그림 1과 같이 저잡음 증폭부, 최대이득 증폭부로 구성된다. 저잡음 증폭부는 2단으로 구성되며 첫째단은 증폭기의 전체 잡음지수를 결정하는 부분으로써 이득을 희생시키고 잡음지수가 가장 작도록 설계하고 둘째단은 첫째단에 비해서 잡음 지수보다 이득을 좀 더 크게 설계하여, matching network 1, 2의 특성이 저잡음 특성을 갖도록 정합회로를 구성하고, 최대 이득 증폭부는 주어진 대역내에

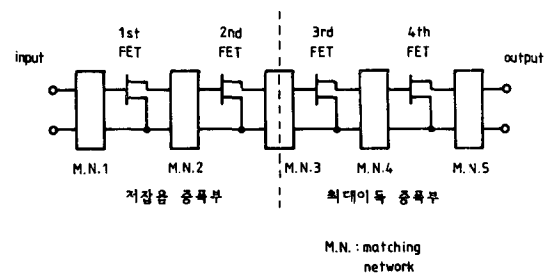


그림 1. 4단 저잡음 증폭기의 구성도

서 최대이득(50dB이상)과 평탄이득 특성을 갖도록 matching network 3, 4, 5의 정합회로를 구성하였다.

1. 저잡음 증폭부

증폭기가 저잡음 증폭특성을 갖도록 하는 것은 증폭기의 입력 정합회로의 반사계수를 어떻게 설계하는가에 달려있다.

그림 2의 GaAs FET를 사용한 회로망에서 잡음지수 F는 일반적으로 식(1)과 같이 된다.

$$F = F_{min} + 4\gamma_n \frac{|\Gamma_s - \Gamma_{min}|^2}{(1 - |\Gamma_s|^2) \cdot |1 + \Gamma_{min}|^2} \quad (1)$$

여기서 F_{min} = FET의 최소잡음지수

Γ_{min} = optimum noise 반사계수

γ_n = 표준화 잡음저항 (= R_n/Z_o)

R_n = FET의 잡음저항

Z_o = 특성임피던스

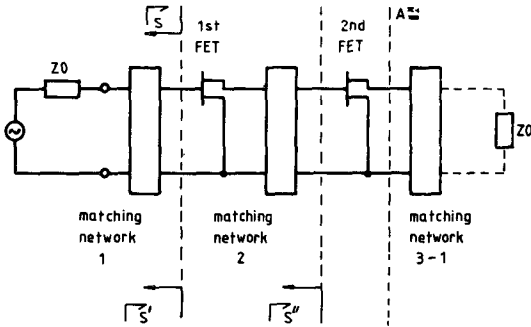


그림 2. 저잡음 증폭부

위 식에서 보는 바와 같이 입력 정합회로의 반사계수 Γ_s 를 GaAs FET의 optimum noise 반사계수 Γ_{min} 이 되게 하면 잡음지수 F는 GaAs FET가 얻을 수 있는 최소잡음지수 F_{min} 이 됨을 알 수 있다. 그러나 일반적으로 서론에서 설명된 대로 최대 이득 특성과 최저 잡음 지수를 얻는 입력 반사계수가 다르므로 입력 정합회로를 F_{min} 되게 설계하면 입력 VSWR이 상당히 나빠진다. 따라서 smith chart상에 constant available gain circle과 constant noise figure circle을 그려 이득과 잡음지수를 절충(compromise)하여 적합한 반사계수를 구한다.

그림 3에서 입력 VSWR을 좋게 하고 적합한 반사계수를 구하기 위해서 두원이 만난 점의 반사계수를 Γ_s' 이라 하고 첫단의 입력 정합회로(matching network 1)

를 Γ_s' 이 되도록 설계한다. 둘째단도 그림 3과 같은 방법으로 사용하여 첫단 보다 gain circle의 반경을 더 작게, noise figure circle은 더 크게하여 원을 그린 후 서로 만난점의 반사계수를 Γ_s'' 라 하고 둘째단의 입력 정합회로(matching network 2)를 Γ_s'' 되도록 설계하고 저잡음 증폭부의 출력측정합회로(matching network 3-1)는 출력측(A점)에서 2nd FET를 들여다 본 임피던스에 conjugate matching이 되도록 설계한다.

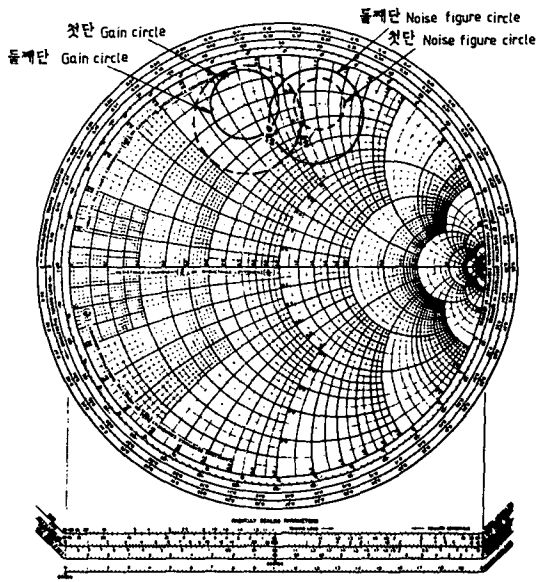


그림 3. 이득과 잡음지수의 절충도

2. 최대 이득 증폭부

최대 이득 증폭부는 4단의 저잡음 증폭기가 대역내에서 최대이득 특성을 갖도록 하며, 이를 위해서는 입출력 정합회로의 반사계수는 최대 이득을 낼 수 있는 점을 택한다. 일반적으로 최대이득을 낼 수 있는 점은 FET가 potentially unstable한 경우가 많으므로 입출력정합 회로의 임피던스는 공히 안정영역내에 있어야 한다. 따라서 smith chart 상에 load stability circle, source stability circle과 gain circle을 그려 그림4에서 load 안정영역에 있고 gain circle상에 있는 load 반사계수 Γ_L 을 취한다. 이런 방법으로 구한 Γ_L 을 다음식(2)에 의해서 반사계수 Γ_s 를 산출하고 source 안정영역안에 있는지 확인한다.

$$\Gamma_s = \left(\frac{S_{11} - \Gamma_L \Delta}{1 - \Gamma_L \cdot S_{22}} \right)^* \quad (2)$$

$$\Delta = S_{11} \cdot S_{22} - S_{12} \cdot S_{21}$$

이것들이 확인된 후 최대 이득 증폭부의 정합회로를 설계하며 그림 5에서 보는 바와 같이 matching network 4-1의 부하측에 50Ω의 저항이 연결되었다고 가정하고 3rd FET의 출력정합의 반사계수가 Γ_L 이 되도록 하며, matching network 3-2의 반사계수가 위에서 구한 Γ_s 가 되게끔 설계하고 4th FET의 입출력정합회로 (matching network 4-2, 5)도 앞과 동등한 방법으로 설계한다.

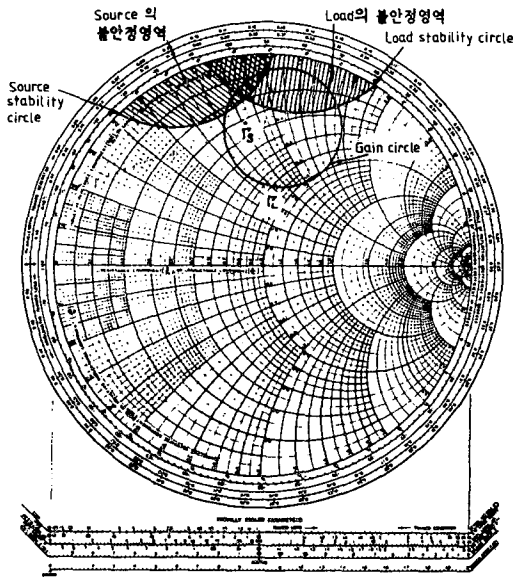


그림 4. Source와 load 반사계수의 안정영역

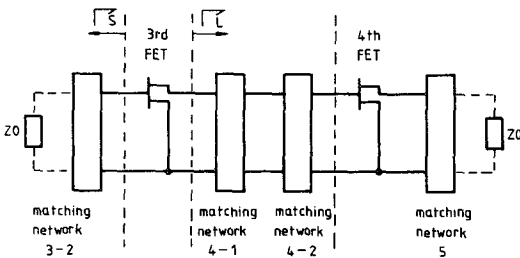


그림 5. 최대이득증폭부

3. 정합회로

상기 1, 2에서 구해진 각단의 입출력 반사계수를 이용하여 실제 입출력 정합회로를 설계하는데는 그림6과 같은 simplified chebyshev impedance matching 회로로 구성하고 반사계수를 다음식 (3)에 의해 임피던스

로 변환시킨다.

$$Z = R + jX = Z_0 \cdot \frac{1 + \Gamma}{1 - \Gamma} \tag{3}$$

Z_0 = 선로특성임피던스

$$Z_1 = R_1 + jX_1 \tag{4}$$

정합회로는 실수부를 $\lambda/4$ impedance transformer (Z_{OT}), 허수부는 MIC로 제작하기 쉽도록 semi-lumped inductor (ℓ)로 구성하여 식 (3), (4)를 이용하여 다음 식 (5), (6)에 의해 실제 Z_{OT} , ℓ 을 구한다.

$$Z_{OT} = \sqrt{R \cdot R_1} \tag{5}$$

$$\ell = \sin^{-1} \left(\frac{X - X_1}{Z_{OH}} \right) \cdot \frac{\lambda_{ZOH}}{360} \tag{6}$$

여기서 Z_{OH} = microstrip line의 특성 임피던스 (보통 120Ω 정도)

$\lambda_{ZOH} = Z_{OH}$ 의 주어진 주파수에 대한 한 파장 길이

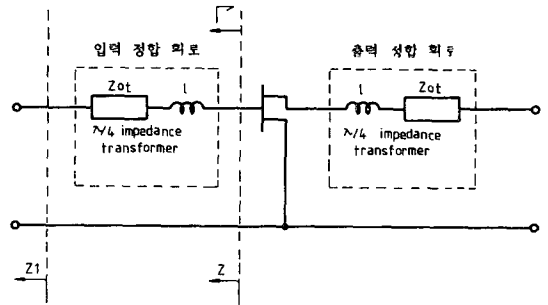


그림 6. Simplified chebyshev impedance matching 회로

이상과 같은 방법을 사용하여 저잡음 증폭부는 요구 잡음지수 특성을 갖도록 중심주파수를 4GHz에 위치시켜 정합회로 1, 2를 설계했으며 최대이득 증폭부는 대역내에서 평탄한 이득과 최대이득을 갖도록 중심주파수를 4·2GHz에 위치시켜 정합회로 3, 4, 5를 설계하였으며 실제 계산한 각 입출력정합회로의 소자 값은 표 1과 같다.

4. 회로분석

위에서는 설계설명 및 초기 설계치를 구하기 위하여 smith chart를 사용하였으나 실제 정합회로설계 및 증폭기의 분석시는 자체 개발한 MASAP(흐름도는 그림

표 1. 각단의 $\lambda/4$ 특성임피던스 (Z_{0T})와 semi-lumped inductor 길이 (l) 산출표

	matching network 1	matching network 2	matching network 3-1	matching network 3-2	matching network 4-1	matching network 4-2	matching network 5
$\lambda/4$ Impedance (Ω)	34.6	23.5	29.6	17.3	22.4	15.8	22.4
* Inductor 길이 (l) (mm)	5.15	3.2	2.46	1.53	2.02	1.43	1.97

*microstrip line의 폭은 0.5mm

7 참조) 프로그램으로 smith chart를 algorithm화 하여 설계의 정확성을 기하고 GaAs FET의 S-parameter를 데이터 베이스화하여 topology synthesis로 최적 설계 분석토록 하였고 이 방법으로 표 1의 초기치를 MASAP 프로그램에 입력시켜 증폭기의 잡음지수 및 이득특성을 분석한 결과는 그림 9 (a), (b)의 ①에 나타낸다.

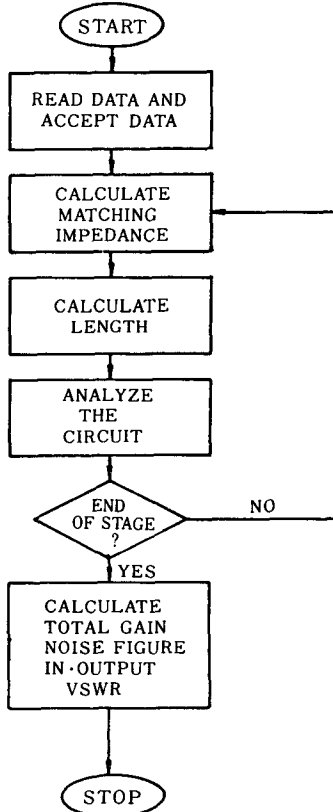


그림 7. MASAP 프로그램의 흐름도

5. 회로 최적화

MASAP 프로그램에 의해서 회로분석된 내용(이득 및 잡음지수)이 목표치와 일치 않을시 최적화를 위해 direct search method에 의한 DEMON(흐름도는 그림 8 참조) 프로그램을 이용하여 각 정합회로의 소자값을 변화시키어 요구목표치에 가장 접근토록 수회 반복하여 최적화 과정을 거친 결과 그림 9 (a), (b)의 ③과 같은 대역내에서의 이득과 잡음 지수 특성을 얻을 수 있었다.

Ⅲ. 제작과 측정

처음에는 저잡음 증폭부, 최대이득 증폭부를 각각 제작 실험한 뒤 이들을 콘넥터로 연결하고 종합특성을 측정하였으나 후에는 한 케이스내에 들어 갈 수 있도록 집적화 하였다. (사진 1)

사용한 GaAs FET는 저잡음 증폭부 초단에 NE71083, 둘째단 및 최대이득증폭부에는 NE 72089이었으며 microstrip line용 기판은 열에 강한 재질인 유전율 2.45 두께 0.8mm의 teflon sheet를 사용하였다. Microstrip line은 5:1로 확대하여 뜬 pattern을 다시 축소 촬영

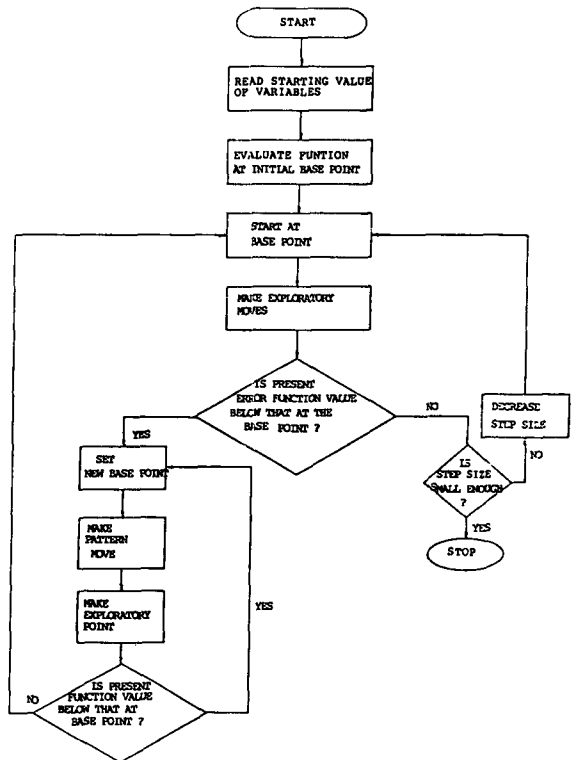
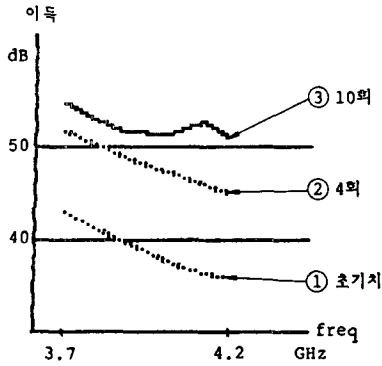
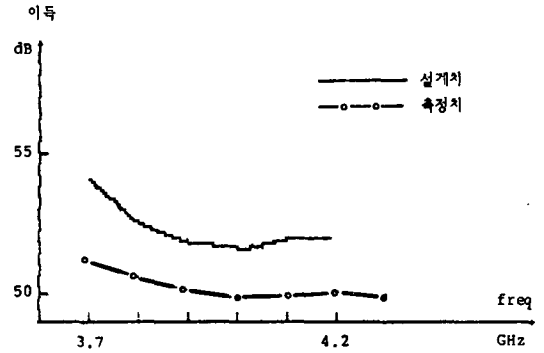


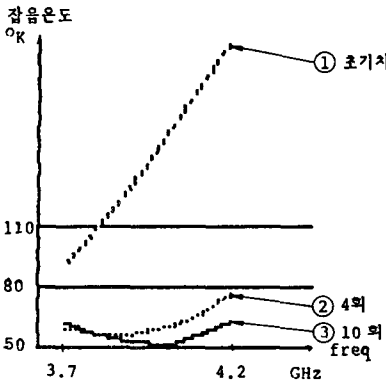
그림 8. DEMON 프로그램의 흐름도



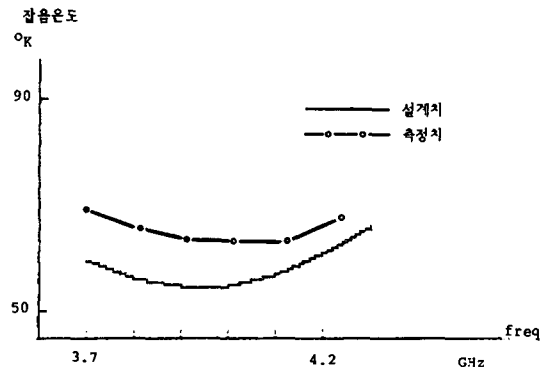
(a) 이득 특성



(a) 이득 특성



(b) 잡음 온도 특성



(b) 잡음온도 특성

그림 9. 회로의 최적화 과정

그림 10. 설계치와 측정치의 비교

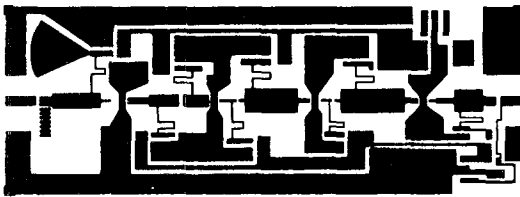


사진 1. 4단 저잡음 증폭기의 PWB

하여, etching용 원판을 만든 다음 이를 이용하여 제작하였다.

제작한 최종 저잡음 증폭기의 이득 및 잡음지수 측정 결과는 그림 10(a), (b)와 같은 결과를 얻었다. 더 좋은 특성을 얻기 위해서는 GaAs FET의 게이트 리드선 길이, 정합부 및 각단 결합콘덴서의 용량 조절을 통해 3.7~4.2GHz 주파수대에서 평탄특성을 얻었다. 그러나 측정결과에서 설계치와 측정치의 차이에 대해 분석

해 보면 다음과 같은 사항들이 복합적인 원인이 되어 차이가 나타났으며 이는 마이크로웨이브 engineer들이 실제 제작을 통해 오랜 경험으로 하나하나 해결해야 할 중대한 기술적 요소가 될 것이다.

- ① Data sheet에서 주어진 S-parameter의 값과 실제 값 사이의 오차
- ② FET를 취부할 경우 발생하는 parasitic reactance (lead, capacitor to ground)
- ③ 도금할 때의 납 두께 · 영향
- ④ Etching시의 오차
- ⑤ Bias line에 capacitor와 resistance가 병렬로 되어 있을 경우의 그 영향
- ⑥ Microstrip line 사이를 capacitor로 연결할 경우 gap을 어느 정도로 할 것인가의 문제
- ⑦ Case에 조립하였을 경우 case와 기판사이의 ground 문제

한편 측정시 주의사항으로는 이득이 높으므로 안정된 bias 전원이 공급되어 동작특성이 변화되지 않고 발

진현상이 없도록 case ground를 철저히 해야 하는 점과 GaAs FET 취급시 정전기 현상으로 파괴되기 쉬우므로 각별히 유의해야 한다는 점이다.

IV. 結 論

NEC사의 NE 71083, NE 72089 GaAs FET를 사용하여 4 GHz대의 저잡음 증폭기를 제작 측정한 결과 이득 50dB 이상, 평탄이득특성 1dB, 잡음 온도 70°K 이하(잡음지수 : 0.94dB이하)의 원만한 동작특성을 얻었다.

실험도중 몇가지 문제점(microstrip line의 discontinuity 및 parasitic reactance의 처리)이 있기는 하였으나 비교적 단순한 설계절차에 따라 증폭기를 설계, 제작할 수 있었는데 이는 컴퓨터를 통하여 자체 프로그램의 개발과 기존 마이크로웨이브 프로그램의 활용으로 분석 및 최적화 과정을 통하여 제작전에 요구 특성을 알 수 있었으며 또한 그 동안 축적된 MIC(microwave integrated circuit) 기술의 활용에 힘입어 개발이 생각보다 용이하다는 것을 의미한다.

현재 GaAs FET나 bipolar 트랜지스터의 발전추세와 모든 통신장비를 반도체화 하려는 경향을 감안하면 가까운 장래에 마이크로웨이브 장비의 통신용으로 고이득 저잡음증폭기의 수요가 급격히 증가할 것으로 예상되므로 새로운 소자의 연구개발과 이들을 사용한 설계 기술의 개발에 가일층 힘을 기울여야 할 것으로 믿는다.

參 考 文 獻

- [1] 한국통신학회, 정보통신제1집, (주)정보시대, pp. 81, 1984.
- [2] H. Fukui, "Optimal Noise Figure of microwave GaAs MESFET's" *IEEE Electron Devices*, vol. ED-26, pp. 1032-1037, July, 1979.
- [3] Eric W. Strid, "Measurement of losses in noise-matching network" *IEEE Trans. MTT.*, vol. MTT-29, pp. 247-252, Mar., 1981.
- [4] Geogred D. Vendelin, *Design of amplifiers and oscillators by the s-parameter method*, John Wiley & Sons, New York, 1982.
- [5] Guillermo Gonzalez, *Microwave transistor amplifiers analysis and design*, Prentice-Hall, Inc., New Jersey, 1984.
- [6] K.C. Gupta, *Computer aided design of microwave circuits*, Artech House, Inc., Massachusetts, 1981.
- [7] Leo Young, H. Sobal, *Advances in microwaves*, Academic Press, New York, 1974.
- [8] T.C. Edwards, *Foundations for microstrip circuit design*, John Wiley & Sons, New York, 1981.
- [9] N.E.C., *Application of microwave GaAs FETS*, AN 82901-1 California Eastern Lab., Inc.,
- [10] Tri T. Ha, *Solid-State Microwave amplifier design*, John Wiley & Sons, New York, 1981.
- [11] R.H. Knerr, C.B. Swan, "A low-noise gallium arsenide field effect transistor amplifier for 5 GHz radio" *Bell Syst. Tech. J.*, vol. 57, pp. 479-490, Mar., 1978.*

◆ 안 내 ◆

◎ 本學會에서는 會員動靜欄에 會員의 移動事項(職場移動, 進級事項, 身上的變動 등)을 게재코져 하오니 해당회원 및 各 職場幹事는 每月 20일까지 학회사무국으로 꼭 알려주시기 바랍니다.

◎ 本學會에서는 特別會員消息欄에 特別會員社의 動靜을 신고자 하오니 게재를 원하는 會員社는 每月 30일까지 학회 사무국으로 원고를 보내주시기 바랍니다.