

半導體分野에 있어서 高融點 Metal-Silicide技術과 그 活用現況(Ⅱ)

成 萬 永 朴 永 鎭
(檀國大 工大 教授) (檀國大 大學院)

■ 차 례 ■

- 7. 실리사이드 膜의 熱酸化
 - 7.1 실리사이드 / 실리콘系의 酸化
 - 7.2 실리사이드 / 酸化膜系의 酸化
 - 7.3 酸化의 側面에서 실리사이드의 比較
- 7.4 인이 도핑된 실리사이드의 低温增速酸化
- 8. 半導體 디바이스에의 應用
- 9. 結 論
- 參考文獻

〈學會誌 第35卷 第8號에서 계속〉

7 실리사이드膜의 熱酸化

실리사이드膜의 熱酸化 樣狀은 실리사이드膜이 실리콘 위에 形成되어 있는 경우와 酸化膜 위에 形成되어 있는 경우에 있어서 매우 다르게 나타나고 있으며 또 각 실리사이드에 있어서 각각의 酸化狀態에 特徵이 있고 集積回路用 실리사이드로서 어떠한 特徵의 실리사이드膜이 더 적합한가를 결정하는 問題가 매우 중요한 것으로 생각된다.

7.1 실리사이드 / 실리콘系의 酸化

폴리실리콘 또는 실리콘單結晶 위에 접해서 形成되어 있는 金屬실리사이드를 酸素 또는 水蒸氣中에서 高温으로 酸化하는 경우의 代表的인 예로서 텅스텐·실리사이드에 관하여 설명하면 다음과 같다. 그림25에 폴리실리콘상에 形成된 텅스텐·실리사이드를 水蒸氣中에서 酸化한 경우 成長된 酸化膜의 두께와 酸化時間의 關係를 酸化溫度를 파라미터로 하여 나타내었다. 여기서 酸化膜두께와 酸化時間의 關係는 실리콘의 酸化와 같이 Deal-Grove式으로 表現할 수 있

으며,

$$X_0 + A \cdot X_0 = B \cdot (t + \tau) \quad (1)$$

이 식에서 X_0 는 酸化膜두께, t 는 酸化時間, A , B , τ 는 定數이다. A , B 의 溫度變化狀態를 考察하므로서 酸化膜두께가 時間과 더불어 直線的으로 增加하는 領域의 活性化에너지와 酸化膜두께가 時間의 1/2승에 比例해서 增加하는 領域의 活性化에너지를 구할 수가 있다. 텅스텐·실

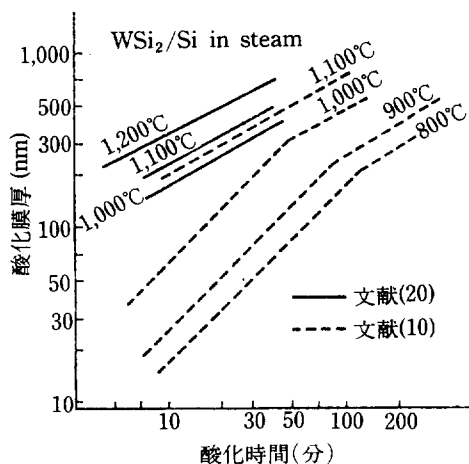


그림25. WSi₂/Si系의 水蒸氣中 酸化特性

表 2. Silicide/Silicon의 水蒸中 酸化에 있어서 活性化 에너지

Silicide	活性化 energy (eV)	
	linear	parabolic
MoSi ₂ /Si	1.3	2.4(注1)
WSi ₂ /Si	2.2	0.7(注2)
TaSi ₂ /Si		1.4
TiSi ₂ /Si	2.0	1.4

(注 1) 温度, 700~800°C, 기타는 900~1,100°C

(注 2) 文献 (10), (20)에서 算出

리사이드(WSi₂) 이외에도 몰리브덴·실리사이드(MoSi₂), 탄탈·실리사이드(TaSi₂), 티탄·실리사이드(TiSi₂)의 酸化에 대해서 이 活性化에너지의 값이 報告되어 있으며 이 데이터들을 표 2에 나타내었다. 이표에서 알 수 있듯이 活性化에너지는 각 실리사이드에서 거의 같은 값을 나타내며 더우기 실리콘酸化에 대한 값과도 비슷하게 얻어지고 있다. 다음에 이와같은 酸化에 있어서 組成上 어떠한 現象이 發生하는가를 後方散亂(RBS), Auger電子分光(AES)등의 실험을 통해 얻어진 결과를 살펴보기로 한다.

그림26에 TiSi₂膜의 水蒸氣中 酸化에 대한 RBS의 觀測結果를 나타내었으며 이 그림에서 알 수 있듯이 실리사이드 表面에 成長된 酸化膜은 실리콘酸化膜(SiO₂膜)으로서 金屬酸化물은 포함되지 않고 있다. 이러한 酸化現象은 酸化過程에 있어서 酸素가 실리사이드 表面에서 실리사이드 속의 실리콘과 反應하여 SiO₂를 形成하는 것으로 볼 수 있으며 分解過程에서 생긴 金屬

은 실리사이드 속을 빠른 속도로 移動하여 실리콘과 結合함으로써 실리사이드로 再形成된다. 金屬실리사이드膜 속에서 실리콘의 移動速度는 매우 커서 酸化膜의 成長速度는 表面에 形成된 酸化膜을 擴散해서 酸化膜과 실리사이드 界面에 도달한 酸素의 量으로 결정되기 때문에 酸素의 擴散速度에 많은 영향을 받는다. 그리고 실리사이드는 항상 MoSi₂의 形態를 변형시키지 않고 있기 때문에 실리사이드層이 그대로 保存되어 있는 것처럼 된다. 이러한 메카니즘은 아래 부분에서 실리콘의 供給이 이루어지고 있는 상태에서는 전부 成立되며 몰리브덴, 탄탈, 텅스텐 등의 高融點 金屬실리사이드 등과 같은 거의 모든 경우에 있어서도 성립되고 있다.

7.2 실리사이드 / 酸化膜系의 酸化

실리사이드가 酸化膜 위에 形成되어 있는 경우는 酸化의 상태가 매우 複雜하기 때문에 材料의 純度나 條件에 따라 크게 左右된다. 가장 일반적인 것으로서 그림27에 AES로 측정된 MoSi₂/SiO₂構造의 酸化에 따른 組成變化에서 알 수 있듯이 表面에 실리콘 酸化膜이 成長되고 酸化膜과 실리사이드 界面근방의 실리사이드는 메

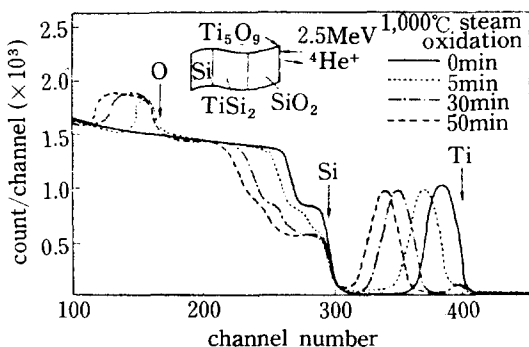


그림26. TiSi₂/Si系의 酸化에 의한 組成變化

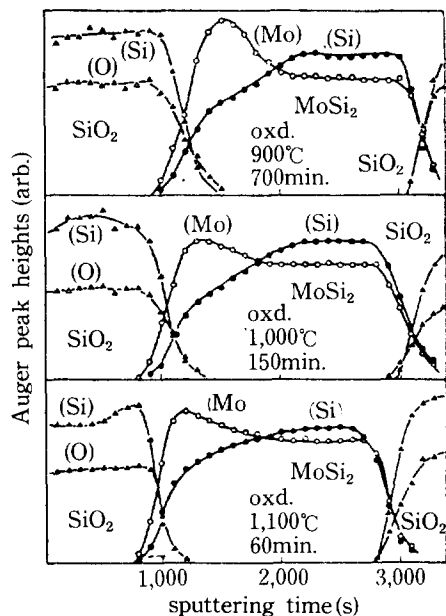


그림27. MoSi₂/SiO₂系의 酸化에 의한 組成變化

탈·리치의 실리사이드가 되는 現象이 있다. 그림에서 몰리브덴의 성분이 많아지는 영역은 산화가 진행되기 때문에 나타나는 現象으로 볼 수 있고 몰리브덴과 실리콘에서 酸化의 生性熱(-ΔH)이 다르게 되기 때문에 실리사이드 속의 실리콘이 선택적으로 산화된다. 즉 (2)式에서 알 수 있는 바와 같이 酸化機構에 대한 反應(2B)이 支配적으로 발생한다고 생각되어 진다.

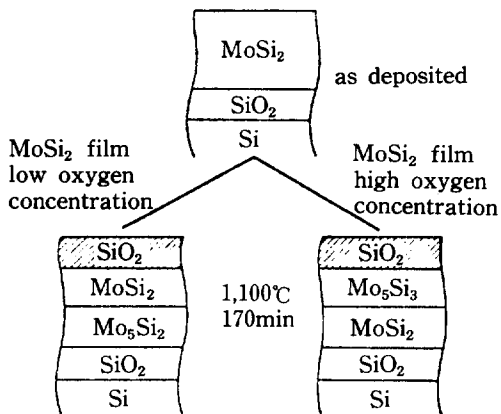
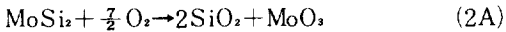


그림28. 실리사이드내에 포함된 酸素量에 따른 組成變化의 影響

(2A) 式의 反應도 부수적으로 발생하지만 이것으로 生成된 MoO₃는 790°C에서 蒸發되기 때문에 成長된 酸化膜의 형태는 SiO₂膜이 된다. 그리고 700°C程度의 낮은 溫度에서 酸化시킨 경우에는 酸化膜 속에 MoO₃가 檢出된다는 結果가 發表되고 있어 이러한 생각이 성립되고 있다는 것을 확인할 수 있다. 또 그림28에 나타낸 바와 같이 몰리브덴·실리사이드膜 속에 포함된 酸素의 量에 의해 몰리브덴·리치의 層이 表面에 생기기도 하고 실리콘基板에 가까운 부근에서 생기기도 한다는 結果를 발표한 연구보고도 있으나 이러한 現象을 定量的으로 考察하는 問題에 있어서는 아직 미흡한 점이 있는 실정이다.

7.3 酸化의 側面에서 실리사이드의 比較

주기율표의 IV A, V A, VI A族 金屬 및 실리

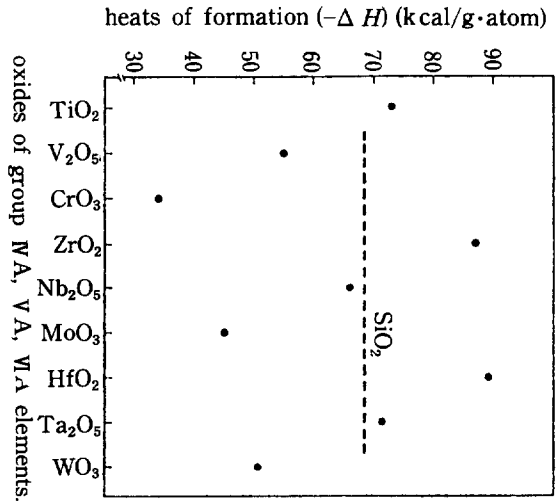


그림29. 金屬酸化物의 生成熱 (-ΔH)

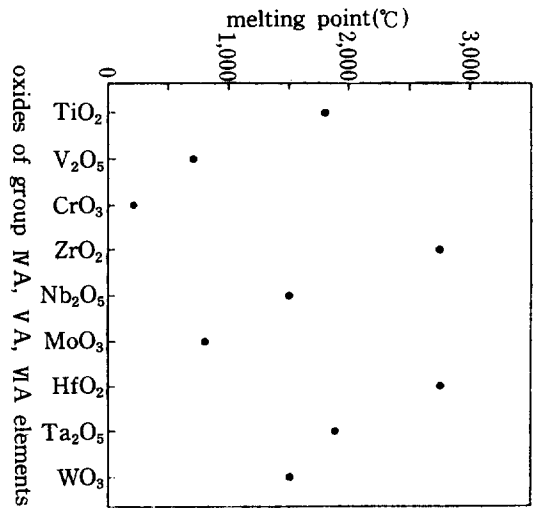


그림30. 金屬酸化物의 融點

콘酸化物의 生成熱(-ΔH)을 그림29에 표시하였고, 또 각각에 대한 가장 安定한 酸化物의 融點을 그림30에 나타내었다. 이들 그림을 考察하여 불때 다음과 같은 몇가지 사항을 추정할 수 있다. 즉 텅스텐 및 몰리브덴의 실리사이드 酸化에 있어서는 실리콘이 酸化되는 경우가 系全體로 불때 安定하고, 실리콘의 酸化가 選擇적으로 進行된다. 이러한 結果가 나타나는 몰리브

덴 및 텅스텐은 실리콘의 供給이 있으면 실리콘과 結合해서 $MoSi_2$ 또는 WSi_2 가 되지만 실리콘의 供給이 충분하지 않은 경우에는 Mo_3Si_5 처럼 메탈·리치 실리사이드膜을 形成하게 된다. 金屬의 酸化물은 蒸發하기 때문에 일반적으로 酸化膜 속에 金屬酸化물은 포함되지 않으나 Hf, Nb의 경우는 金屬酸化물이 形成될 수 있다고 생각된다. $HfSi_2$ (Hafnium Silicide)의 酸化에 있어서는 실리콘을 微量含有한 HfO_2 膜이 形成되고 있다는 사실이 確認되었다.

한편 金屬酸化물의 生成熱과 실리콘酸化물의 生成熱이 아주 근사한 값을 갖는 탄탈(Ta) 및 티탄(Ti) 실리사이드에 많은 관심이 모아지고 있지만 현재까지 確認된 사항은 티탄·실리사이드의 경우 텅스텐, 몰리브덴 실리사이드와 같이 SiO_2 膜이 成長되며, SiO_2 膜 속에 酸素의 擴散이 成長速度를 지배하고 있는 것으로 나타나고 있으며 탄탈·실리사이드의 경우는 다소 양상이 다르게 되는 것으로 나타나 있다. 탄탈실리사이드를 酸素中에서 酸化한 경우에는 表面에 대단히 얇은 SiO_2 膜이 形成되어 그 이상으로는 酸化가 進行되지 않고, 이와는 반대로 水蒸氣中 酸化의 경우에는 아주 얇은 Ta_2O_5 膜(10nm정도)을 表面에 구성된 SiO_2 膜이 形成되며 酸化速度는 다른 실리사이드 酸化速度보다 느린 것으로 발표되고 있으며, 탄탈·실리사이드 속의 실리콘 擴散이 산화속도를 지배하고 있다는 說도 있다.

탄탈·실리사이드의 예에서 考察한 바와같이 酸素雰圍氣中的 酸化와 水蒸氣酸化에는 다소 酸化樣狀이 다른 것이 일반적이다. 텅스텐·실리사이드는 水蒸氣中 酸化에서는 두꺼운 良質의 酸化膜이 成長되지만 酸素雰圍氣中的 酸化에서 形成된 酸化膜은 黃色을 띠는 粒子狀의 酸化膜이 연어지기 쉬우며, 또 몰리브덴·실리사이드는 酸素雰圍氣中的 酸化에서는 良質의 酸化膜이 形成되지만 高溫水蒸氣中的 酸化에서는 갈색의 酸化膜이 되고 酸化膜素面に 거칠은 現象이 觀察되고 있다.

7.4 인이 도핑된 실리사이드의 低温增速酸化
高濃度로 인을 도핑한 몰리브덴·실리사이드

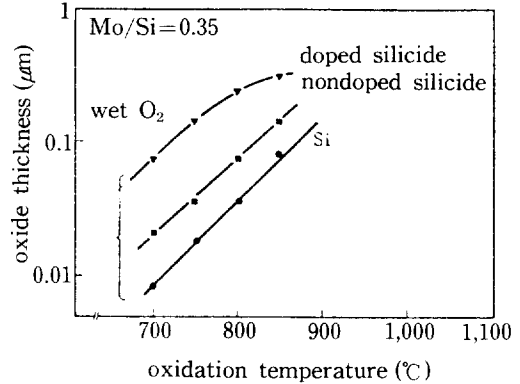


그림31. 인 도핑 실리사이드膜의 低温增速酸化에서는 水蒸氣가 도핑된 폴리실리콘과 같이 低温增速酸化效果가 觀測되며 그림31에서 알 수 있듯이 700°C 水蒸氣中 酸化에서 실리콘에 비하여 약 10배 정도 두꺼운 酸化膜을 實用範圍에서 成長시킬 수 있어 集積回路 製造技術의 여러側面에서 利用가치가 있는 매우 興味있는 現象이다.

8 半導體 디바이스에의 應用

高融點 金屬실리사이드를 MOS LSI에 使用하려는 研究가 추진되고 있으며 그림32는 몰리브덴·실리사이드에 있어서 몰리브덴과 실리콘의 組成比를 變化시킨 경우 MOS構造의 플랫밴드電壓(Flat band Voltage, V_{FB})의 變化를 나타낸 것이다. 이 結果로부터 몰리브덴과 실리

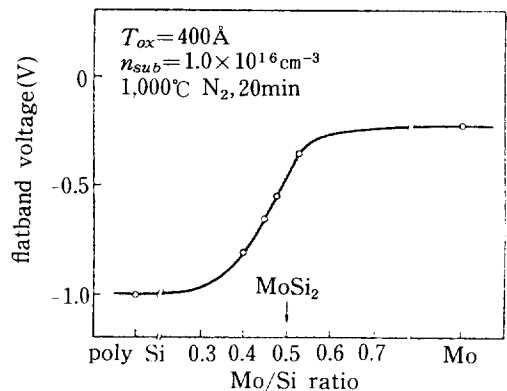


그림32. 실리사이드의 組成과 MOS 다이오드의 V_{FB}

콘의 비율에 따라 실리사이드의 일함수가 變化하는 것을 알 수 있으며, 이것은 실리사이드 게이트를 實現하는 次元에서의 해결해야 할 難題 중 하나이다. 또한 실리사이드에서 나타나는 스트레스에 관해서도 많은 檢討가 이루어지고 있으며, 어느 경우에 있어서도 대체적으로 3×10^{10} (dyne/cm²) 정도의 tensil stress가 存在한다고 발표되어 있다. 실리사이드 게이트의 게이트酸化膜 耐壓에 대한 影響을 검토한 연구결과에 있어서도 일반적인 경우는 아니지만 실리사이드를 직접 게이트酸化膜 위에 形成한 경우 LSI 製作 프로세스로 인하여 게이트酸化膜에 대한 耐壓의 劣化가 나타난다는 연구결과도 있다.

이러한 점을 고려하여 실리사이드를 LSI의 電極으로 使用하는 方法에 있어서 ① 실리사이드 單層構造 외에 ② 폴리실리콘 / 실리사이드 2層構造가 提案되고 있다. 前者는 工程이 簡單하지만 일함수의 安定性이 나쁘고 酸化에 대해서 不安定하고 不純物擴散源이 確保되지 않는 결점이 있다. 이러한 결점은 인을 도핑한 실리콘·리치 실리사이드膜을 사용함으로써 해결할 수 있으며, ②의 構造에서는 MOS특성이 폴리실리콘에 의해 결정되기 때문에 폴리실리콘게이트 MOS의 設計데이터가 그대로 사용될 수 있는 큰 利點이 있지만 工程이 複雜하고 微細패턴의

에칭에 있어서 실리사이드의 오버에칭(over etching) 또는 폴리실리콘의 언더컷트(under cut)가 발생하기 쉬운 결점이 있다. 한편 몰리브덴, 텅스텐, 탄탈, 티탄의 실리사이드는 가장 일반적인 가스 CF₄+O₂로 드라이에칭이 가능하고, 이경우 酸化하기 쉬운 金屬이 포함되어 있기 때문에 에칭速度는 가스속의 酸素量에 크게 影響을 받는다(그림33 參考). 따라서 폴리실리콘과 실리사이드의 에칭速度에 대한 均衡을 설정하는 것이 필요한 2層構造에서는 매우 정밀한 高度의 에칭技術이 必要하게 된다.

실리사이드를 使用한 VLSI에 있어서도 많은 素子가 試作되고 있다. 이러한 연구결과들 중에 있어서 Tsai 등은 폴리실리콘/텅스텐 실리사이드 2層構造(폴리사이드)를 다이내믹 RAM 어레이(~2K비트)의 워드선으로 사용한 경우와 폴리실리콘을 워드선으로 사용한 경우를 비교하여 10배이상의 빠른 動作特性이 觀測되었다고 보고하고 있으며, 또 Isobe 등은 4K비트 CMOS/SOS 스택 RAM의 워드선에 MoSi₂膜을 사용하여 access時間이 18ns인 高速動作을 實現한 것으로 발표하고 있다.

以上과 같이 실리사이드膜의 半導體素子 製作에의 活用은 많은 特性改善을 이룩할 수 있으나 아직 이들의 活用に 따른 부수적인 문제점이 解決되지 않아 많은 研究課題를 부여하고 있다고 생각된다. 따라서 기존 반도체소자 및 반도체 제조기술과 조화를 이룰 수 있는 실리사이드膜의 構成과 特性改善策 樹立이 이루어진다면 반도체분야에 큰 기여를 할 수 있다고 본다.

㉑ 結 論

VLSI時代에 있어서 폴리실리콘을 대체할만한 低抵抗의 게이트電極 및 配線材料로서 高融點 실리사이드 특히 텅스텐, 몰리브덴, 탄탈, 티탄의 실리사이드가 注目받고 있으며 폴리실리콘으로 確立되어있는 현재 LSI製作 프로세스를 크게 變化시키지 않고 대체할 수 있다는 가능성 때문에 실리사이드의 電氣的特性, 熱處理에 의한 變化, 酸化特性 등과 같은 모든 側面에서 檢

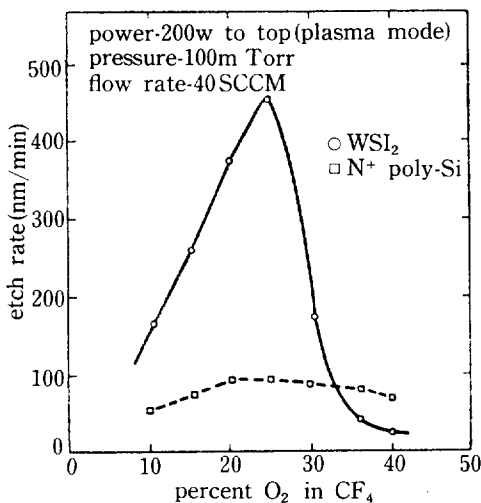


그림33. CF₄에 포함된 酸素의 etching速度에 대한 影響

討가 이루어지고 있다. 이와같이 실리사이드에 관해서는 현재 많이 연구되고 있지만 그러나 아직 現實적으로 폴리실리콘을 대치하여 사용할 수 있다는 판단은 내릴 수 없는 실정에 있다. 이것은 다분히 메탈실리사이드의 純度에 관련되어 있다고 생각되며 현재 얻을 수 있는 실리사이드膜은 많은 不純物, 특히 酸素와 炭素를 含有하고 있으며, 이 不純物의 含有量에 의해, 특히 熱處理와 관련된 경우에 있어서는, 실리사이드膜의 諸特性에 變化가 야기된다. 이러한 特性不安定狀態가 해소되어야 실리사이드의 활용이 신장될 것으로 생각된다.

最近 注II받고 있는 실리사이드에 대한 새로운 課題는 素材材料로서 사용되고 있는 몰리브덴, 텅스텐에 포함된 미량의 우라늄(U), 토리움(Th)에 관한 사항으로서 우라늄·토리움에서의 α 粒子에 의한 소프트에러는 VLSI에 있어서 심각한 문제로 부각되고 있어 素材材料의 精製 등에 대한 기술적인 정밀성과 고순도화가 要求되고 있다. 또 실리사이드膜은 多結晶構造이기 때문에 폴리실리콘에서와 같이 多結晶構造 特有의 문제를 내포하고 있으며, 이 실리사이드 多結晶構造를 定量的인 側面에서 考察할 必要性도 있다고 본다.

폴리실리콘 / 실리사이드의 2層構造는 게이트 酸化膜에 직접 접하는 부분이 종래와 같이 폴리실리콘이므로 폴리실리콘을 置換한다는 의미에서는 가장 簡單한 방법이지만 정밀한 微細패턴의 形成이 결점으로 나타나 있으며, 인을 도핑한 실리콘리치 실리사이드는 이러한 결점을 克服할 수 있는 가장 有望한 기술이라 생각된다.

실리사이드를 酸化할 때에 볼 수 있는 特有한 現象은 利用方法에 따라서 새로운 디바이스構造를 設定할 수 있는 가능성이 있어 注II의 대상이 되고 있으며, 또 프로세스의 低溫化에 조화를 이루어 白金실리사이드(PtSi_2)膜 등의 應用도 고려되어지고 있어 이 방면의 연구결과에도 주목할 必要가 있다.

메가비트 메모리로 대표되는 VLSI時代에 있어서는 폴리실리콘을 대체할 수 있는 低抵抗 게이트 및 配線電極材料의 採用이 必然적인 과제

로 부각되고 있으며 信賴性이 높은 실리사이드 技術을 確立하는 것이 半導體分野의 發展에 열쇠가 되고 있다고 생각된다.

따라서 현재 韓美무역마찰이 끊임없이 지속되고 물질특허의 인정 등으로 인하여 國內의 거의 모든 산업분야에 큰 타격을 주고 있는 현시점에 비추어 볼때 우리나라 半導體産業의 基盤確立이라는 次元에서 Silicide를 비롯한 新素材의 研究에 比重을 두어야 한다고 思料된다.

參 考 文 獻

- 1) J. Lyman, "Scaling the Barriers to VLSI's Fine Lines", *Electronics*, vol. 53, No. 14, pp. 115-126, Jun. 1980.
- 2) S. Inoue, N. Toyokura, H. Ishikawa and T. Nakamura, "Phosphorus Doped Molybdenum Silicide Technology for LSI Applications", *Tech. Digest of IEDM*, pp. 152-155, Dec. 1980.
- 3) S. Inoue, N. Toyokura, T. Nakamura and H. Ishikawa, "Phosphorus-Doped Molybdenum Silicide Films for LSI Applications", *Semiconductor Silicon 1981*, pp. 596-607, The Electrochemical Society Inc., May 1981.
- 4) S. P. Murarka, "Refractory Silicides for Integrated Circuits", *J. Vac. Sci. Technol.*, vol. 17, No. 4, pp. 775-792, Jul./Aug. 1980.
- 5) G. Ottaviani, "Review of Binary Alloy Formation by Thin Film Interactions", *J. Vac. Sci. Technol.*, vol. 16, No. 5, pp. 1112-1119, Aug./Sep. 1979.
- 6) F. Mahammadi, "Silicides for Interconnection Technology", *Solid State Technol.*, vol. 24, No. 1, pp. 65-72, Jan. 1981.
- 7) S. P. Murarka and D. B. Fraser, "Thin Film Interaction between Titanium and Polycrystalline Silicon", *J. Appl. Phys.*, vol. 51, No. 1, pp. 342-349, Jan. 1980.
- 8) S. P. Murarka and D. B. Fraser, "Silicide Formation in Thin Cosputtered (Tantalum + Silicon) Films on Polycrystalline Silicon and SiO_2 ", *J. Appl. Phys.*, vol. 51, No. 3, pp. 1593-1598, Mar. 1980.
- 9) T. Mochizuki, T. Tsujimaru, M. Kashiwagi and Y. Nishi, "Film Properties of MoSi_2 and their

- Application to Self-Aligned MoSi₂ Gate MOSFET”, IEEE J. Solid-State Circuits, vol. SC-15, No. 4, pp. 496-500, Aug. 1980.
- 10) B. L. Crowder and S. Zirinsky, “1 μ m MOSFET VLSI Technology : part VII-Metal Silicide Interconnection Technology. A Future Perspective”, IEEE Trans. ED, vol. ED-26, No.4, pp. 369-371, Apr. 1979.
 - 11) K. C. Saraswat and F. Mohammadi, Extended Abstract of 159th Electrochemical Soc. Meeting, vol. 80-1, p. 419, May 1980.
 - 12) S. Yanagisawa and T. Fukuyama, “Preparation of Molybdenum Silicide Films by Reactive Sputtering”, J. Electrochemical Society, vol. 127, No. 5, pp. 1120-1124, May 1980.
 - 13) S. P. Murarka, D. B. Fraser, T. F. Retajczyk and T. T. Sheng, “Cospattered Molybdenum Silicides on Thermal SiO₂”, J. Appl. Phys., vol. 51, No. 10, pp. 5380-5385, Oct. 1980.
 - 14) P. Cappelletti, F. Mori, G. Pignatelli, G. Ferla, F. Nava and G. Ottaviani, “Molybdenum Silicide : is it suitable for interconnections in VLSI?”, Semiconductor Silicon 1981, pp. 608-622, The Electrochemical Society Inc., May 1981.
 - 15) W. I. Lehrer and J. M. Pierce, “Low-Temperature CVD Growth of Tungsten Disilicide”, Semiconductor Silicon 1981, pp. 588-595, The Electrochemical Society Inc., May 1981.
 - 16) S. Inoue, N. Toyokura, T. Nakamura and H. Ishikawa “Phosphorus-doped Molybdenum Silicide Films for LSI Applications”, to be published.
 - 17) M. Y. Tsai, H. H. Chao, L. M. Ephrath, B. L. Crowder, A. Gramer, R. S. Bennett, C. J. Lucchese and M. R. Wordeman, “One-micron Polycide(WSi₂ on Poly-Si) MOSFET Technology”, Semiconductor Silicon 1981, pp. 573-587, The Electrochemical Society Inc., May 1981.
 - 18) F. Mohammadi, K. C. Saraswat and J. D. Meindl, “Kinetics of the Thermal Oxidation of WSi₂”, Appl. Phys. Letters, vol. 35, No. 7, pp. 529-531, Oct. 1979.
 - 19) S. P. Murarka, D. B. Fraser, W. S. Lindenberger and A. K. Sinha, “Oxidation of Tantalum Disilicide on Polycrystalline Silicon”, J. Appl. Phys., vol. 51, No. 6, pp. 3241-3245, Jun. 1980.
 - 20) J. R. Chen, M. P. Houng, S. K. Hsiung and Y. C. Liu, “Oxidation Mechanisms in TiSi₂ Films on Single Silicon Substrates”, Appl. Phys. Letters, vol. 37, No. 9, pp. 824-826, Nov. 1980.
 - 21) S. Zirinsky, W. Hammer, F. d’Heurle and J. Baglin, “Oxidation Mechanisms in WSi₂ Thin Films”, Appl. Phys. Letters, vol. 33, No. 1, pp. 76-78, Jul. 1978.
 - 22) T. Mochizuki and M. Kashiwagi, “Characterization of Thin Film Molybdenum Silicide Oxide” J. Electrochem. Soc., vol. 127, No. 5, pp. 1128-1135, May 1980.
 - 23) T. Inoue and K. Koike, “Oxidation of Sputtered Molybdenum Silicide Thin Films”, Appl. Phys. Lett., vol. 33, No. 9, pp. 826-827, Nov. 1978.
 - 24) R. Pretorius, J. M. Harris and Nicolet, “Reaction of Thin Metal Films with SiO₂ Substrates”, Solid-State Electron, vol. 21, No. 3, pp. 667-675, Mar. 1978.
 - 25) S. P. Murarka and C. C. Chang, “Thermal Oxidation of Hafnium Silicide Films on Silicon”, Appl. Phys. Lett., vol. 37, No. 7, pp. 639-641, Oct. 1980.
 - 26) S. P. Murarka, D. B. Fraser, A. K. Sinha and H. J. Levinstein, “Refractory Silicides of Titanium and Tantalum for Low-Resistivity Gates and Interconnects”, IEEE J. Solid-State Circuits, vol. SC-15, No.4, pp. 474-482, Aug. 1980.
 - 27) H. J. Geipel, N. Hsieh, M. H. Ishaq, C. W. Koberger and F. R. White, “Composite Silicide Gate Electrodes-Interconnections for VLSI Device Technologies”, IEEE J. Solid-State Circuits, vol. SC-15, No. 4, pp. 482-489, Aug. 1980.
 - 28) M. Isobe, Y. Uchida, K. Maeguchi, T. Mochizuki, M. Kimura, H. Hatano, Y. Mizutani and H. Tango, “An 18 ns CMOS/SOS 4K Static RAM”, 1981 ISSCC Digest of Tech. Papers, pp. 12-13, Feb. 1981.
 - 29) S. P. Murarka, M. H. Read and C. C. Chang, “Hexagonal WSi₂ in Cospattered (Tungsten and Silicon) Mixture”, J. Appl. Phys., vol. 52, No. 12, pp. 7450-7452, Dec. 1981.

- 30) M. Y. Tsai, F. M. d'Heurle, C. S. Petersson and R. W. Jhonson, "Properties of Tungsten Silicide Film on Polycrystalline Silicon", J. Appl. Phys., vol. 52, No. 8, pp. 5350-5355, Aug. 1981.
- 31) 石川元, 半導体研究, 1982.