

실리콘 슛키장벽의 이온선 에칭의 영향

Influence of Ion Beam Etching on Silicon Schottky Barriers

王 鎮 錫*
(Jin - Suk Wang)

Abstract

Ion beam etching of silicon with N₂ and Ar gas has been found to cause the band edge to bend downward near the surface in p-type silicon. Rectifying, rather than ohmic contacts are obtained on the structures formed by evaporation of gold and titanium onto ion-beam-etched p-type silicon. The I/C² versus V relationship measured at 1MHz is found to be nonlinear for small voltages indicating alteration of the effective doping close to the silicon surface.

1. 서 론

반응성 이온에칭(reactive-ion etching) 그리고 이온선 에칭(ion-beam etching)과 같은 드라이 에칭(dry etching) 기술이 요즘 VLSI 회로 제작에 중요한 위치를 차지하고 있다. 즉 이온선 에칭은 습식 화학적 에칭(wet chemical etching) 대신에 세밀포선 석판(ultrafine - line lithograph) 기술에 이용된다. 또한 이온선 스퍼터링(ion-beam sputtering)은 dc 혹은 rf 스퍼터링에 비하여 박막의 부착력이 우수하고 낮은 온도에서도 증착이 가능한 이점이 있는 것으로 알려지고 있다. 그러나 이러한 스퍼터링 증착으로 제작한 접합(Junction)의 전기적인 특성은 진공증착(Vacuum evaporation)이나 분무증착(spray deposition)에 의해 만들어진 것의 전기적인 특성은 아주 다른 것으로 알려지고 있다.

n형 silicon에 ITO(Indium-Tin-Oxide)를 분무법이나 진공증착법으로 증착하면 정류특성을 보이고 p형 silicon의 경우는 음성(ohmic) 특성을 나타내는 것으로 알려지고 있다.^{1)~3)} 또한 p형 silicon에 Au를 진공증착한 소자는 실온에서 음성 특성임을 확

인하였다.⁴⁾ 그러나 InP, CdTe에 rf 스퍼터링으로 ITO를 증착하여 만든 이중접합의 전기적 성질은 스퍼터링할때 생긴 손상(damage)으로 많은 영향을 받는 것으로 알려지고 있다.⁵⁾

한편, 이온선 스퍼터링(ion beam sputtering)으로 n형 silicon위에 ITO를 증착한 것은 음성접촉이 되고 p형 silicon의 경우는 정류성 접촉이 된다고 보고하고 있다.⁶⁾ 또한 Ar 이온선으로 p형 silicon을 에칭(etching)한후 Au를 진공증착한 소자는 정류 특성임을 확인하였다.⁷⁾

이와 같이 Schottky 장벽이 변하는 것은 이온선 스퍼터링이나 이온선 에칭을 할 때 이온의 충격으로 silicon 표면에 손상이 발생하는 것에 기인한다고 알려지고 있다.

본 연구에서는 silicon을 N₂와 Ar 이온선 에칭후 앞면전극(front contact)으로 Ti와 Au를 진공증착하여 이온선 에칭으로 인한 손상이 장벽형성에 미치는 전기적인 영향을 조사하였다.

2. 실험

2.1 시편의 제작

본 실험에 사용된 silicon기판은 Czochralski방법으로 성장된 Monsanto 제품의 p형 silicon이었다. 결정방향은<111>이고 비저항이 각각 1-4Ωcm, 1-

*正 會 員 : 忠南大 工大 電子工學科 副教授 · 工博
接受日字 : 1985年 9月 14日

6Ωcm인 기판을 사용하였다. 세척과정을 거친 silicon기판을 HF증기(vapour)에 침하여 SiO₂막을 제거하고 DI물로 다시 세척한 후에 Common Wealth Scientific Millatron 드라이 에칭 장치에 넣었다. silicon기판을 수냉식 회전 기판홀더(holder)에 고정시키고 챔버(chamber) 내의 기압이 5×10⁻⁶Torr 정도 되게 배기한 다음 N₂ 혹은 Ar을 주입하여 기압이 2×10⁻⁴Torr되게 하였다. 에칭도중 되도록 오염을 피하기 위하여 홀더에 silicon기판이 들어 갈 수 있는 정도의 홈을 파서 silicon기판을 이 홈(trough)에 고정시키고 4inch의 p형 silicon으로 덮어 씌웠다. 이 4inch silicon에 창문(window)을 만들어 silicon기판의 중앙부분이 이온선에 노출토록 하였다.

그후 silicon기판은 300V의 엑스트랙타 전압(extractor voltage), 4A의 그로우전류(glow current), 200mA의 가속전류(acceleration)로 1KeV의 N₂ 이온 혹은 Ar이온선 에칭이 실시되었다. 그림 1 이 본 실험에 사용한 이온선 에칭 장치이다.

이온은 케소드에서 발생한 전자와 주입한 가스의 중성원자들과 충돌에 의하여 방전챔버(discharge chamber) 내에서 생성되며 이로 인하여 플라즈마(plasma)가 형성된다. 이 플라즈마는 원통형 아노드(anode), 뒤쪽 케소드(rear cathode), 앞쪽 케소드(front cathode)로 구성되는 체적내에 형성된다. 접지된 진공챔버(vacuum chamber)에 관해 프라즈마를 양으로 대전되게 하는 전압을 가해 줌으로서 양이온은 총(gun)으로 부터 가속된다. 이온화를 촉진하기 위하여 약한 자장을 만들어 주어야 한다. 총으로 부터 방출된 이온선(ion beam)은 중성화 필라멘트(neutralizing filament)를 통과 하게된다. 이 중성화 필라멘트는 이온선에 전자를 투입하여 전하를 중성화시킨다. 이온선 에너지는 내부전압을 조절하여 변화시킬수 있고 이온선 강도(전류밀도)는 케소드 전류와 자장을 조절하여 변화시킬 수 있다. 그림 2 는 Ar이온선 에칭중 잔류가스 분포이다.

그림 2는 Ar이온선 에칭중 잔류가스 분포이다.

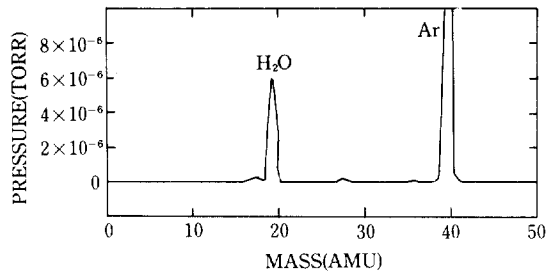


그림 2. Ar이온선 에칭중 잔류가스분포

Fig. 2. Spectrum of residual gas during Ar ion-beam etching.

열처리 특성을 알아보기 위하여 N₂ 이온선으로 에칭된 silicon기판을 N₂분위기 속에서 각각 400℃와 800℃로 1시간 열처리하였다. 이때 N₂의 유량(flow-rate)은 0.1SLPM(Standard Liter Per Minute)이었다. 전기적인 특성을 조사키 위하여 모든 silicon기판(화학적으로 에칭한 기준기판, 이온선 에칭한 기판, 이온선 에칭한 후 400℃와 800℃에서 열처리한 기판)을 Veeco 증착기에 넣고 1×10⁻⁷Torr로 배기한 후 1mm의 shadow mask를 사용하여 앞전극으로 150Å의 Ti 혹은 Au를 증착하였고 뒷면 전극으로 500Å의 Al을 증착하였으며 그의 옴성(ohmicity)은 섬구조(island structure)로서 확인하였다. 모든 기판은 전극을 증착하기전에 모두 HF 증기 에칭한 후 DI물로서 세척하였다.

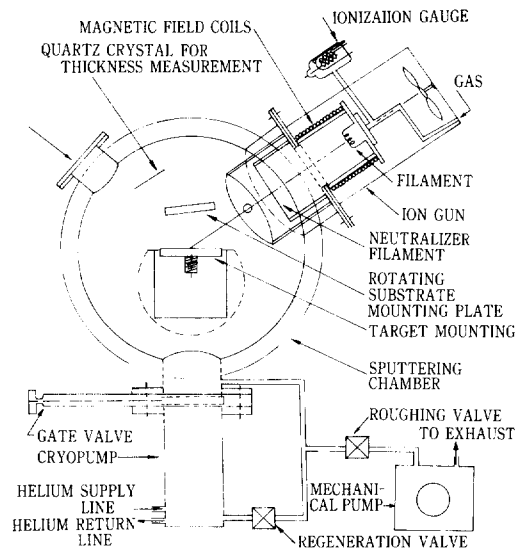


그림 1. Commonwealth scientific의 이온선 에칭 및 증착장치

Fig. 1. Schematic of commonwealth scientific ion beam etching/ deposition system.

2.2 측정 결과 및 고찰

I-V특성과 1MHz에서 C-V특성은 Keithley26000 log picoammeter와 Princeton Applied Research410 C-V프로터(plotter)를 사용하여 측정하였다.

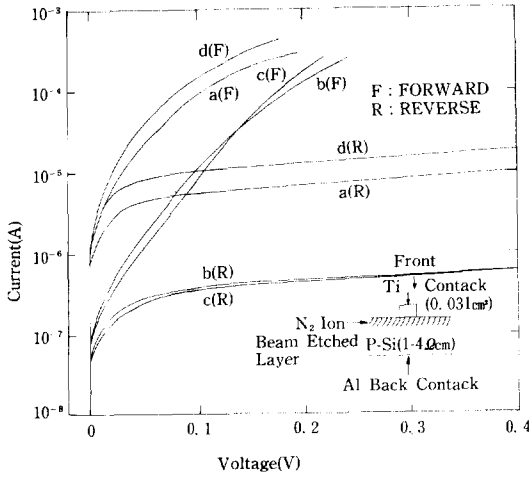


그림 3. 여러가지 처리과정을 거친 p형 Si위에 Ti을 증착한 샘플의 순방향 그리고 역방향특성. 곡선 a는 화학적으로 에칭한 샘플. 곡선 b는 15분간 이온선 에칭한 샘플. 곡선 c는 Ti을 증착하기전에 N₂ 분위기속에서 400°C로 1시간 열처리한 샘플 그리고 곡선 d는 Ti을 증착하기전에 N₂ 분위기속에서 800°C로 1시간 열처리한 샘플이다

Fig. 3. Forward and reverse characteristics for Ti dots deposited on p-type Si subjected to various processing histories. Curve a is for a chemically etched sample. Sample b has been ion beam etched for 15min. Sample c has been subsequently annealed at 400°C for 1 hour in nitrogen prior to metallization, and sample d has been subsequently annealed at 800°C for 1 hour in nitrogen prior to metallization.

그림 3은 화학적 에칭한 샘플, N₂이온선 에칭한 샘플, 이온선 에칭한 후 열처리한 샘플의 I-V 곡선이다. 그림 3에서 곡선a는 화학적으로 에칭한 경우, 곡선 c는 이온선 에칭후 N₂ 중에서 400°C로 1시간 열처리한 경우, 곡선d는 N₂중에서 800°C로 1시간 열처리한 경우의 각각 I-V 특성곡선이다. 이 silicon 기판의 앞전극은 전부 Ti를 증착하였다. 정류비(rectification ratio)는 전압 V=±0.2V에서 곡선 a가 40이고 곡선 b가 345로 이온선 에칭으로인

하여 Schottky 장벽이 증가하여 정류특성이 점점 강해짐을 알 수 있다. 400°C에서 1시간 열처리한 결과 에칭 손상은 거의 변함이 없었고, 800°C에서 1시간 열처리하여 N₂ 이온선으로 야기된 손상층(damage layer)을 완전히 제거할 수 있었다. 이 온도는 상대적으로 상당히 높은 온도이다. 그림 4는 화학적으로 에칭한 샘플, N₂이온선 에칭한 샘플의 I-V 곡선이다. 그림 4에서와 같이 silicon기판의 앞전극은 모두 Au를 증착하였다. 곡선 a는 화학적으로 에칭한 경우이고 곡선 b는 N₂이온선 에칭한 경우에 I-V특성이다. 여기서도 이온선 에칭으로 정류특성이 강하게 나타남을 알 수 있다. 그림 5에서 곡선 a는 화학적으로 에칭한 경우 곡선 b는 5분간 Ar이온선 에칭한 경우, 곡선 c는 15분간 Ar이온선 에칭한 경우에 I-V곡선이다. 여기서 에칭시간이 길어지면 이온선 손상의 정도는 더 심해짐을 알 수 있다.

그림 4의 곡선b와 그림 5의 곡선c가 일치하지 않는 것은 각기 다른 N₂와 Ar이온선을 사용하여 이온에너지가 다르며 silicon기판의 비저항이 다른 것에 기인된다고 사료되며 같은 시간에 다른 종류의

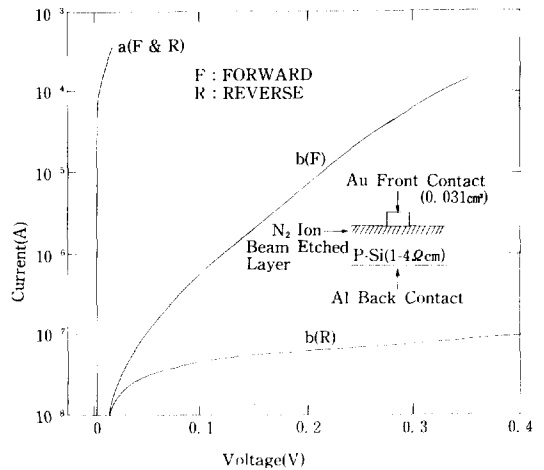


그림 4. p형 Si위에 Au를 증착한 샘플의 순방향 그리고 역방향특성. 곡선 a는 화학적으로 에칭한 샘플. 곡선 b는 15분간 이온선 에칭한 샘플이다

Fig. 4. Forward and reverse characteristics for Au dots deposited on p-type Si. Curve a is for the chemically etched sample. Sample b has been ion beam etched for 15 min.

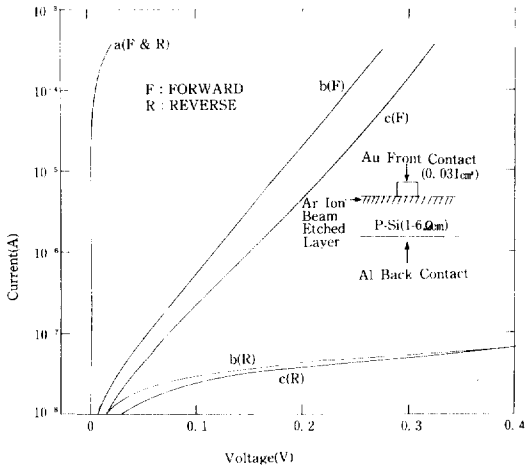


그림 5. p형 Si에 Au를 증착한 소자의 순방향 및 역방향특성. 곡선 a는 화학적으로 에칭한 샘플. 곡선 b는 5분간 Ar이온선 에칭한 샘플. 곡선 c는 15분간 Ar이온선 에칭한 샘플의 특성이다

Fig. 5. Forward and reverse characteristics for Au dots deposited p-type Si. Curve a is for the chemically etched sample. Sample b has been Ar ion beam etched for 5 min. Sample c has been Ar ion beam etched for 15 min.

이온선을 사용하는 경우에 schottky 장벽 변화에 관한 연구도 바람직하다고 본다.

Si표면에 이온선 에칭의 영향을 좀더 확실히 알아보기 위하여 C-V특성을 분석하여 그림 6에 나타내었다. 그림 6에서와 같이 전압과 $1/C^2$ 관계는 역전압이 큰 경우에는 선형적이며 기울기는 Si기판의 비저항과 일치하고 있다.

한편 역전압이 작은 경우 ($V \leq 0.8V$)는 선형적이지 아니므로 Si표면에 불순물 농도가 변한 것을 알 수 있다. 그러나 전압과 $1/C^3$ 의 관계는 역전압이 작은 경우 선형적이므로 불순물 분포가 직선경사(linearly-graded dopant profile)임을 알 수 있다. 결론적으로 이온선 에칭전에 Si기판의 불순물 농도는 일정 하였으므로 이온선 에칭으로 불순물농도가 경사분포가 되는 것으로 사료된다. 그림 7은 화학적으로 에칭한 샘플의 C-V특성으로 전압과 $1/C^2$ 은 어디서든 선형적임을 알 수 있다. 본 실험에서 제조한

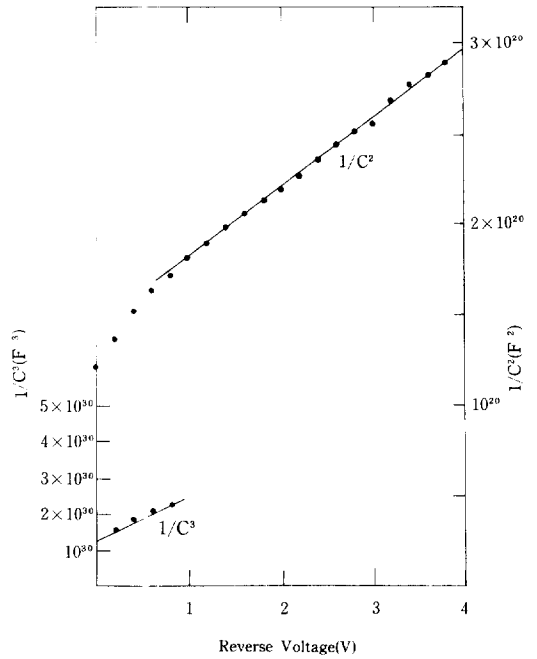


그림 6. 그림 1의 Ti/이온선 에칭한 다이오드의 C-V 특성

Fig. 6. Capacitance-voltage characteristics of the Ti/ion-etched Si diode of Fig. 1.

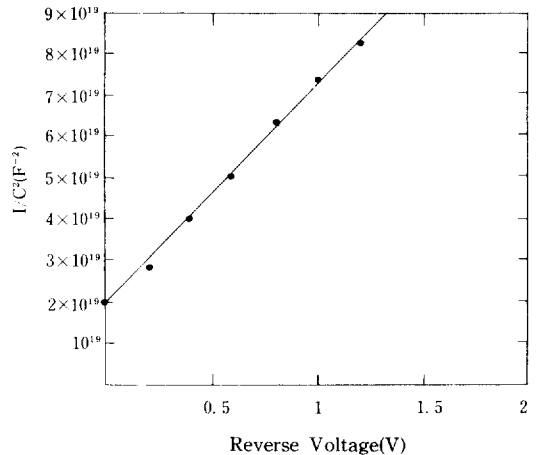


그림 7. 그림 1의 화학적으로 에칭한 샘플의 C-V 특성

Fig. 7. Capacitance-voltage characteristics of the chemically etched sample of Fig. 1.

모든 다이오드의 전기적인 특성은 실온에서 측정하였다.

3. 결 론

지금까지의 실험결과로 이온선 에칭으로 인한 손상은 앞 전극의 일함수에 관계없이 p형 silicon의 표면 에너지 장벽을 증가시켜 정류특성이 강하게 나타남을 알 수 있었다. 그러나 이와같이 장벽을 증가시키는 원인은 규명하지 못하였지만 이온선 에칭 중 이온의 충격으로 인한 충격손상 (radiation damage), 이온주입 (implantation), 이온선에 포함된 불순물 주입에 의하여 손상이 생기는 것으로 사료되며 앞으로 ESR (Electron Spin Resonance), RBS (Rutherford Back Scattering) 측정을 통해 손상의 원인을 규명해야 할 것으로 사료된다. 또 에칭후에 표면상태, 측면 (sidewall) 상태 등의 광학적 조사도 해야 할 것으로 생각된다. 끝으로 이온선 에칭을 사용할 경우 지금까지 이야기한 비정상적인 결과를 고려해야 할 것이다.

참고문헌

1) S. Ashok, P.P. Sharma, and S.J. Fonash,

“Spray-deposited ITO silicon SIS heterojunction solar cells”, IEEE Trans. Electron Dev. vol. ED-27, No. 4, pp. 725-730 (1980).

2) T. Feng, A.K. Ghosh, and C. Fishman, “Efficient electron beam deposited ITO/n-Si Solar cells”, J. Appl. Phys., vol. 50, No. 7, pp. 4972-4974 (1979).

3) J.C. Manificier and L. Szepessy, “Efficient sprayed In_2O_3 : Sn n-type silicon heterojunction Solar cell”, Appl. Phys. Lett., vol. 31, No. 7, pp. 459-462, (1977).

4) B.L. Smith and E.H. Rhoderick, “Schottky barriers on p-type silicon,” Solid-state Electronics, vol. 14, pp. 71-75, 1971.

5) M.J. Tsai, A.L. Fahrenbruch, and R.H. Bube, J. Appl. Phys. vol. 51, 2696 (1980).

6) J.B. Dubow, D.E. Bulk, and J.R. Sites, “Efficient photovoltaic heterojunctions of indium tin oxides on silicon,” Appl. Phys. Lett., vol. 29, No. 85 pp. 494-496. (1976).