

電子部品の輕薄短小化와 그 課題

— 技術을 先導하는 日本의 技術을 중심으로 —

Card形 Radio의 출현을 비롯 Headphone Stereo, Portable Video 등 최근의 電子機器의 輕薄短小化는 실로 눈부신 바 있다. 表 1에서 볼 수 있듯이 真空管에서 Transistor로 나아가서 IC에서 LSI로 能動素子의 小形化, 高集積化가 이루어지면서 Print基板의 개발, 自動実装機의 도입 등 Assembly 工法의 변혁과 함께 一般受動部品도 각각 時代의 Needs에 적합한 모습으로 小形化의 길을 걸어왔다.

表 1 電子部品과 Assemble技術의 推移

	第1世代 (1950~)	第2世代 (1960~)	第3世代 (1970~)	第4世代 (1980~)
代表的構造	真空管式 Radio	TV	Taperecorder	Portable VTR
実装技術	Lag板에 납땜질	半自動, Achitial Lead 挿入機, Conveyer	Radial Lead 自動挿入機	Chipmounter
電子部品	大形部品	Achitial Taping 部品	Radial Taping 部品	Chip部品
能動素子	真空管	Transistor	IC	LSI
回路基板	Chassis	PCB	Flexible PCB	兩面実装基板

그 동안 石油危機 등을 겪으면서 素材·Energy의 多消費形 經濟에서 省資源·省 Energy로 의 一大轉換이 이루어졌고 이를 계기로 輕薄短小化는 시대의 주류가 되어 이후 機器의 高密度化 設計 및 部品 Maker들의 固有技術을 驅使한 精力的인 小形化 노력이 進行되어 오늘날의 輕薄短小化 전성시대를 맞게 된 것이다. 圖 1에서 볼 수 있듯이 部品の 小形化는 1970年을 100으로 한 경우 요즘은 거의 40以下가 되고 있으며 특히 주목되는 것은 超小形化의 代表選手라고 할 수 있는 Chip部品の 本格的 등장이라고

할 수 있다. 本稿에서는 이 Chip部品과 그 集合体인 混成集積回路를 중심으로 그 出現과 市場 展開 등에 대하여 살펴보고 이어서 Condenser, Resistor, Coil 등 主要部품을 포함한 小形化 현황과 그 課題를 살펴보기로 한다.

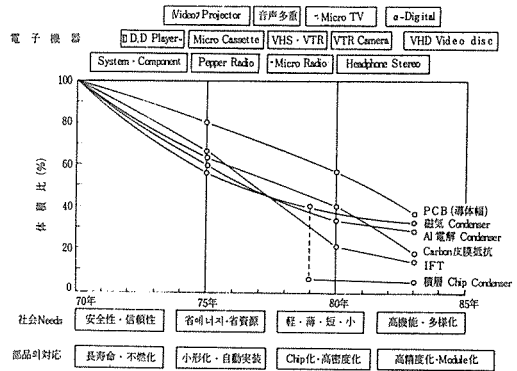


圖 1 電子部品の 小形化 推移

1. Chip部品の 출현과 市場 展開

初期에 混成集積回路의 일부분이었던 厚膜抵抗이나 Condenser가 定格領域의 擴大 필요성 때문에 하나의 독립된 部品으로 발전하여 최초의 Chip形 積層 Ceramic Condenser의 모습으로 출현한 것이 1960年代이었다. 이어 角板形 Chip 抵抗器가 개발되었고 1960年代 후반에는 Chip形 Tantal Condenser도 모습을 드러냈다.

이들 部品도 처음에는 母体인 混成集積回路의 外部裝着用으로 쓰였으나 Camera, 시계 등의 小形精密機器에도 電子化의 물결이 퍼져나

가고 또한 電卓의 超薄形化가 이루어지는 등 微小回路化 推移 속에 Chip部品은 불가결의 존재가 되어왔다. 1970年代 후반에 들어서면서 前述한 바와 같이 輕薄短小化가 時代의 主流가 되고 実裝의 高密度化 Needs와 함께 生産의 高速 自動化에도 有効한 Chip部品の 市場은 급속한 확대를 보이기 시작하여 Module Level의 板은 물론 나아가서 大形 基板에 직접 装着하는 実裝技術의 主流를 이루어가고 있다.

圖2에 Chip部品 採用에 따른 Merit를 表示해 보았는데 현재 Chip部品은 高密度化, 多機能化를 지향하는 機器에 적용하는 단계에서 더욱 발전해서 經濟性·生産性 등 Total Cost Merit를 추구해 나가는 단계를 맞고 있다. 특히 Life cycle이 극단적으로 단축되어 多品種·少量生産이라는 課題가 表面化됨에 따른 이른바 FMS 指向的인 標準化 Package와 多機能·高速化된 実裝機와의 결합에서 생기는 Merit에 큰 期待가 걸어지고 있다.

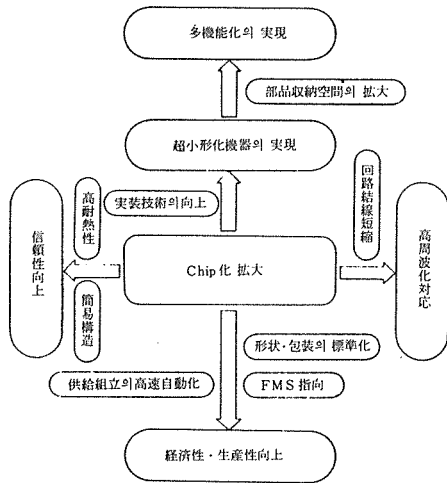


圖2 Chip化 Merit

2. 混成集積回路의 出現과 市場 展開

Set의 輕薄短小化는 部品 그 자체의 小形化에 힘입은 바 크나 또 하나의 요인으로 混成集積回路와 그 Know-How로부터 展開되어 나온 各種 複合部品에 의한 回路의 高集積化를 들지 않을 수 없다.

電子回路를 超小形化해서 高密度로 集積하려

는 傾向은 이미 1950年代에 비롯되었으며 특히 美國에서는 當時 航空宇宙用 塔載機器의 小形·輕量化가 강력히 추진되면서 1950年代에서 1960年代에 걸쳐 Micromodule 이나 SLT (Solid Logic Technology)로 불리는 混成集積回路의 Rots라 할 수 있는 超小形実裝回路가 발표된 바 있다. 이것들은 半導體 IC의 出現과 後의 經이적 高集積化 과정에서 도태된 것도 있으나 高電壓·大電力回路, 高周波回路, 量産化에 의한 Scale Merit를 살릴 수 없는 Custom성이 강한 回路機能 등, 半導體 IC의 영역 밖에서 그 Merit를 살려나가면서 扎实的 발전을 이루어 나가고 있다.

또한 初期의 超小形 実裝回路는 그 發展 段階에서 導體 Paste, Screen印刷, 燒成, Reflow Soldering 등 이른바 Hybrid Technology를 낚기에 이르렀다. 이들 技術은 현재의 混成集積回路는 물론, 抵抗 Network, C, R, L 複合素子 혹은 Ceramics, 抵抗 등의 Chip部品에까지 登계되고 있다.

3. CONDENSER

Condenser의 輕薄短小化 움직임은 純技術開發 面과 Condenser의 特性을 유지하면서 小形化하기 위한 機構開發의 兩面에서 接近이 이루어지고 있다. 일반적으로 平板電極 Condenser의 容量式은

$$C = \frac{\epsilon S}{4\pi d} \times \frac{10}{9} \times 10^{-6}$$

C : 容量(μF), ε : 誘電率, S : 對向電極面積(cm²), d : 電極間 거리(cm)

으로 표시되며 技術開發 Approach로서는

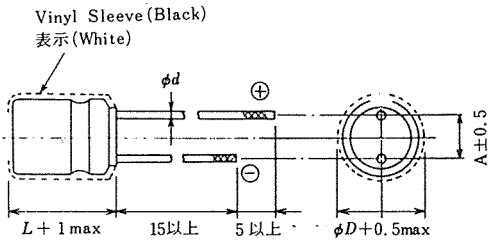
- (1) 高誘電率 材料의 개발 = ε ↗
- (2) 對向電極 面積의 확대 = S ↗
- (3) 電極間 거리의 단축 = d ↘

이 추구하고 있다. 機構開發의 Approach로서는

- (4) 薄肉外裝에 의한 機械強度維持와 防濕 대책

(5) Condenser素子の 高密度 Packaging이 중요하다. 다음은 각 Condenser의 輕薄短小化 動向과 그 製品 特性에 대해 살펴본다.

- 1) Al 電解 Condenser



直 径 ϕD	3	4	5	6.3
Lead 線 굵기 ϕd	0.4	0.45	0.45	0.45
Lead 線 間隔 A	1.0	1.5	2	2.5

圖 3 Radial Lead形 Al 電解 Condenser 치수圖

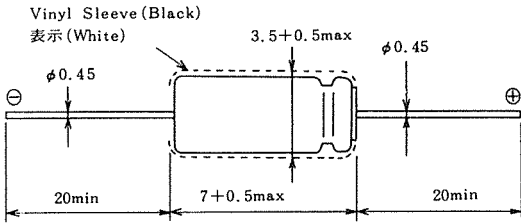


圖 4 Axial Lead形 Al 電解 Condenser 치수圖

小形薄形化의 역사는 Radial·Lead形의 경우 全長이 11mm → 9mm → 7mm → 5mm의 推移를 보여 현재 代表的인 製品에서는 $\phi 3 \times 5$ mm에 이르고 있다. 마찬가지로 Axial Lead形의 代表例에서는 $\phi 3.5 \times 7$ mm까지 小形化되고 있다.(圖 3, 圖 4 참조) 이들의 공통적 특성은

- (1) 小形, 薄形化
 - (2) 自動裝이 可能
 - (3) 高溫負荷特性 85°C / 1,000時間保證
- 등을 들 수 있다.

이들 諸特性을 지탱하는 技術開發은 電極이 되는 Al箔 表面積擴大를 위한 粗面化 技術과 素子의 小形化에 대응한 高電導度電解液의 개발로 이루어진다. 圖 5는 과거 10年間的 Al箔 表面의 粗面化 技術의 흐름을 나타낸다. 高密度 Packaging은 機械的 精度向上에 좌우되는바 電極箔의 卷取時의 어긋남을 최소한으로 억제하여 実効容量을 끌어내고 최대의 Deadspace를 차지하는 고무패킹을 고무質의 개량으로 薄肉化하여 Case內的 有効體積擴大를 꾀하고 있다.

2) Tantalum 電解 Condenser

1959년에 Hermetic Seal形으로 개발된 고체

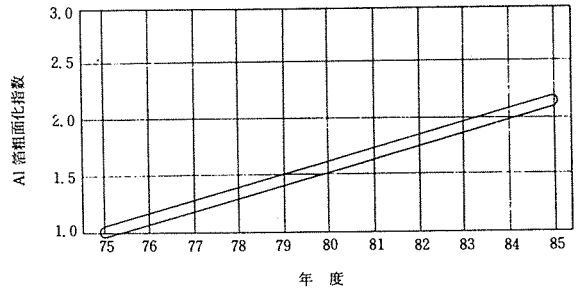
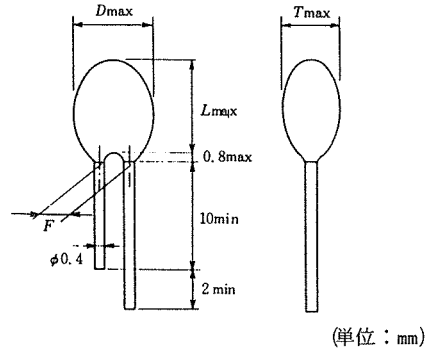


圖 5 Al 箔의 粗面化推移



(單位 : mm)

치수記号	T	D	L	F
A	2.0	2.8	4.5	2.2 ± 0.5
B	2.4	3.0	4.8	2.2 ± 0.5
C	2.6	3.2	5.5	2.2 ± 0.5

圖 6 NEW MF形 Dip Tantal Condenser 치수圖

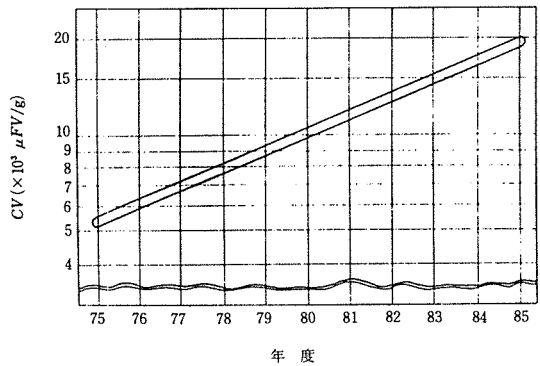


圖 7 Tantal 粉末 1g 當의 CV 值

Tantalum 電解 Condenser는 1979년에 이르러 樹脂 Dip形 개발을 계기로 小形化가 전개되어 왔다. 현재 圖 6에 표시한 代表的인 製品에서는 樹脂 Dip形의 長徑과 短徑을 규제하여 User가 요구하는 輕薄短小를 충족시키고 있다. 技術開發面에서는 圖 7에 표시한 것처럼 Tantal 粉末의

微細화를 통하여 과거 10년간에 電極實効 表面積을 3倍로 확대하여 小形化에 성공하고 있다.

固体 Tantal 電解 Condenser의 主特徵은

- (1) 電子伝導에 의한 뛰어난 溫度 特性, 周波數 特性
- (2) 劣化 Mode에 의한 壽命故障全無
- (3) 有機溶劑에 의한 洗淨 可能

등이다.

앞으로의 課題로서는 Tantal 粉末의 加일층 極細化와 이를 사용해낼 수 있는 工法開發이 필요해질 것이다.

3) Ceramic Condenser

小形化 製品 開發은 半導體 Condenser의 開發과, 高誘電率 材料의 開發 및 그 積層化에 의해 달성되고 있다. 현재의 粒界層形 半導體 Condenser에서는 誘電率 100,000 정도의 것이 實用化되고 있으며 圖 8은 그 等價回路를 표시한 것이다. 圖 9는 대표적인 製品의 例인바 主特徵은

- (1) 종래의 高誘電率 Ceramics에 비해 小形大 容量
- (2) 뛰어난 溫度 特性, 周波數 特性

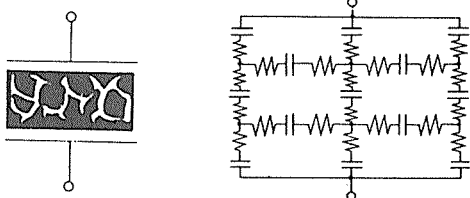
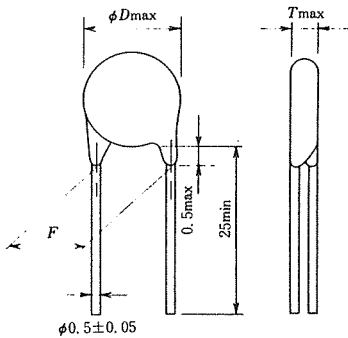
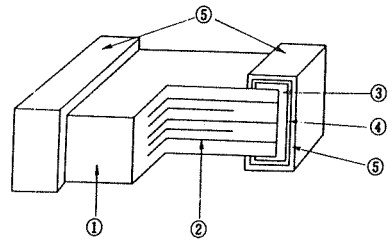


圖 8 粒界層形半導體 Ceramic Condenser 等價回路



D	4.5	5.0	6.5	8.0	9.5	10.5
F	2.5+1	2.5+1	5+1.5	5±1.5	5±1.5	5±1.5

圖 9 粒界層形半導體 Ceramic Condenser 치수圖



No.	呼 称	材 料
①	Ceramic誘電体	Ceramics
②	内部 電極	Pd
③	바 탕 電極	燒 付 電 極
④	中間電極	바 탕 電 極
⑤	外部電極	電氣 鍍 金 멜 납

圖 10 Chip形 Ceramic Condenser 構造圖

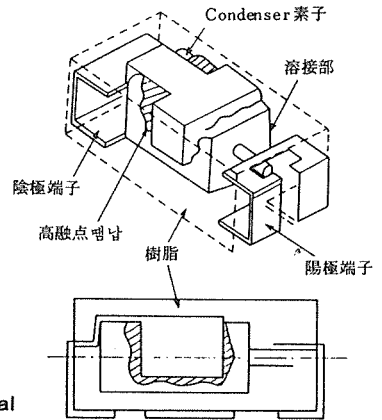


圖 11 Chip形 Tantal 電解 Condenser 構造圖

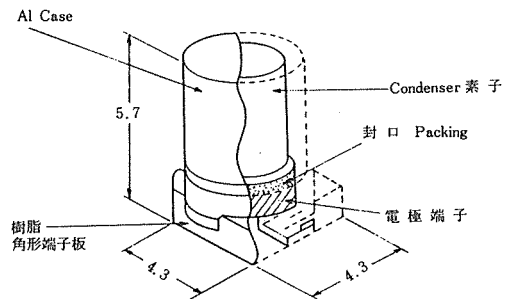


圖 12 Chip形 Al 電解 Condenser 構造圖

(3) Film condenser와의 置換 可能

4) Discrete Condenser의 課題

User의 小形化 요구에 따라 部品쪽에서 대폭적인 小形化가 이루어져 오고 있으나 自動実裝面에서 小形化에 의한 Lead線 強度의 문제, Ra-

dial Lead形에서의 Lead Pitch 狹小化에 따른 基板 Pitch와의 不整合 등 문제는 Condenser Maker는 물론 User 쌍방에 부여된 一大課題라 할 수 있겠다.

5) Chip形 Condenser

Chip形 Condenser는 Ceramics가 가장 빨리 개발되어 Tantal, Al電解로 전개되어 왔다. 圖 10~圖12는 각각의 Chip形 Condenser의 구조를 표시한 것이다. Chip形 Condenser는 高密度自動実裝에 의한 Total Merit의 추구가 前提되며 다음 조건이 요구된다.

- (1) Chip上面 下面의 平面度와 接着性 (真空 Nozzle에 의한 吸着性和 装着性)
- (2) 적절한 抗折強度(基板 휘어짐에 의한 Stress 対策)
- (3) Single形狀과 치수 安定性(自動装着性 및 高密度 実裝性)
- (4) 납땜耐熱性
- (5) 耐洗淨性 등인바 이들 諸條件을 만족시키기 위하여 材料開發, 工法開發에 注力하여 實用 Chip形 Al電解 Condenser가 선을 보인 것이 작년 여름(松下電子部品에서 발표)이었다.

현재 Ceramic, Tantal, Al의 각 Chip에서 pF ~ μ F까지의 전영역을 커버할 수 있도록 되어 있다.

앞으로의 과제로서는 납땜工法에서 Chip Al에 대한 Flow法은 耐熱上 곤란하여 Al, Ceramic, Tantal 混載의 경우에는 Reflow法에 限定되어야 하는 문제가 있다. 앞으로의 技術開發에 있어 Flow法에 견딜 수 있는 製品開發이 하나의 課題가 될 것이다.

앞으로의 과제로서는 납땜工法에서 Chip Al에 대한 Flow法은 耐熱上 곤란하여 Al, Ceramic, Tantal 混載의 경우에는 Reflow法에 限定되어야 하는 문제가 있다. 앞으로의 技術開發에 있어 Flow法에 견딜 수 있는 製品開發이 하나의 課題가 될 것이다.

6) Gold Capacitor

固相體인 Carbon과 液相體인 電解液의 界面에 생기는 電氣化學 二重層을 사용한 Condenser로서 小形 大容量을 특징으로 한다. 大容量이므로 蓄電素子로서 小容量 電池와의 代替가 이루어지고 있다.

主用途는 Actuator 作動의 大電流用과 함께 RAM의 Backup 電源으로서 또한 보다 小形, 薄形化를 꾀하기 위하여 Solar Battery와 함께 사용하므로써 數分の 充電으로 2日 以上이나 동작하는 半永久的인 Watch 電源으로 응용되고 있다.

4. 固定抵抗器

固定抵抗器는 오래전부터 회로의 기초부품으로 대량 사용되어왔으나 형상, 구성재료, 성능은 그 시대의 시장 needs에 따라 개발개선을 되풀이 하면서 장족의 진보를 이루어왔다(圖 13).

Set의 소형화, 고밀도화는 눈부시게 진행되고 있어 수량적으로도 큰 비중을 차지하는 고정저항기의 수요는 앞으로도 확실하게 증가되어 나갈 것으로 보인다. 동시에 소형, 경량화, 성자원화, 고신뢰도화에 대한 요청은 더욱 더 강해질 것이 분명하다. 고정저항기의 경박단소화 동향에 대하여 살펴보기로 한다.

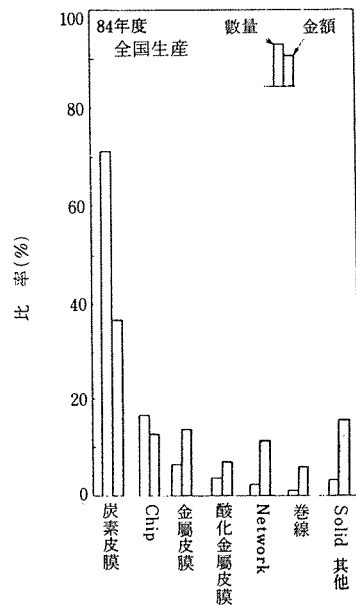


圖 13. 日本의 固定抵抗器 生産 比率

1) 고정저항기의 소형화

고정저항기의 소형화 요구는 portable radio에서 비롯되어 transistor의 출현으로 일거에 큰 진전을 이루게 되었으나 여기에 성자원화, 성에너지화 동향이 가세하여 소형화에 박차를 가하는 결과가 되었다. 이에 따라 set의 소형화, 고밀도화도 현저하게 진전을 보이게 되었다. 이에 따라 저항기는 정격전력에는 변동이 없이 소형화하는데 전력이 기울어져 왔으며 애자재료의 개선, 저항피막의 개선, 도장의 개선

등 꾸준한 개선 노력이 차곡차곡 쌓여져 왔다. 이는 오늘날의 chip저항 출현의 원동력을 이루었고 그 결과 지난 10년 동안에 크기는 약 10분의 1로, 무게는 50분의 1로 줄어들게 되었으며 set의 소형경량화에 대한 고정저항기의 기여는 다대한 바 있었다.

2) 자동삽입과 고밀도 실장

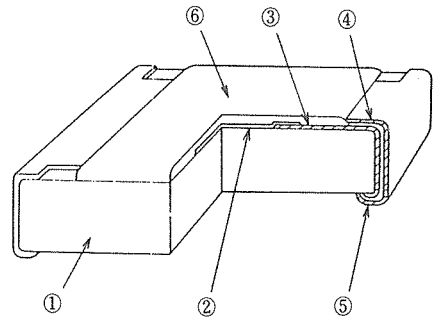
부품삽입의 자동화, 고밀도화는 부품의 소형화와 자동삽입기의 보급과 함께 삽입pitch에 변화를 초래하고 있다. 처음에는 forming이 주였고 수작업 삽입이었으나 setmaker의 생산성 향상을 위해 taping된 저항기의 자동삽입으로 이행되어왔다. 가동평면쪽에서 taping폭도 52mm→26mm로, 실장밀도상으로도 axial이 12.5mm→5mm로, radial이 5mm→2.5mm로 바뀌어왔고 현재는 5mm, 2.5mm pitch 삽입이 상식화되고 있다.

3) Chip저항과 面實裝

실장을 더욱 고밀도화해야 한다는 요청이 높아짐에 따라 보다 고밀도로 부품을 삽입하기 위한 부품의 개발, 나아가서 공법의 개발이 추진되었다. 저항기 측면에서 보았을 경우, 그 수단은 저항기에서 lead선을 제거하는 것과 chip화이었으며 이른바 삽입공법으로부터 면실장공법으로 전환이 이루어지게 되었다. 즉 지금까지의 고정저항기의 개념을 뒤엎는 leadless저항기가 주목을 끌게 되었다. 이 leadless 고정저항기는 角板形과 円筒形(leadless형)으로 대별되며 사용실적면에서는 각판형이 우세하나 이는 chip장착기가 각전용이었다는 사실에도 연유하는 것으로서 현재는 角丸 공용장착기가 공급되므로써 角丸 공존시대를 맞고 있다고 할 수 있다.

(1) 角板形 chip抵抗器 : 원래 hybrid IC의 外付用 부품으로 condenser, transistor와 함께 쓰여왔다. 용도는 주로 산업용이었으나 근년 들어 소형, 박형화상품 지향 동향에 따라 가정용기기 분야에서도 쓰이게 되었다. 이 각판형은 고순도 Alumina기판을 base로 저항체로 metalgrace피막을 쓰며 전극은 leadless로 직접 부착 가능한 구조로 되어 있다(圖14). 특징으로는

① 치수 2.0×1.25~3.2×1.6mm, 두께도 0.5~0.6mm로 얇다.



No.	名 稱	材 料
①	基 板	Alumina
②	抵 抗 器	Ru 系
③	内 部 電 極	Ag 系
④	中 間 電 極	Ni
⑤	外 部 電 極	Sn-Pb
⑥	保 護 膜	鉛 glas

圖14. 角板形 Chip抵抗器的 構造

② 小形이면서도 1/16~1/8W 이고 무게도 4~10mg

③ 불필요한 inductance 및 浮遊capacitance의 영향이 적은 構造 등이다.

(2) 円筒形 chip고정저항기(leadless형) : 종래의 lead가 달린 고정저항기의 기본을 그대로 살리면서 leadless화함으로써 전환을 추구한 고정저항기이다. 특징은,

① 1/8~1/4W의 power로 저항치, 온도계수, 전류잡음이 고정도인 것을 얻을 수 있다.

② 방향성이 없는 color code표시

③ flow, reflow 어느 방향으로건 soldering 가능

④ lead附着 제조line을 활용할 수 있어 양산성, 대응성이 좋고 신뢰성도 실적이 있다.

區 分	普及type	精密級Type	溫度sensor Type
基 体	alumina	alumina	alumina
抵 抗 体	Carbon	NiCr	Ni
下塗塗裝	phenol系樹脂①	xylyene系樹脂②	xylyene系樹脂③
絶緣塗裝	epoxy系樹脂①	epoxy系樹脂②	epoxy系樹脂③
電 極	Fe Cap	Fe Cap	Fe Cap

圖15. 円筒形 Chip固定抵抗器的 構成

4) 앞으로의 과제

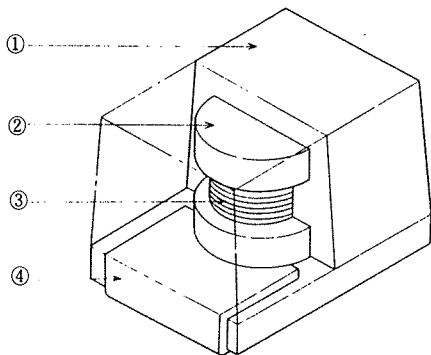
경박단소화의 흐름가운데 소형화, 성자원화의 요구는 필연적으로 chip화의 확대를 촉진시킬 것으로 보인다. 재료, 설비 등의 검토를 통한 종합적인 costdown이 필요한 한편 정도나 신뢰성의 보다 고수준화요구가 앞으로도 계속될 것이다. chip형 이외의 저항기도 소형화, lowcost화, 고신뢰성에 관한 가혹한 대응이 계속 요청될 것으로 보인다.

5. Coil

Coil부품에 대한 경박단소화 요구도 점점 더 강력해지고 있다. 그 대표 예로서 종래 어려운 부분으로 치부되어 불 만한 진전이 없었던 coil 부품에서도 chip type이 필요불가결해져 먼저 고정 coil의 chip type이 제품화되어 condenser, 抵抗과 함께 사용되고 있으며 부품장착의 자동화와 면착화(面着化)를 촉진하여 현재 가변 coil에서도 chip type으로 제품화되고 있다.

1) Inductor

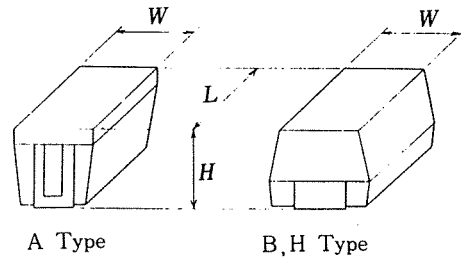
현재 제품화되어 있는 Chip Inductor에는 Ferrite Core에 절연동선을 감는 권선식의 것과 Ferrite와 도체와를 sheet모양으로 인쇄하여 적층(積層)해 나가는 적층식(積層式)이 있다. 모두 각형으로 치수적으로는 Condenser, 저항의 표준 치수에 준하는 치수를 채용하고 있다. 적층식은 완전 폐쇄로 monolithic 구조로서 외부의



① 外裝樹脂	① ferrite Core	③ Coil	④ 端子
epoxy樹脂	ferrite	Polyurethan 被覆銅線	銅合金 solder鍍金

圖16. Chip inductor의 構造

자기적 영향을 받기 어렵게 되어있고 soldering deep이 가능한 이점 등이 있으나 cover 할 수 있는 inductance범위, 가격면에서 어려움이 있어 시장에서 널리 사용되고 있는 것은 권선식이다. 圖16으로 대표적 chip inductor의 일례를 들어보자면 drum형 core에 극세절연동선을 권선하여 여기에 금속단자를 접속한 후 전체를수지로 Coating하고 있다. 圖17은 칩수형상에 따른 3종류로 표2에서 볼 수 있듯이 Q가 높고 동일형상에서 폭넓은 Inductance를 이룩하고 있다. 특히 A type은 권선식으로는 세계 최소의 것으로서 Soldering은 reflow, flow, Soldering 인두 등 각종공법이 가능하며 전극이 금속판이기 때문에 Soldering침식의 걱정도 없다. 또한 특수한 자성(磁性) epoxy수지로 외장함으로써 자기 Shield화도 가능하다. 제품은 A type이 8mm 폭 tape, B와 H type이 12mm폭 tape로 포장되어 자동장착기로의 공급도 원활히 할 수 있다.



(單位 : mm)

	L	W	H
A type	3.2	2.5	2.0
B type	4.5	3.2	3.2
H type	5.8	4.5	4.5

圖17. Chip Inductor의 칩수

表2. Chip Inductor의 特性 一覽表

	Inductance範圍	Q
A Type	0.22~100μH	30~40
B Type	0.22μH~1mH	30~50
H Type	15mH max	30以上

2) 가변 Coil

다음의 경박단소 예는 가변Coil인바 종전부터 IFT를 주체로 Coil 외에 Condenser를 내장한 10mm 각Coil, 7mm 각Coil형태이던 것이 5mm각

Coil이 제품화되기에 이르러 Portable 기기에서는 현재 5mm각Coil이 주류를 이루어가고 있다. 또한 가변 Coil에서도 면실장화(面實裝化)가 촉진되고 있어 면실장 대응 가변 Coil, 나아가서 5

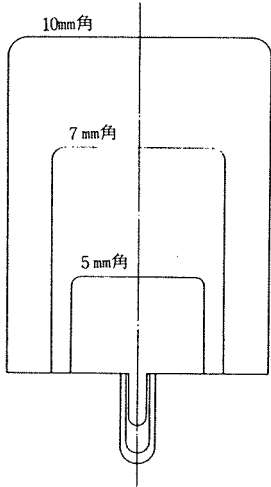


圖18. 可變 Coil의 外徑치수 比較

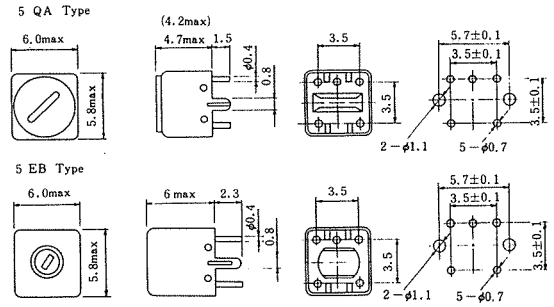


圖19. 5 mm 角 Coil의 치수圖

mm각 이하의 초소형 Type도 개발 직전에 있다.

圖18은 可變Coil의 外徑치수 비교이고 圖19는 5mm각Coil의 구체적 치수를 표시한 것이다.

이상과 같이 경박단소의 예로서 Chip Inductor와 가변 Coil을 들었으나 이밖에도 기기의 경박단소화에 따른 Coil부품의 소형화, 박형화 요망이 있으므로 이를 요약해 보면 표3처럼 된다.

表 3. 各種 Coil의 輕薄短小 實例

Coil 名	用 途	輕薄短小의 needs	達 成 例
Bar Antenna Coil	Card Radio	薄 形 化	厚 2.6mm
LC複合 filter	8 mm Video	小 形 輕 量 化	高 7.1mm
VIF Filter Plotter	TV Tuner	薄 形 化	高 7.9mm
小 形 Trans (E14 Type)	多機能 Button 電話	薄 形 化	高 8.0mm
攝像管用 Coil Assembly (1/2 inch SM用)	Video Camera	輕 量 化	重量 31g

3) 앞으로의 과제

이와 같이 주로 가정용 전자기기로부터의 요망에 따라 Coil부품도 경박단소의 단계를 밟아 왔거나 현재에 이르기까지 그 과정에서는 단순히 치수적으로 비슷하게 축소하여 왔을 뿐 아니라 먼저 소형화에 따른 Coil특성 열화방 지라는 대전제가 있었다. 이때문에 기간재료인 Ferrite의 소재 개발, 최소 성형 및 소성 가능 치수를 추구하고 금속재료, Plastic재료에서도 최소 가공 가능치수를 추구하고 공법에서도 극세절연동선의 고속전선 및 접합방법, 나아가서 내열설계 등 수많은 기술의 벽을 극복해 왔다.

한편 앞으로도 계속될 경박단소화와 부응하기 위하여 Ferrite의 고성능화, 소재 전반의 미세 가공화를 더한층 추구하고 아울러 후막·박막 등

권선에 의하지 않는 線輪形式 등 Fine Technology에 의한 기술혁신을 추구해 나가야 할 것이다.

6. 저항 네트워크 및 혼성집적회로

1) 저항 네트워크

수동부품(저항, Condenser, Coil)의 경박단소 경향은 복합부품(저항 네트워크, RC네트워크, Condenser Block)에서도 소형, 키낫추기 및 고밀도·자동실장화에 대한 대응이 급진전을 보이고 있다. 특히 회로의 Digital화로 수요가 늘고 있는 저항 네트워크에 있어서의 추이를 보면 圖20과 같다.

IC와 같은 모양인 Dip 형으로 스타트한 저항

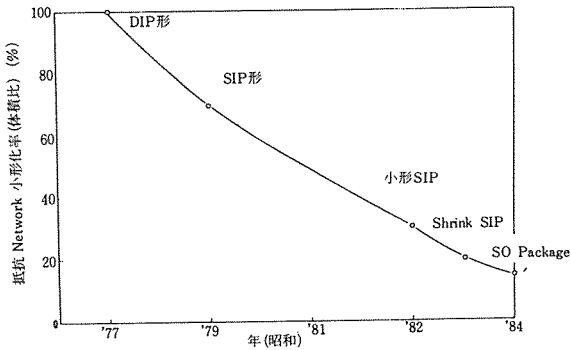


图20 抵抗 Network의 小形化 推移

네트워크는 점유면적의 축소와 저Cost화로 일거에 SIP(SIP비율 85%)로 전환되었다. 제품 높이도 IC수준인 3inch(7.6mm max)에서 2inch(5mm max)로 낮아지고 Print기판의 Fine Line 다층화에 따라 가로 세로 모두 0.1inch(2.54mm) Pitch로 연속 실장할 수 있는 고밀도 실장 Type의 수요가 급격히 늘고 있다. 또한 IC와 마찬가지로 단지 Pitch 1.78mm의 Shrink Type도 제품화되고 있다.

이처럼 SIP의 소형화는 내열성 및 부하특성에 뛰어난 RuO₂계 저항 Paste의 개량이나 고점도 제조설비 개발로 가능해진 것이다. 한편 이형(異形)부품의 자동삽입화와 병행해서 SIP형 저항 네트워크도 자동삽입에 대한 대응이 급속히 진행되어 Magazine이나 Taping으로 자동삽입을 실현하고 있다.

전자부품의 Chip화에 대한 대응으로 저항 네트워크의 SO Package가 상품화되어 IC와 동시에 자동 Mount를 할 수 있고 내열성(270℃)이 확보되기 때문에 Chip과 마찬가지로 Print

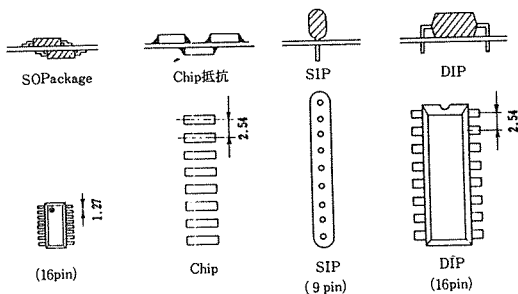


图21 저항 Network 実裝面積 比較

기판의 표리양면의 Soldering도 가능하며 고밀도 실장이 가능토록 되어 있다. 저항내장 밀도도 최대 24소자/cm²로서 소형 Chip저항(2×1.25 Type)보다 한층 고집적화를 이룩하고 있다. 图21은 저항 네트워크의 실장면적을 비교한 것인바 저항 네트워크는 늘 IC의 형상, Print기판의 Fine Line화 영향을 받으면서 앞으로도 소형화와 고밀도 실장에 대한 Approach가 전개되어 나갈것으로 보인다.

2) 혼성집적회로

최근 몇년 동안 혼성집적회로는 높은 성장을 보이면서 아울러 우리 주변에도 혼성집적회로를 탑재한 기기들을 많이 볼 수 있게 되었다. 이는 혼성집적회로의 제조공법의 혁신, 제조설비의 진보와 VTR로 대표되는 기기의 경박단소 지향의 유기적으로 작용한 결과라고 해도 과언이 아니라, 또한 최근에는 설계능력, 설계변경 유연성, 가격, 품질 등의 Merit와 함께 Set Maker의 Total Costdown 및 경제효율화의 유효수단으로서 기기소형화 이상으로 혼성집적회로 채택이 적극화하는 모습을 보이고 있다.

20년전만 해도 혼성집적회로의 정의는 「수동, 능동부품이 절연기판상에 분리 불가능한 상태로 구성된 기능 Block」으로 되어있었고 사실상 혼성집적회로의 90%를 점하는 혼성후막집적회로는 도체 저항을 Alumina기판상에 인쇄소성하여 형성한 후 여기에 반도체 Chip을 Bonding하여 기능 Block을 구성하였었다. 그러나 10여년 전부터는 모든 구성부품을 Chip부품으로 구성하는 혼성집적회로가 출현하기 시작하므로써 종래의 혼성집적회로의 여러가지 결점도 해결을 보게 되었고 이에 따라 그 보급도 확대를 보게 되었다. 당시 혼성집적회로에 Chip부품은 거의 사용되고 있지 않았기 때문에 Chip부품에 의한 혼성집적회로 구성을 처음으로 시도한 일본 National의 HIMIC 출현은 혼성집적회로 제조기술 혁신은 물론 오늘날의 Chip시대를 여는 전기를 이루었다고 볼 수도 있다.

현재 혼성집적회로의 구성은 과거의 혼성집적회로 구성공법에 의한 것과 HIMIC 등과 같이 전 Chip부품으로 구성하는 것, 그리고 양자의 혼합형태 등 세가지로 크게 분류할 수 있다.

일반전자부품의 소형화 지향과 마찬가지로 혼

(P. 94로 계속)

로 높은 레벨의 이러한 신호들을 보다 높은 균일 레벨로 증폭시키는 능력이다. 특히 최종단 출력하에서의 높은 신호 레벨들에서 콜렉터 접속 제어 저항치들의 PIN 접합부들이 충분히 구동되지 않으므로 이들 접합부들이 상호 변조가 일어나는 상태에 접근한다는 것이 밝혀졌다. 더우기 강한 신호들 상태하에서, 증폭 트랜지스터들의 콜렉터 전극들에서 PIN 접합부들의 저항값을 감소시키므로써 증폭기의 이득이 감소된다. 필요한 높은 레벨의 출력신호들을 제공하기 위하여 낮은 저항값의 콜렉터 부하들을 적합하게 구동하도록 높은 신호전류들이 제공되어야 한다.

이것은 증폭기 전력공급원에 큰 신호 전류를 유도하게 되므로 이득 안정이 불안하게 된다. 따라서, 강한 신호들 상태하에서 증폭기의 전력 소비를 감소시키며 왜곡이 없는 작동을 개선하는 동시에 앞서 언급된 증폭기의 이점들을 갖는 증폭기를 개발하

는 것이 바람직하다.

증폭기의 D.C. 바이어스에 악영향을 미침이 없이 에미터 감쇄가 변화하는 이득제어증폭기가 본 발명의 원리들에 따라 제공된다. 증폭 트랜지스터가 고정된 콜렉터 부하저항을 갖는 공통 에미터증폭기 형태로 저항적으로 결합된다.

증폭 트랜지스터의 에미터 임피던스는 증폭 트랜지스터의 에미터 전극에 접속된 베이스 전극, 가변이득 제어전류를 수신하도록 접속된 에미터 전극 및 기준전위점에 접속된 콜렉터 전극을 갖는 제어된 저항장치를 포함한다. 신호주파수들에서, 저항장치의 베이스와 에미터 접합부는 저항장치의 콜렉터와 에미터간 통로를 통하는 이득제어 전류의 흐름과 반대로 변화하는 저항으로 작동한다. 저항장치의 베이스와 에미터 접합부의 저항값을 변화시키므로써 증폭 트랜지스터의 에미터 임피던스와 에미터 감쇄가 변화되며 이것은 증폭기의 이득을 변화시킨다.

.....(P. 74에서 계속).....

성집적회로도 소형 고집적화가 진행되고 있다.

이에 따른 기술혁신은

- ① 사용기관의 다층 배선화
- ② 배선의 Fine Pattern화
- ③ 탑재 부품의 소형화
- ④ 새로운 발상에 의한 부품의 개발 도입
- ⑤ 전용반도체 IC의 개발 도입
- ⑥ 실장 기술

등 면에서 추구하고 있으며 그 예로서 16Bit A-D/D-A Converter를 보면 기관의 Fine Pattern화, 전용반도체의 탑재, ROS라는 신발상에 의한 부품 탑재가 특징을 이루고 있다. 특히 이 경우에는 종래의 혼성집적회로에서 볼 수 있었던 인쇄저항 대신 반도체 IC의 Base로 쓰이는 Siliconwafer 상에 저항만을 여러 개 형성한 초소형 저항회로망소자(ROS Chip)를 채택하고 있다.

ROS는 1mm²당 5~20개 소자의 저항을 형성할 수 있고 후막저항에 비하여 수십배의 저항밀도를 확보할 수 있어 결과적으로 혼성집적회로를 대폭 소형화 할 수 있다. 이밖에 기관의 다층화로 Logic 회로를 응용한 혼성집적회로

의 소형화도 이루어지고 있으며 이와 같은 소형화, 고집적화 추구는 혼성집적회로 자체내용의 고도화와 함께 Setmaker의 Totalcostdown, 경영효율 향상, 신뢰성 향상, 전기특성 향상에 기여할 수 있도록 노력이 지속되고 있다. 앞으로 그 적용분야는 더욱 확대되어 나갈 것으로 보인다.

7. 결 론

Electronics의 발전은 곧 부품의 소형화, 회로의 고밀도화 추구가이기도 한바, 이와 같은 기조와 경향은 앞으로도 변화가 없을 것으로 보인다.

LSI에서 VLSI로 능동소자의 고집적화가 가속화 됨에 따라 더욱 더 각종 전자기기의 고밀도 실장화, 다기능화로 이루어져 나갈 것이고 회로부품의 Chip화, 복합화, Module화는 앞으로도 확대방향을 지속할 것이 틀림없을 것이다.

아울러 실장기술도 고도화되어 양면 실장에서 입체 실장으로의 확대전개를 볼 수 있을 것으로 보인다.